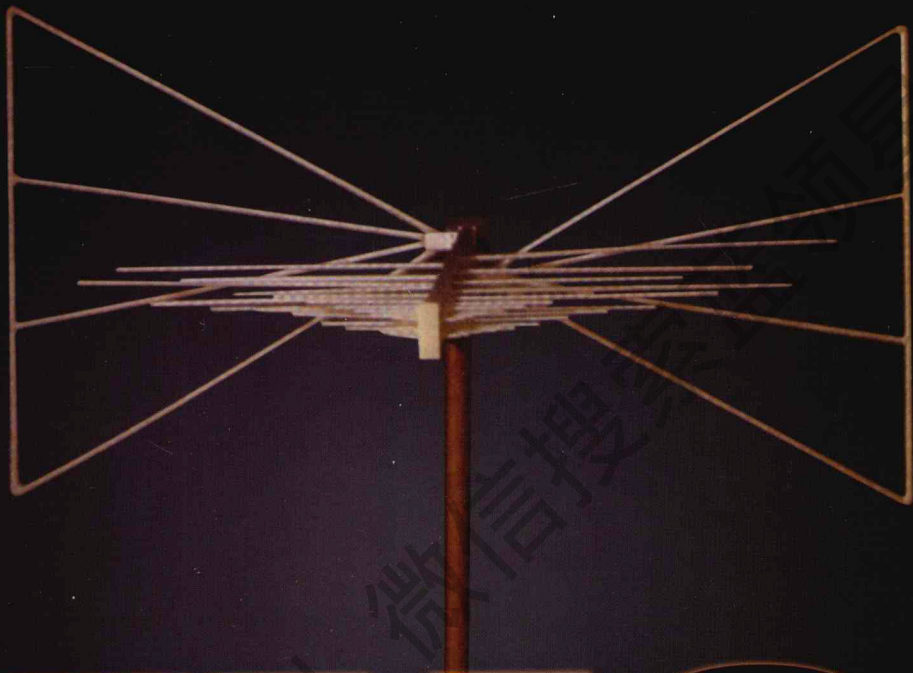


电磁兼容应用技术丛书



# 电磁兼容设计 实例精选

白同云 编著



中国电力出版社

www.cepp.com.cn



电工电子图书中心

010-63416244

## 电磁兼容应用技术丛书

电磁兼容设计实践

### 电磁兼容设计实例精选

电磁兼容测试方法与程序

pcb电磁兼容设计方法与典型案例

嵌入式系统电磁兼容设计与典型案例

电源系统电磁兼容设计与应用

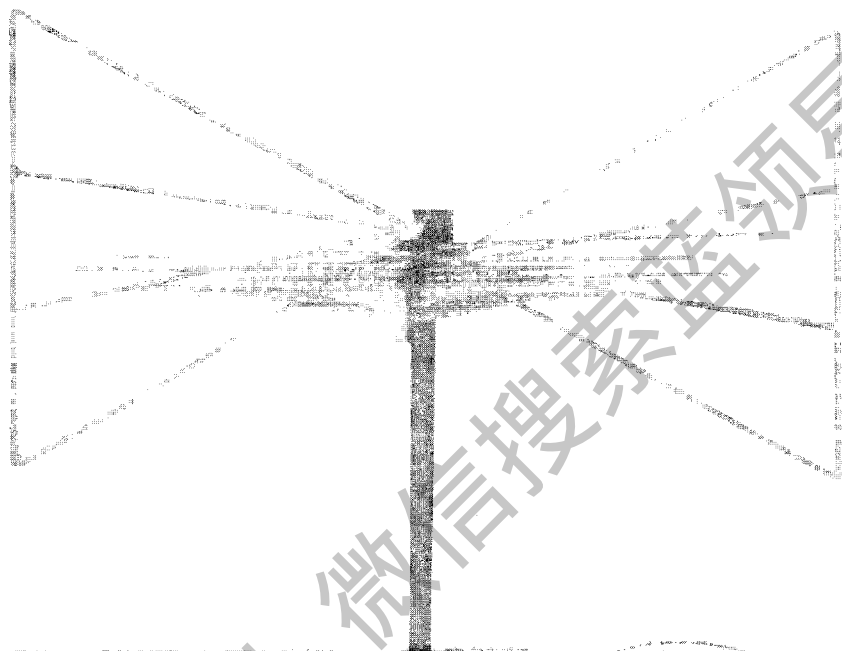
ISBN 978-7-5083-7058-3



9 787508 370583 >

定价: 26.00 元

电磁兼容应用技术丛书



# 电磁兼容设计 实例精选

白同云 编著



中国电力出版社

www.cepp.com.cn

本书是《电磁兼容设计实践》的姊妹篇，重点介绍了作者亲自参与和多年收集的关于电磁兼容技术的设计实例，读者可在阅读《电磁兼容设计实践》，掌握理论分析和设计方法的基础上，通过书中的完整设计实例学习前人的设计方法和经验，将其应用到自己的设计中。全书最后列出了作者总结的电磁兼容设计步骤和方法，以便读者参考、学习。

全书共分八章，分别介绍了 PCB 设计与信号完整性设计、系统时序管理设计、地线设计、屏蔽设计、滤波设计、谐波抑制与功率因数校正设计、抗扰设计、系统电磁兼容与抗骚扰设计等方面精选的设计实例。

本书适合从事电磁兼容设计与应用的工程技术人员阅读参考，也可供电磁兼容研究领域本科生和研究生参考使用。

#### 图书在版编目 (CIP) 数据

电磁兼容设计实例精选/白同云编著. —北京: 中国电力出版社, 2008

ISBN 978 - 7 - 5083 - 7058 - 3

I. 电… II. 白… III. 电磁兼容性 - 设计 IV. TN03

中国版本图书馆 CIP 数据核字 (2008) 第 060985 号

中国电力出版社出版、发行

(北京三里河路 6 号 100044 <http://www.cepp.com.cn>)

北京丰源印刷厂印刷

各地新华书店经售

\*

2008 年 7 月第一版 2008 年 7 月北京第一次印刷

1000 毫米 × 1400 毫米 B5 开本 14.5 印张 296 千字

印数 0001—3000 册 定价 26.00 元

#### 敬告读者

本书封面贴有防伪标签，加热后中心图案消失  
本书如有印装质量问题，我社发行部负责退换

版权专有 翻印必究

# Preface

## 前 言

中国正逐渐从“中国制造”走向“中国创造”。“创造”对中国来说，既是机遇，更是挑战。“创造”的核心，是一种广义的设计能力，其中就包括电磁兼容设计能力。纵观世界发达国家，无不以电磁兼容设计能力作为核心竞争力之一。

21 世纪是电子产品的新世纪。缩短设计周期意味着产品必须能做到首件工作正常。我们已经不再可能执行多次产品创建、设计测试、再设计的循环过程了。如果电磁兼容性问题不能从产品开始研发到设计完成前认真加以解决，产品将无法正常工作。

企业为了保持竞争性，就必须做好电磁兼容设计。影响研发进度并造成产品交货推迟，就是企业付出的最昂贵代价。

高密度、超深亚微米 ( $0.1 \sim 0.01 \mu\text{m}$ ) 工艺在 IC 设计中的应用使芯片的集成规模更大，上升/下降沿已达 ps 级，信号互连复杂、密度大，芯片体积越来越小，引脚数越来越多，已达数百甚至上千，封装寄生效应显著，而由 IC 构成的电子系统正朝着大规模、小体积、高密度、高速度的方向飞速发展，而且发展速度越来越快。

在当今快速发展的电子设计领域，速度已成为最重要的因素。随着 IC 制造工艺不断进步，芯片上特征尺寸不断减小，芯片门数不断增加，以至于在同样成本、同样尺寸的芯片上可以有更强的功能。同时，随着上升时间变短，所有与信号完整性相关的问题都变得更加严重。电子设计的体积不断减小，导致 PCB 电路的布局布线密度变大。同时，信号的频率还在提高，PCB 已不仅仅是支撑电子元器件的平台，而成为高性能的系统结构，从而使得如何处理信号完整性问题成为一个设计能否成功的关键因素。或者说，即使布线拓扑结构没有变化，只要芯片速度变得足够快，现有设计也将停止工作。

电磁兼容性是电子设备或系统的主要性能之一。

电磁兼容设计是实现设备或系统规定功能，使系统效能得以充分发挥的重要保证。必须在设备或系统功能设计的同时进行电磁兼容设计。

目前，电子设备或系统设计的重点已由逻辑设计和功能设计转移到电磁兼容设计上来，能解决这些问题的工程师将会决定未来。

2000 年以来，我国电子产品电磁兼容设计逐渐得到重视，越来越多的企业走出了“测试修改法”的怪圈，涌现了一大批很有特色的设计实例。“分层与综合设计法”也得到了很坚实的充实和完善，显露出它的实用性和降低成本等优点，已被越来越多的工程师和企业所接受和认可。

本书是《电磁兼容设计实践》的姊妹篇，书中精选了大量实例，供读者参考。

本书的撰写是在清华大学工程物理系以及核电子学研究室领导和同志们的关心与

帮助下进行的，他们给予作者许多热情的鼓励与支持，特表示衷心的感谢。

本书共分八章，分别介绍了 PCB 设计与信号完整性设计、系统时序管理设计、地线设计、屏蔽设计、滤波设计、谐波抑制与功率因数校正设计、抗扰设计、系统电磁兼容与抗骚扰设计等方面精选的设计实例，期望对广大读者有一定帮助，若有不当之处，敬请批评指正。

白同云

于清华大学工程物理系

获取更多资料 微信搜索 蓝领星球

# Contents

## 目 录

前言	
<b>第一章 PCB 设计与信号完整性设计实例</b> .....	1
第一节 速率高达 3.125Gbit/s 的数字互连信号完整性分析 .....	1
第二节 千兆位设备 PCB 的信号完整性设计 .....	3
第三节 一种低成本高密度的高速数模混合微系统集成 .....	5
第四节 基于 ADSP21160 的高速并行信号处理板的设计 .....	7
第五节 高速 DSP 数据采集的信号完整性问题 .....	10
第六节 基于 AD6644AST-65 的高速、高分辨率 ADC 电路设计 .....	13
第七节 高速数据转换器电路设计及布板指南 .....	16
第八节 可减少高频系统 EMI 的低噪声 10ns 触发控制电路设计 .....	25
<b>第二章 系统时序管理设计实例</b> .....	29
第一节 高速电路抖动性能的剖析 .....	29
第二节 用眼图和抖动显示保证数字信号的质量 .....	32
<b>第三章 地线设计实例</b> .....	35
第一节 声频系统的接地 .....	35
第二节 通信系统与通信设备的接地 .....	37
<b>第四章 屏蔽设计实例</b> .....	40
第一节 系统级电磁兼容设计中的屏蔽 .....	40
第二节 CRT 显示器 EMI 抑制 .....	41
第三节 机柜通风孔的电磁屏蔽设计 .....	43
第四节 车载监控调度系统中的电磁兼容性设计 .....	47
第五节 数字化时代的继电保护结构设计 .....	50
第六节 Belden 电缆的屏蔽解决方案 .....	54
<b>第五章 电磁骚扰滤波器设计举例</b> .....	57
第一节 超宽带 EMI 滤波器的设计 .....	57
第二节 铁氧体吸收式滤波器的正确选择与使用 .....	59
第三节 EMI 滤波器在开关电源中的应用 .....	60
第四节 如何确定在何种场合该选用哪种滤波器 .....	64
<b>第六章 谐波抑制和功率因数校正设计实例</b> .....	70
第一节 交流参数稳压电源及其对谐波的抑制 .....	70
第二节 电气设备的骚扰及其抑制 .....	72
第三节 电视机的谐波电流和抑制技术 .....	76





## Chapter 1

### 第一章

# PCB 设计与信号完整性设计实例

## | 第一节 速率高达 3.125Gbit/s 的数字互连信号完整性分析 |

随着时钟频率和数据传输率的激增，系统设计师们不得不关注信号完整性问题，如过冲、下冲、振铃、尖峰脉冲、串扰和过长的信号建立时间等。当问题进一步严重后，电路板的逻辑就会出现异常，使得其他部分都很出色的设计变得黯然失色。正是这类问题的影响，导致其他方面都很正常的信号经过传输后可能无法被接收芯片所识别。此外，还必须考虑诸如损耗的传输线和复杂过孔模型等深层次效应。

针对数 Gbit/s 速率的分析方法，必须考虑损耗效应和过孔的复杂电气特性。这里的“损耗”是指印制电路板上由于印制线路的阻抗和绝缘材料（如 FR-4）的升温导致传输信号的幅度减弱和波形失真的现象。这种现象在传输较高速率的信号时尤其明显。例如，当驱动信号的上升/下降沿为 2ns 时，这种现象几乎很难被注意到，但是随着信号频率的提高，当上升/下降沿为 200ps 时，这种现象就会变得非常严重了。

为了正确地分析 G 赫兹级的设计，必须考虑损耗效应。随着基频和高频谐波的频率逐渐提高，各种损耗也随之增大，并且开始在电路板上产生副作用。这里主要有两种需要特别注意的损耗， $R_s$  和  $G$  分别表示了这两种损耗效应。其中， $R_s$  表示与频率和金属导线电阻有关的趋肤效应损耗， $G$  表示与频率有关的介质吸收效应导致的电导。普通印制电路板制造过程中使用的 FR-4 绝缘材料，与其他更加昂贵的绝缘材料相比，尤其容易出现损耗现象。随着频率的提高， $R_s$  和  $G$  的值都会增大。因此，信号的高频谐波就会被衰减。简化的特性阻抗方程如下所示，其中考虑了与频率有关的损耗

$$Z_0 = \sqrt{\frac{R_s + j\omega L}{G + j\omega C}}$$

趋肤效应和介质损耗效应都是与频率有关的。这意味着它们会随着频率增加而恶

化。趋肤效应  $R_s$  是这样形成的：随着频率的增加，导线中的电流趋向于挤到导线横截面的边缘流动；频率越高，导线表面的电流密度也就会越高，从而产生出更大的阻抗。介质损耗的作用机理和趋肤效应相同，信号频率越高，损耗越大。

通常，介质被认为是一种绝缘材料。但是在有高频电流流经导线时，快速变化的电流在介质中产生电流和引起分子运动。显然这种运动需要从信号中吸收能量，从而导致了信号的衰减。事实上，上面方程中的每一个变量， $R_s$ 、 $C$ 、 $L$ 、 $G$ ，都是会随着频率的变化而变化的，因此，上面的表述只是一种高频的近似。与低频相比，信号的高频分量会出现更加严重的衰减，这样就会使信号波形变得平滑、信号幅度出现降低；不同频率的信号在导线中传输速度也不同，这也会导致信号波形的改变。所有的这些损耗效应共同起作用，使得传输到 PCB 线路末端的信号不同于驱动芯片发出的信号，进而改变了信号的时间特性以及其他影响信号质量的关键因素。

随着频率的增加，介质损耗增加得比阻抗损耗快。介质损耗与频率增加成近似的线性关系，而趋肤效应损耗只与频率的增加成近似的平方根关系。这样，大于某个频率点后，介质损耗就超过阻抗损耗，成了主要的损耗。损耗所带来的主要影响是使信号延迟增加和眼图闭合现象。

PCB 过孔电磁效应的重要性绝不次于损耗效应，这种现象取决于拓扑构成和工作频率。随着频率的升高，由于其自身的电感和电容，过孔可能会引发无法预料的时间延迟和信号失真。与线路损耗类似的是，在大于等于 2ns 的驱动器上升/下降沿下，过孔的电磁效应是可以忽略不计的，但是在 200ps 时，其电气复杂性就变得很显著了。可以很清楚地看出延迟的增加。这种过孔损耗效应与由线路引起的信号衰减、延迟现象类似。

低于 GHz 的设计往往具有波形简单、延迟时间短的特点，但是 GHz 级的设计就需要采用“眼图”和“抖动”之类的测量方法了。

前面显示的波形都是基于单个开关或是由振荡得到的。事实上，这是传统同步数字设计的主流分析方法。然而，超高速设计通常都是采用另一种方式，即眼图，来进行时域中的检查。眼图是用一条多周期的长比特流做激励的仿真结果，其中把每一比特周期叠加在其他所有周期的最上面。眼图的波形多少有点像人的眼睛。在接收芯片的眼图中，眼睛中央部分张开的程度可以用来判断接收器恢复原始数据的可信度。在复杂比特流中，比特之间互相缠绕的趋势（在电压和时间轴上）叫做“抖动（jitter）”。出现太多“抖动”的数据通道是不可靠的，因为其比特错误率（BER）将会很高。任何“实际的”（与“理想的”相对）驱动器都会有一定程度的固有“抖动”现象。这种抖动是由时序上的随机不确定性产生的，因为驱动器的每一个跳变沿都是相对其他跳变沿显示的。设计人员可以通过设定“抖动”的百分比并且选择一种抖动的概率分布在仿真中把这种效应包括进去。这些设置可以在对话框的“随机抖动（Random Jitter）”区设定。缺省的设置是比特间隔的 1% 和高斯分布。

## 第二节 千兆位设备 PCB 的信号完整性设计

在千兆位设备的 PCB 板设计中，一个好的信号完整性设计要求全面考虑器件、传输线互连方案、电源分配以及 EMC 方面的问题。

高速 PCB 设计 EDA 工具已经从单纯的仿真验证发展到设计和验证相结合，这些工具包括时序分析、信号完整性分析、设计空间参数扫描分析、EMC 设计和电源系统稳定性分析等。需要运用仿真分析工具对供应商的约束规则 and 实际设计进行分析，考察和优化元器件选择、拓扑结构、匹配方案及匹配元器件的值，并最终开发出确保信号完整性的 PCB 布局布线规则。因此，千兆位信号的精确仿真分析变得十分重要，而器件模型在信号完整性分析工作中的作用也越来越得到重视。

### 1. 损耗影响

当信号频率升高，传输线上的衰减就不可忽略，此时需要考虑由导体串联等效电阻和介质并联等效电导引起的损耗，需使用有损传输线模型进行分析。

有损传输线等效模型如图 1-1 所示，从图中可以看出，表征损耗的是等效串联电阻  $R$  和等效并联电导  $G$ 。等效串联电阻  $R$  是直流电阻和趋肤效应引起的电阻，直流电阻为导体本身的电阻，由导体的物理结构和导体的电阻率决定。当频率升高，趋肤效应开始作用，趋肤效应是当高频信号通过导体时，导体中的信号电流集中于导体表面的现象。在导体内部，沿导体截面信号电流密度呈指数衰减，电流密度减小为原来  $1/e$  时的深度叫趋肤深度。频率越高，趋肤深度越小，导致导体的电阻增加。趋肤深度与频率的平方根成反比。

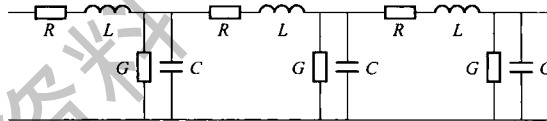


图 1-1 有损传输线等效模型

等效并联电导  $G$  也称为介质损耗 (Dielectric Loss)。在低频时，等效并联电导与介质的体电导率和等效电容有关，而当频率升高时，介质损耗角开始起主导作用。此时介质电导率由介质损耗角和信号频率决定。

一般来说，当频率小于 1GHz 时，趋肤效应损耗起主要作用，频率在 1GHz 以上时，介质损耗占据主导。

在仿真软件中可以设置介电常数、介质损耗角、导体电导率以及截止频率，软件在仿真时会根据传输线的结构考虑趋肤效应与介质损耗的影响。如果仿真衰减，一定要根据信号的带宽设置相应的截止频率，带宽由信号边沿速率决定，许多 622MHz 信号与 2.5GHz 信号边沿速率差别不大，另外在有损传输线的模型中也可以看到等效电阻和电导随频率变化而不同。损耗使信号的上升沿变缓，即减小了信号的带宽，并且损耗减小了信号的幅度。从另一方面讲，这对于抑制信号过冲是有好处的。传输线的串扰也会影响损耗，串扰决定于传输线物理结构、耦合长度、信号强度和边沿速率。在一

定长度后串扰会饱和，损耗却不一定增加。

## 2. 过孔和连接器的影响

过孔将信号输送到板子的另一侧，板间的垂直金属部分是不可控阻抗，而且从水平方向变为垂直方向的拐点是一个断点，会产生反射，应尽量减少它的出现。

在千兆位系统设计仿真中，要考虑过孔的影响，需要有过孔模型。过孔的模型结构为串联电阻  $R$ 、电感  $L$  和并联电容  $C$  形式。根据具体应用和精度要求，可以采用多个  $RLC$  结构并联的形式，并考虑与其他导体间的耦合，此时过孔模型就是一个矩阵。

过孔模型的获取有两种方法：一种是通过测试，例如通过 TDR 来获得；另一种可以通过 3D 的场提取器（Field Solver），根据过孔的物理结构来提取。

过孔模型参数与 PCB 的材料、叠层、厚度、焊盘/反焊盘尺寸以及与其连线的连接方式有关。在仿真软件中，根据精度要求可以设置不同的参数，软件会依据相应的算法提取过孔的模型并在仿真时考虑其影响。

在千兆位系统 PCB 的设计中尤其要考虑连接器的影响，现在高速连接器技术的发展已经可以很好地保证信号传输时阻抗与地平面的连续性，设计中对连接器的仿真分析主要采用多线模型。一般来说，当频率小于 1GHz 时，趋肤效应损耗起主要作用，频率在 1GHz 以上时，介质损耗占据主导。

在仿真软件中可以设置介电常数、介质损耗角、导体电导率以及截止频率，软件在仿真时会根据传输线的结构考虑趋肤效应与介质损耗的影响。如果仿真衰减，一定要根据信号的带宽设置相应的截止频率，带宽由信号边沿速率决定，许多 622MHz 信号与 2.5GHz 信号边沿速率差别不大，另外在有损传输线的模型中也可以看到等效电阻和电导随频率变化而不同。

连接器多线模型是在三维空间下，考虑管脚间的电感和电容耦合提取出来的模型。连接器多线模型一般使用三维场提取器提取出 RLGC 矩阵，一般是 Spice 模型子电路形式。由于模型结构复杂，提取和仿真分析时都需要较长的时间。在 SpectraQuest 软件中，可以把连接器的 Spice 模型编辑成 Espice 模型，赋给器件或直接调用，也可以编辑成 DML 格式的封装模型赋给器件使用。

## 3. 差分信号及布线考虑

差分信号具有抗骚扰强、传输速率高的优点，在千兆位信号传输中，可以更好降低串扰、EMI 等的影响，其耦合形式有边沿耦合与上下耦合、松耦合和紧耦合等形式。

边沿耦合与上下耦合相比具有更好降低串扰、布线方便、加工简单等优点，上下耦合更经常应用于布线密度大的 PCB。紧耦合相对于松耦合具有更好的抗骚扰能力，并能减小串扰，松耦合则可更好控制差分走线阻抗的连续性。

具体的差分走线规则要根据不同的情况考虑阻抗连续性、损耗、串扰、走线长度差异等的影响。差分线最好用眼图来分析仿真结果。仿真软件可以设定随机序列码产生眼图，并且可以输入抖动与偏移参数分析其对眼图的影响。

## 4. 电源分配与 EMC

数据传输速率的提高伴随着更快的边沿速率，需要在更宽的频带内保证电源稳定性。一个高速系统可能会通过瞬态 10A 的电流，并且要求电源最大纹波 50mV，也就是

说要保证一定频率范围内电源分配网络的阻抗在  $5\text{m}\Omega$  以内，例如信号的上升时间小于  $0.5\text{ns}$ ，要考虑的频宽范围达  $1.0\text{GHz}$ 。

在千兆位系统设计中，要避免  $\Delta I$  噪声电流的骚扰，保证电源分配系统在带宽范围内具有较低阻抗。一般在低频段采用去耦电容降低阻抗，高频段主要考虑电源、地平面的分布。

SpecctraQuest 软件可以分析由于封装结构造成  $\Delta I$  噪声电流的影响，其中的 Power Integrity (PI) 软件采用频域分析电源分配系统，可以有效地分析去耦电容数量与位置以及电源、地平面的影响效果，帮助工程师进行去耦电容选择以及放置位置、布线和平面分布分析。

EMI 电磁发射产生的主要原因是电路工作频率太高以及布局、布线不合理等许多电磁方面的问题，仿真参数和边界条件设置很困难，这将直接影响仿真结果的准确性和实用性。最通常的做法是将控制 EMI 的各项设计规则应用在设计的每一环节，实现在设计各环节上的规则驱动和控制，设计完成测试验证后又可以形成新的规则应用到新的设计中。

### | 第三节 一种低成本高密度的高速数模混合微系统集成 |

多芯片组件 (MCM) 技术是将多块微型元器件组装在同一高密多层互连基板上并封装在管壳中，以实现一定的系统或部件功能的微组装技术。与片上系统 SOC 相比，MCM 系统由于设计灵活、成本低、开发周期短，因而在低成本、高密度的高速数模混合微系统集成中具有独特的优势。

将高速 MCM 用于  $500\text{MHz}$  数字示波器，提供高速触发信号及内插时间测量电压，其集成要求为：① 信号完整性 (SI) 好；② 电磁兼容性 (EMC) 满足标准要求；③ 集成度高、工艺可靠且成本适中。

高速系统中，由于信号上升/下降时间较短，可与互连延迟相比拟，信号传输呈现出电磁波的特性。为保证高速信号在一定时间内以持续的电压和正确的时序到达接收端，需要优化拓扑结构，调整互连阻抗、端接、几何尺寸及板层参数以满足 SI 要求。基于 SI 和 EMC 要求，同时考虑到缩小封装尺寸和降低成本，采用双面布局 6 层布线的 MCM-L 基板结构 (见图 1-2)。

整个基板面积为  $60\text{mm} \times 60\text{mm}$ 。关键芯片在基板两面按信号路径最短布局，并用通孔连接。6 层布线由上至下为：信号层 (1) —地 (1) —信号层 (2) —地 (2) —电源层 (1) —信号层 (3)，3 层信号层均与地/电源平面相邻，为高速信号谐波产生的射频骚扰提供面积最小的电流回路。信号走线采用微带线和带状线两种传输线结构。微带线信号传输快，特征阻抗易控制，故数字部分走线较多采用；带状线的场吸收能力和抗骚扰能力强，适于布设易受骚扰的模拟电路走线。为减小数模串扰，将数模电路分区布局，模拟地和数字地用沟槽分开 (见图 1-3)。基板四周设 4 个焊盘区，高速信号引出端和接地端交替排布以减小串扰。信号由图 1-3 左下角输入，沿逆时针方向从沟槽口由地线护送进入模拟区，高速时钟差分走线沿最短路径送到高速 ECL 器件。

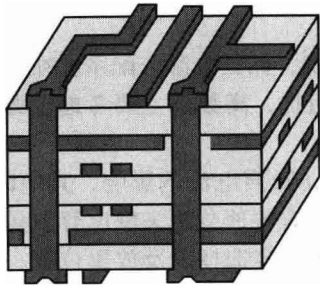


图 1-2 双面布局 6 层布线的 MCM-L 基板结构

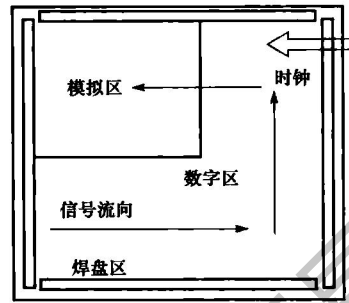


图 1-3 MCM-L 功能分区

基板制作采用 FR-4 材料和 MCM-L 工艺。相对于氧化铝陶瓷，FR-4 材料具有以下优点：① 介电常数小，信号传输快，有利于减小传输延迟；② 易打孔，布线层数高，适宜于低成本的多层布线；③ 柔韧性好，易安装，不会因面积过大而脆裂。FR-4 的缺点是介电损耗大，会引起较大的信号衰减，稳定性和散热性不好。工艺方面，基于 FR-4 的 MCM-L 同基于陶瓷基材的 MCM-D/C（薄厚膜工艺）相比，MCM-L 成本低，加工周期短，易多层布线，但集成度较低、图形制作不精细。500MHz 微系统的功耗较小（ $< 10W$ ），工作环境温度为  $-20 \sim +50^{\circ}C$ ，基板面积大，选用 FR-4 较好。基板上传输线的特征阻抗为  $50\Omega$ ，计算出 FR-4 的导线宽/介质厚，较大陶瓷更有利于减小传输线的导体损耗和信号衰减。此外，由于波导波长（ $\lambda_g$ ）和介电常数的平方根成反比，FR-4 上  $\lambda_g$  更长，传输线尺寸更大，有利于降低对 MCM-L 图形加工精度的要求。故采用 MCM-L（FR-4 基板、铜导线）实现该微系统集成，性价比较高。

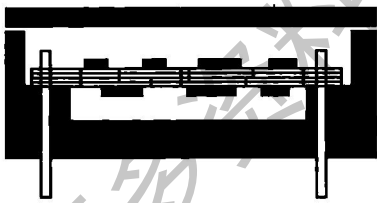


图 1-4 全金属管壳结构

基于电气传输、机械支撑、散热通路及 EMC 对封装的要求，提出了专用定制全金属管壳结构（见图 1-4）。管壳由底部管座和顶部盖板构成，封装尺寸为  $70mm \times 70mm \times 20mm$ 。管座被挖空，以放置双面基板。基板四周的焊盘打孔，管座引脚穿过焊盘孔并焊接固定。盖板采用锡焊封帽，成本低且易返修。镀金引脚共  $4 \times 16$  根，烧结在管座四周。引脚间距为  $2.54mm$ ，直径  $0.8mm$ 。引脚长度、管壳材料、管壳壁厚及孔缝尺寸需根据 EMC 的要求确定。该 MCM 中传输信号的波长为

$$\lambda_g = \frac{c}{f\sqrt{\epsilon_r}}$$

式中： $c$  为光速； $\epsilon_r$  为介电常数； $f$  为信号频率。若取  $\epsilon_r = 4.5$ ，则  $\lambda_g = 28cm$ 。为抑制引脚的天线辐射，引脚长度应小于  $\lambda_g/4$ ，同时考虑安装要求，引脚长度设为  $2.5cm$ 。由于基板射频辐射源（如高速器件、通孔等）到管壳距离小（ $< \lambda_g/6$ ），骚扰源的辐射场可视为近场。近场屏蔽壁的反射损耗与导电率成正比，与导磁率成反比，故采用高导电率的铜材制作管壳，可增加反射损耗，提高屏蔽效能。此外，屏蔽效能也受到

管壳壁厚的影响。管壁越厚，包含的趋肤深度 ( $\delta$ ) 数目越多，吸收损耗越大，屏蔽效能越高。每增加一个  $\delta$ ，场衰减 8.6dB。500MHz 铜的趋肤深度为 0.00076mm，故壁厚 1mm 可满足屏蔽效能的要求。为抑制引脚及管帽处的电磁泄漏，孔径或缝长应小于  $\lambda_g/10 \sim \lambda_g/100$ 。本管壳中孔缝尺寸均可满足要求。

基于器件的 IBIS 模型，使用 Cadence 公司板级仿真工具 SpectraQuest，仿真了 MCM-L 基板上一条关键传输线的时序和信号完整性，图 1-5 为该传输线的仿真波形图。

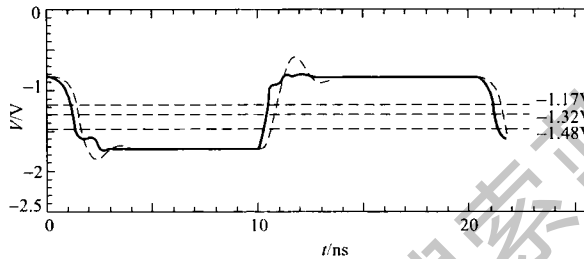


图 1-5 U3 输入信号仿真波形图

图 1-5 给出了 U3 的输入波形 (实线) 和 U5 处的反射仿真波形 (虚线)。可以看到，反射波的上升/下降沿处出现 50mV 过冲。U3、U5 均为 ECL 器件，噪声容限为 150mV，故该过冲在噪声容限以内。

由上述分析可知，经过较小的传输延迟，MCM-L 基板上的高速信号 ( $T_r = 150ps$ ) 可以准确沿传输线 U3 ~ U5 传输。按照同样的方法，对基板上其他主要传输线进行了 SI 仿真，得到了满足 SI 要求的仿真结果。

为保证该高速 MCM 可测，版图中设置 16 个测试点，其中 4 个测试点由引脚引出 MCM，供给整机。该高速 MCM 的测试电路包括高频激励信号接口、高速时钟、控制电路、电源配置以及高速信号输出接口。其中，1kHz ~ 500MHz 激励信号由函数发生器和射频信号发生源提供，通过同轴接口导入 MCM；500MHz 时钟由 10MHz 晶振经锁相环倍频后产生；10 个控制信号由 CPLD 产生，控制信号时序用逻辑分析仪检测，输出信号用高速数字示波器观测。

#### 第四节 基于 ADSP21160 的高速并行信号处理板的设计 |

工作于高频波段 (3 ~ 30MHz) 的地波雷达是一种新体制雷达，具有优异的超视距探测能力，可应用于海态遥感以及对海面舰船目标和海上飞行目标进行探测与跟踪。雷达信号处理机是高频地波雷达的重要组成部分，要求信号处理机具有每秒超过百亿次浮点运算的处理能力，结构上要由多块信号处理板组成，而且每块处理板上要有多个并行工作的处理器。

ADSP21160 是新一代 SHARC 数字信号处理器，工作主频为 100MHz，采用 BGA 封装，在硬件设计中，需要运用高速电路设计方法进行设计。该电路板的设计利用了

EDA 软件, 采用了合理的 PCB 层叠, 并通过优化电路布局布线, 采用端接技术抑制信号反射和减少串扰, 进行信号完整性分析和仿真, 确保了信号处理板稳定可靠地工作。

### 1. 并行信号处理板设计

(1) ADSP21160 的性能特点。ADSP21160 的工作主频为 100MHz, 指令周期为 10ns, 可进行 32bit 定点及 32bit 或 40bit 浮点运算, 单片能提供高达 600MFLOPS 的运算能力; 具有单指令多数据流 (SIMD) 内部结构, 有两个 32bit 的计算单元, 每个单元包括算术逻辑单元 (ALU)、移位器 (Shifter)、乘累加器 (MAC)、数据寄存器 (Data Register) 且保持与 ADSP2106x 代码高度兼容; 集成独立的 I/O 处理器, 片内具有 4Mbit 双口 SRAM, 片外具有 4G 字的统一寻址空间; PM、DM 和 I/O 总线都达到了 64bit, 支持新的同步主机接口协议, 链接口吞吐量增加到 100Mbit/s, 可使处理器之间的数据吞吐量增加; 支持多至 6 片并行处理器互连, 片内具有分布式总线仲裁逻辑, 不需任何附加逻辑电路。外端口支持统一的地址空间, 每一个处理器可直接读写任何一个并行处理器的内存; DMA 通道增加到 14 个, 每个设备都具有单独的 DMA 通道, 其中链接口占 6 个, 串口占 4 个, 外端口占 4 个, 打包模式支持 64bit 的外部 and 内部总线。

(2) 处理板的拓扑互连设计。根据雷达信号处理系统整体性能和算法的需要以及 ADSP21160 在结构上支持多处理器并行处理的特点, 利用 4 片 ADSP21160 进行信号处理板设计。处理器#1、#2 和处理器#3、#4 分别由局部数据总线和地址总线相连, 构成处理板上两个并行运算子模块, 每个运算子模块分别共享  $2M \times 64\text{bit}$  的大容量片外 SRAM, 两个运算子模块基本平衡对称。各处理器间由链接口互相连接, 每个处理器都可与其余的 3 个处理器进行高速的点点对点通信, 每个处理器都有 1 个链接口连接到处理板的 VME 总线接口, 便于板间的互连通信以及与商品化信号处理板配合使用。其余 8 个链接口保留到前面板, 可用来与其他的信号处理板通信, 构成多维信号处理系统, 这些都为板间的数据传输提供了极大的便利。通过处理板上 VME 总线接口, 多块处理板可插在 VME 背板上并行工作, 处理板可通过 VME 总线与其他的处理板及主机通信, 构成完整的信号处理机系统。该处理板在硬件结构上具有简单、可靠、高效的优点, 有利于任务灵活分配和算法高效实现。

(3) VME 总线接口设计。雷达信号处理机系统基于 VME 总线, 各信号处理板模块通过 VME 总线进行板间互连通信及与主机通信。VME 总线采用独立的 32bit 地址总线及 32/64bit 数据总线, 使总线传送率达到了 80Mbit/s; VME 总线支持面向多主设备的并行处理, 建立了一套完整的总线仲裁机制, 很好地解决了总线资源的合理分配; VME 总线具有中断处理机构, 具备实时响应能力。这些特点使得 VME 成为性能优秀、I/O 吞吐能力强、应用最为广泛的开放总线标准之一。

信号处理板上的 VME 总线采用 VME64 标准, 地址总线宽度为 32bit, 数据总线宽度为 64bit。接口芯片选用 VIC64 芯片, 可实现宽度为 64bit 的数据传输, 这与 ADSP21160 的数据总线宽度 64bit 相符。VIC64 可分为 VME 总线接口端和局部总线端, 其 VME 总线接口端符合 VME64 标准, 可与 VME 总线直接相连; 但是 VIC64 局部总线端与 ADSP21160 外部总线在时序、数据总线排列顺序以及数据的传输方式上存在较大



的差异，采用可编程逻辑器件（CPLD 或 FPGA）来实现。

## 2. 印制电路板的设计

ADSP21160 的工作频率达到 100MHz，信号边沿的上升时间和下降时间小于 1ns，由高速器件构成的高速、复杂电子系统给 PCB 的设计提出了严格的要求。在低速数字系统中无需考虑的信号延迟、反射、串扰及电磁兼容性等一系列信号完整性问题，对高速数字系统工作可靠性和稳定性的影响正在变得越来越严重。ADSP21160 采用 400 个焊球（20×20 阵列）的 BGA 封装，管脚密度很大，这给电路板的布局布线、电源与地的去耦增加了困难。因此在信号处理板的设计中必须对信号传输以及信号质量等方面的信号完整性问题加以认真地研究，并且采用高速电路设计方法进行电路设计，这样才能保证设计质量。进行高速电路设计时，良好的印制电路板层叠结构和板层定义及精心的布局布线，可有效地控制信号线的阻抗，降低信号的反射，使得大部分信号线的串扰被控制在允许的范围内，满足信号完整性的要求。而电路板上仍然存在信号完整性问题的信号线可通过终端阻抗匹配予以解决。根据 VME6U 板、ADSP21160 信号线的密集程度和信号完整性的约束条件，采用了表 1-1 的层叠结构，信号层与地层或电源层相邻，地层和电源层紧靠，层叠基本对称平衡，可获得较好的信号完整性环境。选定合理的层叠结构后，电路板还应具有合理的布局布线，可利用自己的设计经验和正确使用 EDA 软件寻找满足设计规则的布局。在布线的过程中，可制订如下合理的布线规则：

表 1-1 层 叠 结 构

第一层	Signal	第六层	GND
第二层	GND	第七层	Signal
第三层	Signal	第八层	Signal
第四层	Signal	第九层	GND
第五层	Power	第十层	Signal

(1) 保证同一布线层互连线阻抗一致，同一布线层的线宽一般也应相等。

(2) 在优化布局的基础上，尽量缩短高速信号线的走线长度，保证控制信号延时的一致性。

(3) 相邻布线层的信号线，总体走向应该互相垂直，在同一布线层上尽量使高速信号线与其他平行信号线间距拉大，平行长度缩小。

(4) 在布线密度方面，要求低速信号的布线密度可以相对大，而高速信号的布线密度应尽量小，使电路板的布线密度基本平衡，布线密度过大不利于减小信号间的串扰；应尽可能减少过孔的使用和直角走线，过孔和直角走线对于传输线来讲都是阻抗不连续点，会产生信号反射，从而破坏信号的完整性。

在实际设计工作中，能够通过优化布局布线等工作解决的信号完整性问题一般都不采用端接方法解决，因为一般高速电路都设计得非常紧凑，应尽量少增加元器件数量从而减少功耗和电路板面积。但对信号完整性问题比较严重的信号线应采用端接方法予以解决。

## 第五节 高速 DSP 数据采集的信号完整性问题

### 1. 信号完整性问题产生的机理

良好的信号质量是确保稳定时序的关键。由于反射和串扰造成的信号质量问题都可能带来时序的偏移和紊乱。例如，串扰会影响信号的传播延迟，导致在时钟的上升沿或下降沿处采不到准确的逻辑；反射会造成数据信号在逻辑门限附近波动，从而影响信号上升沿或下降沿变化；时钟走线的骚扰会造成一定的时钟偏移。一个数字系统能否正确工作，其关键在于信号定时是否准确。信号定时和信号在传输线上的传输延迟与信号波形的损坏程度密切相关。信号传输延迟和波形破损的原因复杂多样，但主要是以下三种原因破坏了信号的完整性。

(1) 电源、地址噪声。它主要是源自电源路径以及 IC 封装所造成的分布电感。当系统的速度愈快，同时转换逻辑状态的 I/O 引脚个数愈多时，会产生较大的瞬态电流，导致电源线上和地线上的电压波动和变化，这就是所说的接地反弹。接地反弹是数字系统的几个主要噪声来源之一。接地反弹噪声常见的现象是：会造成系统的逻辑运作产生误动作，尤其近年来日益风行的 3.3V 逻辑家族。

(2) 串扰。信号在沿着传输线传输时，是以电磁波的形式传输的。电磁波包含时变的电场和磁场。因为电磁场的能量主要是在传输线的外部，根据麦克斯韦方程知道，时变场会在周围的传输线产生电压和电流。那么对受到骚扰的传输线而言，这个电压和电流就是由串扰造成的。串扰主要源自两相邻导体之间所形成的互感与互容。串扰会随着印制电路板的导线布局密度增加而越显严重，尤其是长距离总线的布局，更容易发生串扰的现象。

(3) 反射。反射现象的原因是：信号传输线的两端没有适当的阻抗匹配，印制电路板上的分支布局产生特性阻抗的断点，过孔的尺寸以及其他互连所造成的阻抗不连续等。对于确定的传输线而言，其特性阻抗为一个常数。

### 2. 保证信号完整性的方法

(1) 抑制接地反弹。通过以上分析可知，电源线、地线以及 IC 封装所造成的分布电感是决定接地反弹的关键之一。要抑制接地反弹的影响，首先是减少 IC 封装的分布电感。在考虑 IC 引脚的配置图时，就应该将时钟脉冲信号或数据/地址总线的引脚位置摆放在较靠近芯片的地方；其次，是采用分布电感量较小的 IC 封装技术。表 1-2 列举了几种常见 IC 封装技术的分布电感与电容，可以看出表面贴片的封装技术通常会比 DIP 封装技术减少 30% 的接地反弹，然后是降低印制电路板的分布电感量。由于电感与导体的长度成正比，与宽度成反比，所以在高速数字系统里大都采用多层板。其中会在里层摆放一个或一个以上的接地层，接地层面积相当宽广，目的旨在减少其地端回路的电感量。另外，电路设计时应尽可能避免让某个逻辑门驱动太多的负载。因为在数字电路若有多个并联的逻辑装置，总输入电容是将每个逻辑装置的输入电容直接相加。

表 1-2

几种常见 IC 封装技术的分布电感与电容

IC 封装技术	分布电容/pF	分布电感/nH
DIP 封装	0.41	2~18
PGA 封装	1	2
表面贴片封装	1	1~12
Write Bond	0.5	1~2
TAB	0.6	1~6
PCB thru-hole via	1	1

(2) 解决串扰问题。信号之间由于电磁场的相互耦合而产生不希望的噪声电压信号称为信号串扰。“串扰”主要是源自两相导体之间所形成的互感和互容。串扰超出一定的值将可能引发电路误动作，从而导致系统无法正常工作。下面分别探讨互容、互感与串扰的关系以及如何解决串扰问题。

1) 电容耦合。要改善互容产生的串扰，可以从两个方面着手：① 减少互容  $C_m$ ，做法是在两相邻的传输线中间加进屏蔽措施，通常在两个铜箔通路中加装一个接地屏蔽通路，用以改善互容的干扰；② 在时序规定允许的情况下，增加信号之上升时间。

2) 电感耦合。改善互感所产生的串扰，唯有减少流经互感的电流所形成的回路面积才是较为简易可行的办法。可以借助降低导线与接地平面之间的距离，减小并行信号长度，缩短信号层与平面层的间距，增大信号线间距等措施，来减少两导线的互感量。

3) 改善反射。反射是产生骚扰的几个重要来源之一。为改善因线路阻抗不匹配而造成反射的现象，可以选择采用“布线拓扑”和“终端技巧”的办法。

利用适当的布线拓扑法来改善反射现象，通常不需要增添额外的电子组件（例如，终端电阻或者钳位二极管）。常见的布线拓扑法有 4 种，分别是树状法、菊链法、星状法和回路法，如图 1-6 所示。其中树状法是最差的布线法，它所造成的反射量最大，额外的负载效应和振铃现象都需要仔细处理。就“反射”的观点，菊链法是较佳的布线法。菊链法非常适合于地址或者数据总线以及并联终端的布线，基本上是没有分支旁路的。星状法适合串联终端的布线，但条件是输出缓冲器（驱动器）必须是低输出阻抗以及具有较高的驱动能量。回路法基本上与菊链法类似，但是回路法会耗费较多的回路面积，对于共模骚扰的抗扰能力较差。

除了布线拓扑法，为克服反射现象的干扰，“终端技巧”是最有效的方法。传输线的特性阻抗一般是定值。对于 CMOS 电路而言，信号驱动端的输出阻抗比较小，为几十欧姆，而接收端的输入阻抗比较大，可以在

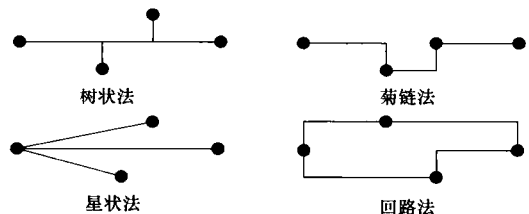


图 1-6 常见的布线拓扑法

信号最后的接收端匹配一个电阻（在接收端并联一个电阻），这样匹配和接收端并联的结果就可以和传输线的特性阻抗相匹配了，信号的性能得到了比较好的改善。终端技巧的目的旨在提供一个完全阻抗匹配的传输线环境以及保持电位的稳定。

### 3. 高速 DSP 系统的信号完整性分析

实际的 DSP 高速图像数据采集系统由三部分构成，如图 1-7 所示。模拟前端 CCD 数据采集板、CCD 控制板和数据处理主控制 DSP 板。处理后的数据通过 USB2.0 接口传入上行 PC 机。

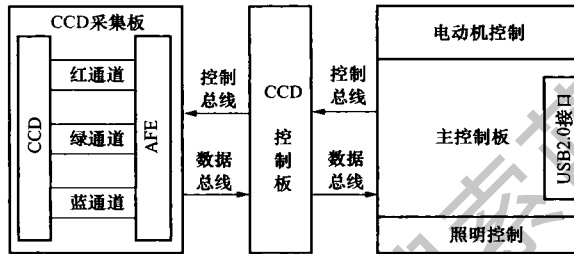


图 1-7 DSP 高速图像数据采集系统

模拟前端 CCD 数据采集板由 CCD 扫描器件、模数转换器件 A/D 构成。光源照射到称之为 CCD (ChargeCoupled Device, 电荷耦合器件) 的光敏元件上实现光电转换。由于要扫描的胶片上不透明区域透射的光较少，透明区域透射的光较多，而 CCD 器件可以检测图像上不同区域透射不同强度的光。CCD 扫描器件将胶片扫描，并将 R、G、B 三色信号分别变成三路模拟信号送到 A/D 进行采样，转换成 R、G、B 数字信号，供后续处理板处理。

模数转换器件 A/D 的采样精度、对采样信号的抗噪声处理，都影响到采集信号的完整性，直接影响后续处理板的处理效果。我们采用的 A/D 是 16 位 15MSPS 的 A/D 转换器，主要对 CCD 采集的三色电平信号采样成数字信号。有三个输入通道，分别对应 CCD 器件的 R、G、B 信号输出。每个通道都由输入 CLAMP、双校正采样器 CDS、偏移 DAC 和可编程的增益放大器 PGA 构成。这样就复合成了一个高效的 16 位 A/D 转换器，在精度上可以满足要求。同时，为了减少 CCD 在采样模拟信号时把外界的噪声耦合到系统，在电路设计上采用光电耦合器件对 R、G、B 三路信号进行隔离。

CCD 控制板以 CPLD 为核心。CPLD 接收 DSP 的控制信号，产生相应的控制总线 and 数据总线，控制 CCD 采集板同 DSP 板进行握手方式传输数据。这部分采用异步方式工作，速率可以通过可编程的等待周期和器件的应答信号来实现，容易达到信号的完整性要求。

数据处理主控制 DSP 板如图 1-8 所示，它是整个数据采集系统的核心，负责对数字信号作校正处理，并通过 USB2.0 接口将图像数据上传给计算机。系统由 ADSP21161、CPLD EPM7128AE、16 位的 SDRAM、Flash 芯片 AM29F040、USB 接口控制器 CY7C68013 构成。由于系统工作在很高的时钟频率上，所以这部分的信号完整性问题就显得十分重要了。

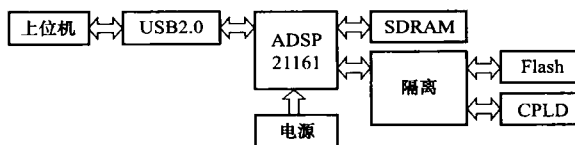


图 1-8 数据处理主控制 DSP 板

主控制 DSP 板中不仅有高速部分，也有异步的低速部分，所以要对系统进行分割。分割的目的是要重点保护高速部分。DSP 与 USB2.0 控制芯片、SDRAM 接口是同步高速接口，对它的处理是保证信号完整性的关键；与 Flash、CPLD 接口采用异步接口，速率可以通过可编程的等待周期和硬件应答信号来实现，容易达到信号的完整性要求。

高速设计部分要求信号线尽量短，尽量靠近 DSP 器件。但是，如果将 DSP 的信号线直接接到所有外设上，一方面 DSP 的驱动能力可能达不到要求，另一方面由于信号布线长度的急剧增加，必然会带来严重的信号完整性问题。所以，在该系统中具体的处理办法是将高速器件与异步低速器件进行隔离。在这里采用 74LS245 实现数据隔离，利用准确的选择逻辑将不同类型数据分开。用 74LS244 构成地址隔离，同时还增加了 DSP 的地址驱动能力。这种解决方案可以缩短高速信号线的传输距离，以达到信号完整性的要求。

另外，解决好系统内信号的阻抗匹配，防止信号的反射、串扰噪声等问题，是 DSP 系统正常工作的基本条件之一。DSP 电路传输阻抗应与芯片 I/O 脚的输出阻抗匹配。不匹配会引起信号反射，结果可能造成逻辑混乱。传输线越长，影响越大，通常采样串接电阻来改善传输线的阻抗匹配，信号引线长度应尽量小于 15cm。对于长度超过 15cm 的引线，在驱动端（源端）和目的端应串接 33Ω 的匹配电路，避免由于信号反射引起干扰。在工程实践中，还采用在接收端接一个上拉电阻，以改善系统的驱动能力。这是考虑到芯片的高电平驱动能力较差，通过外接电压加以补偿。

最后，解决 DSP 系统的电源配置和电源装置的传导干扰。采用的 ADSP21161 是 ADSDP SHARC 系列 DSP 处理器，对系统供电电源的要求都比较严格，电源的抖动范围不超过 5%。芯片内核电压为 2.5V，芯片 I/O 口部分采用 3.3V 供电，而片外的一些常规集成电路又采用 5V 供电。系统采用多种电压供电无疑增加了各种电压之间的串扰。其中，模拟电源 AVDD 为 DSP 的时钟产生器 PLL 供电，要求比较稳定的电源，纹波骚扰比较小。因为，采用磁珠和电容相结合的高质量滤波网络对电源 AVDD 滤波，磁珠和电容对电源纹波有明显的抑制使用。磁珠在某些高频区域内，其阻抗急剧上升，从而在特定的频率区域可获得较好的衰减效果，而对 DSP 的信号传输不会产生影响。该滤波网络应尽量靠近芯片引脚。为了避免骚扰，模拟地布线还要求尽可能粗。该系统现已调试通过。实践证明，以上保证信号完整性的措施是必要而且正确的。

## 第六节 基于 AD6644AST-65 的高速、 高分辨率 ADC 电路设计

电路设计目标：有效位数 ENOB ≥ 10.50bit、采样率为 40MSPS、输入信号频率小于

15MHz，输入信号幅度为-1dB。该指标能满足数字仪表、高速数据采集卡、软件无线电和雷达、导航等领域中数字波束形成的要求。

### 1. 电路设计与器件选择

本电路主要由模/数转换器 ADC、输入电路、输出电路、时钟电路和电源电路组成，高速、高分辨率电路原理框图如图 1-9 所示。

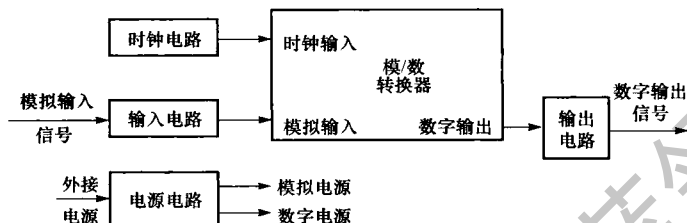


图 1-9 高速、高分辨率 ADC 电路原理框图

(1) 时钟电路。时钟电路设计主要包括 AD6644AST-65 采样时钟相位噪声指标的确定以及 PECL 差分时钟的实现。

(2) ADC 输入电路。ADC 输入电路采用运放直流耦合或变压器交流耦合方式，为输入信号提供增益、偏置和缓冲。

由于运放为有源器件，除具有一定的谐波失真外，还存在主要集中在低频段的  $1/f$  噪声和较宽频带内的白噪声。这些噪声和谐波失真都降低了运放的信噪比  $SNR$  和有效位数  $ENOB$ 。当运放的  $SNR$  不明显优于甚至低于 ADC 的  $SNR$  时，它带来的噪声是不容忽视的，对于高分辨率 ADC 电路，甚至是不能接受的。而作为无源器件的变压器，一般认为它的噪声和谐波失真是微乎其微、可以忽略的。因此，输入电路采用变压器交流耦合方式的变压器 T4-6T。

为进行比较，同时也提供运放直流耦合方式，采用低噪运放 AD8138。根据 AD8138 的关参数，计算得到的 AD8138 输出的总谐波失真和热噪声之和大于 1LSB。该指标可能导致无法满足电路热噪声不大于 1.50LSB 的设计要求，并带来更大的谐波失真。因此可预知，采用 AD8138 时，ADC 电路的有效位数  $ENOB$  会比采用变压器时的有效位数  $ENOB$  有所下降，甚至达不到设计要求。

(3) ADC 输出电路。ADC 的模拟输入和数据输出之间存在少量的寄生电容，ADC 数据输出线上的噪声会通过这些寄生电容耦合到模拟输入端，导致 ADC 的  $SNR$  和有效位数  $ENOB$  下降。为解决这一问题，可在 ADC 数据输出端接一锁存器。

为减小 ADC 电源的波动，应尽量降低 ADC 输出端的负载电容和输出电流。在 ADC 数据输出端接一锁存器可避免将其直接连在数据总线上，有效限制了其输出端的负载电容；在 ADC 每一个数据输出端都串联一个电阻，可限制其输出电流。

本电路采用 74LC574 作为 AD6644AST-65 的输出数据锁存器，同时每一个数据输出端都串联一个  $100\Omega$  的电阻。

(4) 电源、地和去耦电路。AD6644AST-65 的电源抑制比  $PSRR \approx \pm 1\text{mV/V}$ ，当外接电源的纹波为峰-峰值  $100\text{mV}$  时，等效于在 AD6644AST-65 输入端产生  $100\mu\text{V}$

(0.77LSB) 大小的噪声, 这相对于设计指标而言是不能接受的。为减小外接电源对电路的影响, 采用低压差 LDO 线性稳压器 LT1086-5 和 LT1117-3.3 (两个芯片的 PSRR 均大于 60dB) 对外接稳压电源进行稳压, 为 AD6644AST-65 等模拟电路提供 5V 电源和 3.3V 电源。

时钟、ADC 的输出信号以及后级数字电路的数字信号跳变都会引起电源电流的急剧变化, 由于印制电路板的电源线和地线上存在分布电阻、电容和电感, 当有变化的电流经过时, 其上的压降也随之变化; 频率较高时, 就表现为地电间的高频杂波。为降低这类杂波骚扰, 本电路采取以下措施: 时钟电路的 5V 电源, 由 VCC\_5VA 串联一磁珠 FB 得到; AD6644AST-65 后级数字电路的 3.3V 电源, 由 VCC\_3.3VA 串联一磁珠 FB 得到; 模拟地和数字地分开布线, 并在一点用磁珠 FB 相连; ADC 的所有电源管脚都就近对地接去耦电容。

磁珠对 MHz 级以上的信号有较好的吸收作用, 能有效降低时钟电源、数字电源对 AD6644AST-65 模拟电源的影响以及数字地对模拟地的影响。

去耦对于高速、高分辨率 ADC 电路尤为重要。为此, 采用 0.01 $\mu$ F 的 NPO 材料 (属低损耗、超稳定的电容材料, 电气特性基本上不随温度、电压、时间的变化而变化, 自谐振频率较高, 适用于高频场合) 的 1206 封装的贴片电容和 0.1 $\mu$ F 的 X7R 材料 (属稳定性电容材料, 电气特性随温度、电压、时间变化不明显, 适用于中、低频场合) 的 0805 封装的贴片电容并联, 有效地滤除地电间较宽频带的杂波。

(5) 电路板的布局布线。ADC 介于模拟电路和数字电路之间, 且通常被划归为模拟电路。为减小数字电路的骚扰, 应将模拟电路和数字电路分开布局; 为减小信号线上的分布电阻、电容和电感, 应尽量缩短导线长度和增大导线之间的距离; 为减小电源线 and 地线的阻抗, 应尽量增大电源线和地线的宽度, 或采用电源平面、地平面。本电路在设计印制电路板时, 都遵循了以上原则。

## 2. 电路测试结果

采用信号发生器 HP8640B 产生 0~15MHz 的单频正弦信号, 经相应带通滤波器滤波 (各次谐波均小于 -90dBc) 后作为本电路的输入信号, 滤波后信号在 AD6644AST-65 输入端幅度为 -1dB。

AD6644AST-65 输出数字信号经 74LC574 锁存后, 存储于逻辑分析仪 HP16702A 中。HP16702A 状态分析时钟取自 AD6644AST-65 的 DRY 管脚, 该信号频率和 AD6644AST-65 采样时钟频率一致, 为 40MHz。

通过对逻辑分析仪 HP16702A 每次存储的数字信号进行 16384 点 FFT 分析, 可得到奈奎斯特带宽内总功率  $P_{\Sigma}$ 、输入信号功率  $P_s$  以及总谐波失真与噪声功率之和  $P_n + THD = P_{\Sigma} - P_s$ 。经计算得到电路的有效位数  $ENOB = [SINAD(dB) - 1.76]/6.02 = [P_s(dB) - P_n + THD(dB) - 1.76]/6.02$ 。

图 1-10 (a)、(b)、(c) 为在三种不同测试条件下, AD6644AST-65 输出数字信号的 FFT 分析频谱图和有效位数 ENOB。

图 1-10 (c) 表明, 当  $f_{in} = 0.96\text{MHz}$ 、AD6644AST-65 输入端采用运放 AD8138 直流耦合时, 电路热噪声和谐波失真明显增加, 电路的有效位数 ENOB 约为 10.74bit,

比图 1-11 (a) 的 ENOB 小 0.6bit 左右。由此可见，有源器件对高速高分辨率 ADC 电路性能的影响是很大的。

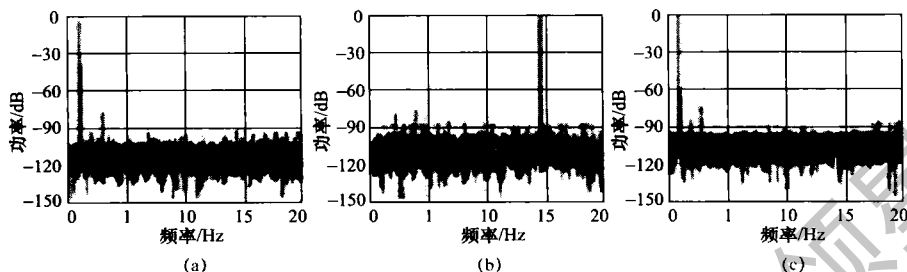


图 1-10 AD6644AST-65 输出数字信号的 FFT 分析频谱图和有效位数 ENOB

理论分析和实际电路的测试结果都说明，高速高分辨率 ADC 电路设计应选用低噪器件；当输入信号频率较高时，应选用低相位抖动的时钟源；在进行印制板布局布线时，应注意电源噪声的抑制和减小数字电路对模拟电路的影响。

## 第七节 高速数据转换器电路设计及布板指南

以 Maxim 公司的 14 位模数转换器 (ADC) MAX12553、MAX12554 和 MAX12555 为例，该系列 ADC 引脚排列如图 1-11 所示，引脚功能说明见表 1-3。

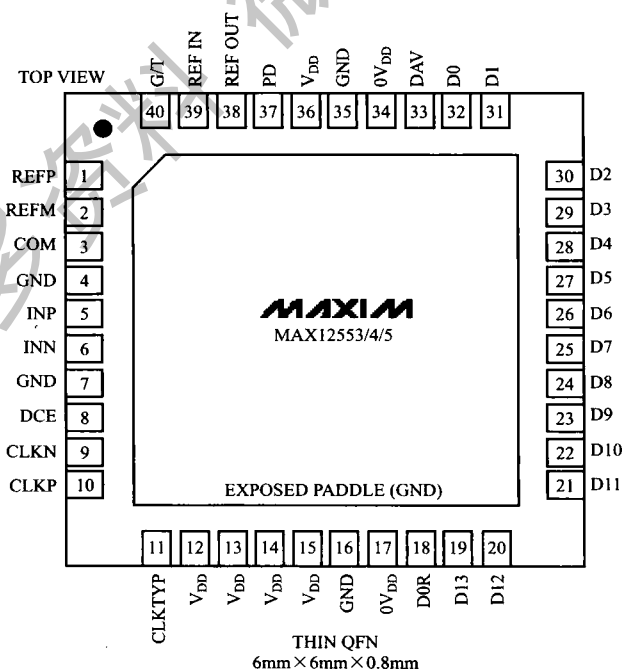


图 1-11 MAX12553、MAX12554、MAX12555 引脚排列



表 1-3

引脚说明

引脚	名称	功能
1	REFP	正基准 I/O。满幅模拟输入范围为 $\pm(V_{REFP} - V_{REFN}) \times 2/3$ ，REFP 通过一个 $0.1\mu\text{F}$ 电容旁路至 GND。REFP 与 REFN 之间并联一个 $1\mu\text{F}$ 的电容和一个 $10\mu\text{F}$ 电容。REFP 和 REFN 间的 $1\mu\text{F}$ 电容应与器件位于同一侧，并尽可能靠近器件
2	REFN	负基准 I/O。满幅模拟输入范围为 $\pm(V_{REFP} - V_{REFN}) \times 2/3$ ，REFN 通过一个 $0.1\mu\text{F}$ 电容旁路至 GND。REFP 与 REFN 之间并联一个 $1\mu\text{F}$ 的电容和一个 $10\mu\text{F}$ 电容。REFP 和 REFN 间的 $1\mu\text{F}$ 电容应与器件位于同一侧，并尽可能靠近器件
3	COM	共模电压 I/O。COM 通过一个 $2.2\mu\text{F}$ 电容旁路至 GND。将 $2.2\mu\text{F}$ COM 至 GND 的旁路电容尽可能靠近器件，可以放置在 PCB 另外一侧，通过 1 个过孔与 MAX12553 连接
4, 7, 16, 35	GND	地。所有地引脚与 EP 相连
5	INP	同相模拟输入
6	INN	反相模拟输入
8	DCE	占空比均衡器输入。DCE 接低电平（GND）禁止内部占空比均衡器。DCE 接高电平（ $0V_{DD}$ 或 $V_{DD}$ ）使能内部占空比均衡器
9	CLKN	反相时钟输入。在差分时钟模式（ $\text{CLKTYP} = 0V_{DD}$ 或 $V_{DD}$ ），差分时钟信号接在 CLKP 与 CLKN 之间。在单端时钟模式（ $\text{CLKYP} = \text{GND}$ ），单端时钟信号接 CLKP，CLKN 接 GND
10	CLKP	同相时钟输入。在差分时钟模式（ $\text{CLKTYP} = 0V_{DD}$ 或 $V_{DD}$ ），差分时钟信号接在 CLKP 与 CLKN 之间。在单端时钟模式（ $\text{CLKYP} = \text{GND}$ ），单端时钟信号接 CLKP，CLKN 接 GND
11	CLKTYP	时钟模式定义输入，CLKTYP 接 GND 时为单端时钟输入。CLKTYP 接 $0V_{DD}$ 或 $V_{DD}$ 时为差分时钟输入
12 ~ 15, 36	$V_{DD}$	模拟电源输入。 $V_{DD}$ 连至 3.15V 至 3.60V 电源。 $V_{DD}$ 通过一个 $\geq 2.2\mu\text{F}$ 的电容并联一个 $0.1\mu\text{F}$ 电容旁路至 GND。所有 $V_{DD}$ 引脚连至相同电位
17, 34	$0V_{DD}$	输出驱动器电源输入。 $0V_{DD}$ 可连至 1.7V 至 $V_{DD}$ 的电源。 $0V_{DD}$ 通过一个 $\geq 2.2\mu\text{F}$ 的电容并联一个 $0.1\mu\text{F}$ 电容旁路至 GND
18	DOR	数据超量程指示。DOR 输出用来指示模拟输入电压超量程。DOR 为高电平时，表明模拟输入电压超出范围。DOR 为低电平时，表明模拟输入电压在量程以内
19	D13	CMOS 数字输出，第 13 位（MSB）
20	D12	CMOS 数字输出，第 12 位
21	D11	CMOS 数字输出，第 11 位
22	D10	CMOS 数字输出，第 10 位

续表

引脚	名称	功能
23	D9	CMOS 数字输出, 第 9 位
24	D8	CMOS 数字输出, 第 8 位
25	D7	CMOS 数字输出, 第 7 位
26	D6	CMOS 数字输出, 第 6 位
27	D5	CMOS 数字输出, 第 5 位
28	D4	CMOS 数字输出, 第 4 位
29	D3	CMOS 数字输出, 第 3 位
30	D2	CMOS 数字输出, 第 2 位
31	D1	CMOS 数字输出, 第 1 位
32	D0	CMOS 数字输出, 第 0 位 (LSB)
33	DAV	数据有效输出。DAV 是输入时钟经占空比补偿校正后的单端输出, DAV 的典型应用是将 MAX12553 的输出数据锁存至后端的数字电路
37	PD	关断输入。将 PD 强制置高, 器件进入关断模式。正常工作时 PD 置低
38	REFOUT	内部基准电压输出。采用内部基准电压时, REFOUT 直接连至 REFIN, 或通过一个电阻分压器设定 REFIN 输入电压。REFOUT 通过一个 $\leq 0.1\mu\text{F}$ 的电容旁路至 GND
39	REFIN	基准电压输入。在内部基准模式和带缓冲的外部基准模式, REFIN 通过一个 $\geq 0.1\mu\text{F}$ 的电容旁路至 GND。此时, $V_{\text{REFP}} - V_{\text{REFN}} = V_{\text{REFIN}} \times 3/4$ 。在无缓冲的外部基准模式下, REFIN 连至 GND
40	G//T\	输出格式选择输入。G//T\ 接 GND 为二元补码格式输出。G//T\ 接与 $0V_{\text{DD}}$ 或 $V_{\text{DD}}$ 为格雷码格式输出
—	EP	裸焊盘。MAX12553 通过裸焊盘实现与地的低电感连接。将 EP 连至 GND 以保证设计性能。PCB 顶层和底层的地平面通过多个过孔连接

### 1. 一般性建议

(1) 一般而言, 采用带整体地层和电源层的多层 PCB 可获得最佳信号完整性。

(2) MAX12553、MAX12554 和 MAX12555 需要高速布板技术, 包括裸焊盘可靠接地。

(3) 保持 MAX12553、MAX12554 和 MAX12555 模拟部分的内层地平面完整性, 空隙 (void) 必须最少。过孔交错排列, 保持非常小的过孔间隙, 将空隙减少到最低程度。另外, 在关键元件下方应布设完整的地, 尤其是接引脚 1 和引脚 2 的 REF 电容、接引脚 3 的 COM 旁路电容、接模拟信号输入引脚 5 和引脚 6 的小电容。

(4) 将不同的输入和输出信号限定在不同的 PCB 层, 如: 所有模拟信号输入位于 X 层、所有数字信号输出位于 Y 层、所有时钟信号位于 Z 层等。尽量将每一层夹在两层地之间或使用微带线。

(5) 使用与地相对的电源平面来减小信号感应，将总体噪声降至最低。功率走线应宽一些，以降低 IR 压降和电感。

(6) 对于 GND 和  $V_{DD}$  (电源线)，建议采用多个 18mil 规格的过孔。

(7) MAX12553、MAX12554 和 MAX12555 的所有 GND 和裸焊盘 (EP) 必须连至同一地平面。MAX12553、MAX12554 和 MAX12555 依靠 EP 实现与地的低电感连接，通过多个过孔连至指定地层。所需的过孔数量取决于孔的尺寸。作为指导原则，Maxim 建议采用  $5 \times 5$  (总共 25 个) 矩阵 13mil 规格的过孔，最少需要 12 个过孔。

(8) MAX12553、MAX12554 和 MAX12555 最关键的输入、输出是模拟信号输入、基准引脚、时钟和数字输出。最关键的引脚是 1、2、3、5、6、9、10、38 和 39。

(9) ADC 周围连接旁路电容和关键电容的走线应尽可能的宽，以减小电阻和电感。建议采用宽度  $\geq 10\text{mil}$  的走线。如果元件无法直接连至地平面，则其接地线应尽可能宽，这还应包括 PCB 设计中的接地热焊盘。

(10) 如果旁路电容使用热焊盘与 GND 连接，每个旁路电容使用两个热焊盘，GND 端使用过孔以减小电感。

(11) 高速数字信号走线应远离敏感的模拟信号线、时钟线、REFP (引脚 1) 和 REFN (引脚 2)。

(12) 所有信号线 (包括 REFP 和 REFN) 都应尽可能短并且避免  $90^\circ$  折线。

(13) 确保差分模拟输入网络对称，并且所有寄生效应是均衡的。

(14) 所有旁路电容应尽可能靠近器件，最好在 PCB 同侧，可采用表贴器件减小电感。(在下面的布板建议中有更详细的介绍)。

(15) 通常所有 GND 旁路过孔尺寸应为 18mil。

(16) 为实现最佳性能，需要独立的模拟和数字电源。

(17) MAX12553、MAX12554 和 MAX12555 可接受差分或单端时钟输入。

(18) MAX12553、MAX12554 和 MAX12555 可接受差分或单端模拟输入，差分输入可提供最佳性能。

(19) EP 作为器件的主要接地途径，必须正确连接到指定地平面。

(20) 使用地线“隔离”ADC 电路和 PCB 上的其他任何相邻电路。例如：一个 PCB 上有多个 ADC 时，利用地平面将每个 ADC 的相关电路隔离开来。

## 2. 电路设计建议 (见图 1-12 和图 1-13)

(1) 引脚 1, REFP。通过一个位于 PCB 顶层的高频陶瓷电容 (最大  $1.0\mu\text{F}$ ) 将 REFP 旁路至 GND。所有 REFP 走线应尽可能短。

(2) 引脚 2, REFN。通过一个位于 PCB 顶层的高频陶瓷电容 (最大  $1.0\mu\text{F}$ ) 将 REFN 旁路至 GND。所有 REFN 走线应尽可能短。

(3) 引脚 1, REFP 和引脚 2, REFN。REFP 和 REFN 之间并联两个容值分别为  $10\mu\text{F}$  和  $1\mu\text{F}$  的高频陶瓷电容。与引脚 1 和引脚 2 连接的任何电容都必须具有良好的高频性能。

(4) 引脚 3, COM。COM 通过一个高频性能良好的  $2.2\mu\text{F}$  陶瓷旁路至 GND。

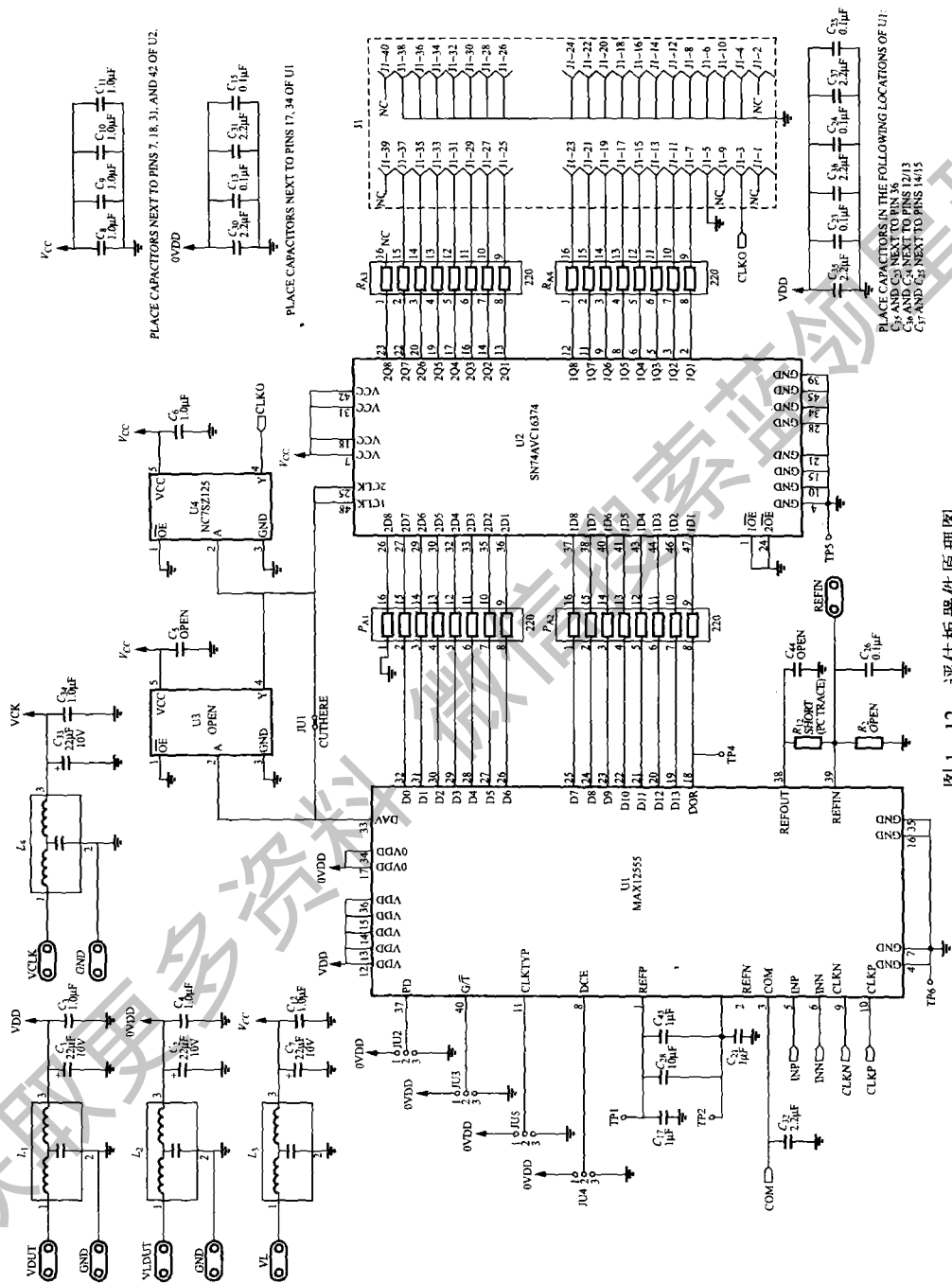


图 1-12 评估板器件原理图

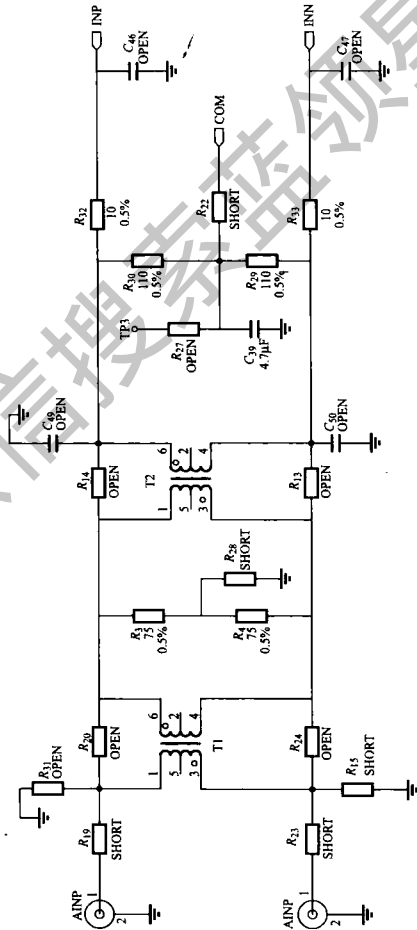
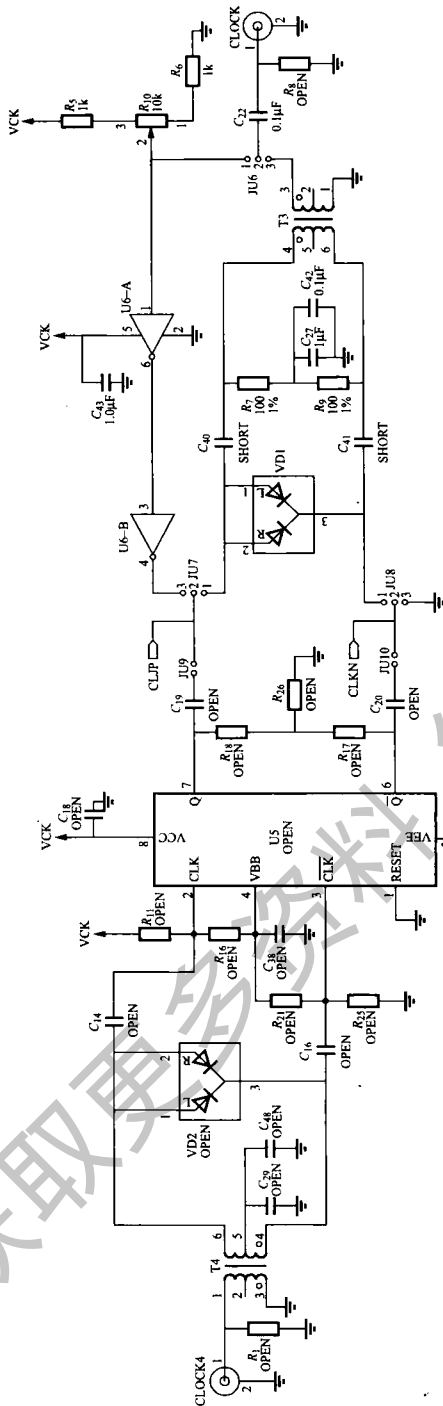


图 1-13 评估板模拟部分原理图

(5) 引脚 5 & 6, INP & INN。为获得最佳总体 AC 性能, 这些引脚与地之间都应接并联电容, 容值依应用而定, 范围为 5.6 ~ 12pF。这些电容值可被包含在任何驱动 ADC 的抗混叠滤波器谐振电路中, 并且应被放在电路板顶层。

(6) 引脚 12 ~ 15, 36,  $V_{DD}$ 。使用高频性能良好的 0.1 $\mu$ F 和 2.2 $\mu$ F 陶瓷电容各一个并联, 将  $V_{DD}$  端旁路至 GND。

(7) 引脚 17, 34,  $0V_{DD}$ 。使用高频性能良好的 0.1 $\mu$ F 和  $\geq 2.2\mu$ F 陶瓷电容各一个并联, 将  $0V_{DD}$  旁路至 GND。

(8) 引脚 19 ~ 32, D13 ~ D0。包括数据输出引脚与各自负载的串联电阻。这些电阻可限制从输出逻辑驱动器进入芯片内部 GND 的高频边沿电流。选定的阻值与负载电容一起产生的 RC 时间常数约为 1ns。Maxim 公司采用非常小而且低成本的电阻阵列, 基本是多只 0402 电阻构成一组。评估板使用的是 Panasonic 公司的 EXB - 2HV - 221J。

(9) 引脚 38, REFOUT。采用内部基准时, REFOUT 直接与 REFIN 连接, 或通过一个电阻分压器设定 REFIN 输入电压。REFOUT 通过一个高频性能良好、 $\geq 0.1\mu$ F 的陶瓷电容旁路至 GND。

(10) 引脚 39, REFIN。在内部基准模式和带缓冲的外部基准模式, REFIN 通过一个  $\geq 0.1\mu$ F 的电容旁路至 GND。在无缓冲的外部基准模式下, REFIN 连至 GND。

### 3. 布板建议 (见图 1-14 和图 1-15)

(1) 将 MAX12553、MAX12554 和 MX12555 放置在 PC 板顶层。

(2) 接着, 在引脚 1 与引脚 2 之间放置一个 1 $\mu$ F 电容。该电容应位于 PCB 顶层, 并且尽量靠近这两个引脚。REFP 和 REFN (引脚 1、2) 之间跨接的电容应在制造公差允许范围内尽量靠近 DUT。

(3) 下一步, 放置引脚 1 至地和引脚 2 至地的旁路电容。这些电容应尽可能靠近共用的 1 $\mu$ F 电容, 同时用过孔将电容的 GND 一端与指定模拟地相连 (也与器件 EP 相连)。如果第 2 层有一个地平面, 则该地平面应延伸到这 3 个器件的下方以减少引脚 1 和引脚 2 上的电感。对于 REFP 和 REFN 旁路电容的接地过孔, Maxim 公司采用 18mil 的钻孔直径, 选择较大尺寸是因为过孔电镀后会减小 3mil。孔的最终尺寸约为 15mil。

(4) 接下来, 在引脚 1 与引脚 2 之间放置一个 10 $\mu$ F 电容。如果顶层没有足够空间安装此电容, 也可以像评估板那样把它放在 PCB 底层, 利用过孔传输信号。该电容与器件引脚间的走线总长应减至最小。

(5) 与引脚 1 和引脚 2 连接的走线应尽可能短, 并且应当是匹配的。即: 它们应当是对称的, 而且长度应相同。

(6) 接着, 放置引脚 3 至 GND 的 2.2 $\mu$ F 电容, 尽可能靠近器件。如果需要, 该电容可放在 PCB 底层, 采用 13mil 过孔与引脚 3 连接。走线应尽可能短。

(7) 所有 GND 引脚 (引脚 4、7、16 和 35) 应与 MAX12553、MAX12554 和 MAX12555 器件下方的覆铜相连。

(8) 应遵循以下原则: 正确连接 MAX12553、MAX12554 和 MAX12555 的 EP 与指

定接地层（最好是第二层），需要使用足够多的过孔以降低电感，过孔数量取决于孔的尺寸。作为指导原则，Maxim 公司建议采用  $5 \times 5$ （总共 25 个）的 13mil 过孔矩阵，最小过孔尺寸应为 12mil。

(9) 模拟输入应是均衡的。也就是说，从驱动源（放大器和滤波器等）到差分输入端的走线应该等长，元器件布局应相互对称，这样，所有的寄生参数才会均衡。走线长度应尽可能短，以降低电感、减小干扰。

(10) 将输入引脚 5 和引脚 6 的旁路电容放置在 PCB 顶层靠近器件引脚的位置，尽量减小走线长度。

(11) 应使用某一层（最好是第二层）作为可靠的模拟接地层，推荐使用过孔阵列将其与 MAX12553、MAX12554 和 MAX12555 的 EP 连接。

(12) 时钟布线建议（引脚 9 和引脚 10）。时钟输入与模拟输入和基准一样敏感。应像对待模拟信号那样对待时钟信号。避免将时钟线靠近任何数字输出信号线。如果板上有多个 ADC，则需隔离时钟线对，以尽量降低噪声并减小来自其他 ADC 的干扰。时钟信号线不应与数字输出信号线布在同一层。如果布在同一层，应尽量使这两类信号线之间保持较大间距，并在这两类信号线之间布隔离的 GND，以降低可能产生的任何耦合。

建议采用典型值为  $1.4V_{p-p}$  的差分时钟输入，这是器件的特性之一。但时钟输入信号摆幅的峰值并不是最重要的，保证快速上升和下降时间的摆率更重要。另外，内部差分放大器可提供增益，对信号进一步整形。评估板采用一个中心抽头变压器放大时钟输入，以确保快速上升和下降时间，然后再用二极管将摆幅限制在  $1.4V_{p-p}$ 。对于单端时钟信号来说，边沿应较陡，并且满足数据资料规定的最高和最低电压要求，即逻辑高电平最低为  $0.8V_{DD}$ ，逻辑低电平最高为  $0.2V_{DD}$ 。时钟共模电压 ( $1/2V_{DD}$ ) 由内部提供。推荐的接口电路/驱动器逻辑：任何逻辑输入，包括 CMOS、LVPECL、LVDS 都可用于驱动时钟输入。对于高频输入信号的应用，建议采用非常高速的 LVPECL 时钟分配电路，如 MAX9320 PECL 缓冲器。

(13) 引脚 12 ~ 15、36、 $V_{DD}$ 。最好将  $0.1\mu\text{F}$  的旁路电容放在器件引脚旁。

(14) 引脚 17、34、 $0V_{DD}$ 。最好将  $0.1\mu\text{F}$  的旁路电容放在器件引脚旁。

(15) 数据线（引脚 19 至引脚 32）。对于输出数据引脚，从 ADC 到缓冲器或负载 IC 的走线应尽量短。串联电阻尽可能靠近 ADC，为确保最佳性能，总负载电容应等于  $10\text{pF}$ 。而保证缓冲器或负载 IC 的地与 MAX12553、MAX12554 和 MAX12555 的 EP 可靠连接，对于实现最佳的 AC 性能非常重要。如果将数据线布在顶层或底层（采用微带线技术），则相邻层必须是地层，以形成有效传输线。如果将数据线布在内层（采用带状线技术），则其相邻各层必须为地电位以形成有效传输线。数字信号输出应紧密排列在单一总线内以控制电流回路。另外，尽量减小 MAX12553、MAX12554、MAX12555 与数字负载间的接地层空隙（由数字信号过孔产生），当数据线进入内层时，过孔应交错排列。

(16) REFOUT 和 REFIN（引脚 38 和引脚 39）的旁路电容必须靠近器件引脚，使用短的走线直接与器件接地层相连。

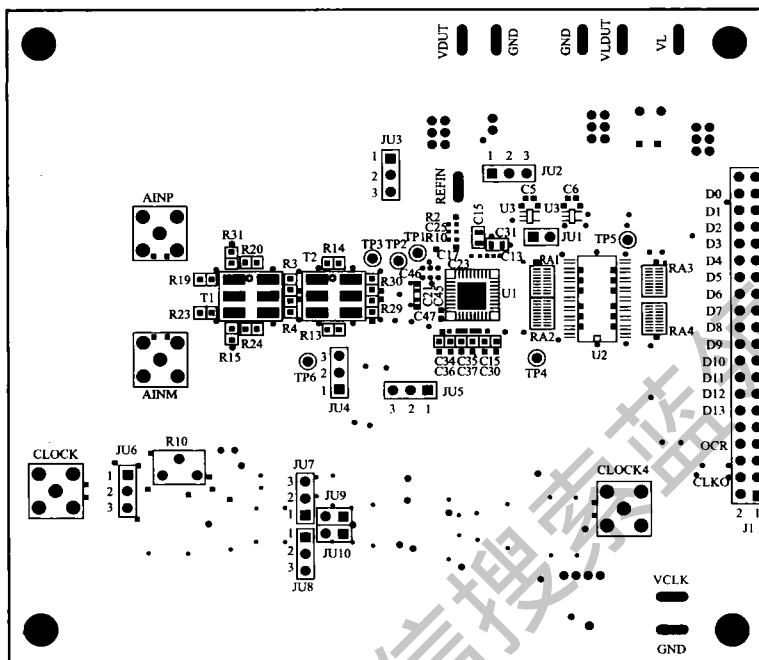


图 1-14 评估板顶层丝印和元件布局

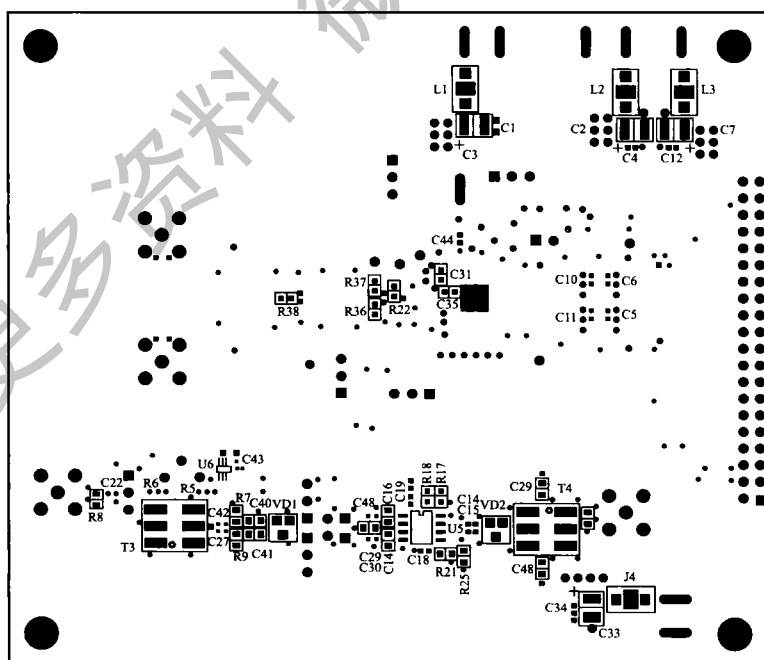


图 1-15 评估板底层丝印和元件布局



## 第八节 可减少高频系统 EMI 的低噪声 10ns 触发控制电路设计

对于抑制噪声、减小 EMI，可以通过改进电源方案、降低电源噪声、优化时钟方案、正确产生逻辑信号以及设计接口电路和信号线连接部分等实现。对于实现 10ns 触发控制电路这一基本功能，整个电路设计主要分为 4 部分：① 电源部分设计（包括底层设计）；② 时钟部分设计；③ 逻辑部分设计；④ 接口部分设计。对于减小系统噪声，电源管理是首要的。首先采用高性能 DC-DC 进行电能的转换，把有纹波输出的直流电源隔离。控制电路中并不是单电源供电的，对于缓冲电路是采用 5V 供电，对于可编程器件采用 3.3V 和 1.5V 供电，因此还需要两个 LDO 对电压进行变换。对于外部时钟部分，电路中采用了精度小于  $30 \times 10^{-6}$  的 3.3V 晶振，给可编程器件提供时钟源。由于可编程逻辑器件内置锁相环，可以保持与外部时钟的同步，同时还可满足倍频需要，可编程逻辑器件还内置全局时钟总线，可满足逻辑的同步建立。为了驱动外部 TTL 设备，控制系统采用了可编程逻辑器件和高速 CMOS 器件进行缓冲，为了实现长距离传输，还需对输出信号进行终端匹配。接口部分指的是接插件，接插件具有较大的引线电感，很容易造成信号传输线的阻抗不匹配，因此需要做好屏蔽才能减少 EMI 问题。

为了提高整体性能和增强抗 ESD 能力，电路采用四层 PCB 板设计。四层板的排列为：第一层为元器件层和重要信号布线层，第二层为地层，第三层为电源层，第四层为一般信号布线层。第一层紧邻地层，可对信号回路提供最好的耦合，因此应布最重要的信号线，同时为了减小引线电感，顶层器件全部选用表面贴装器件。第二层为地平线，对地层信号提供最好的耦合回路，同时对电源层提供一定的去耦。第三层电源层只是直流电源走线，为简化设计，并未布置成电源面，对于没有电源线的空白区域，可以布置一些不是很重要的信号线，而且这些信号线要距离电源线较远，不能对电源造成串扰。第四层为信号线层，对于缓冲器后面的线，由于加了终端匹配，上升沿变缓，因此不容易超过电长走线长度，基本在第四层传到控制输出端口。电路的电源及接地部分设计控制整体框图如图 1-16 所示。

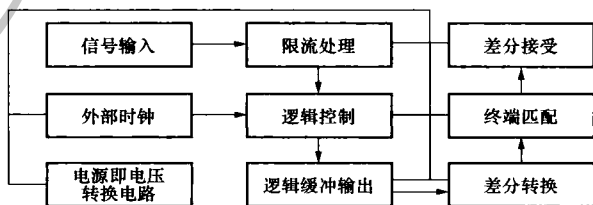


图 1-16 电路的电源及接地部分设计控制整体框图

### 1. 电源隔离及电压转换

外部直流供电电源采用线性电源供电，纹波较小，但直流噪声仍然可达到 50mV，通过 DC-DC 模块进行能量转换后，噪声可降低到 25mV 以下，由于 DC-DC 对高频进行了很好的抑制，因此，电源部分带来的噪声不会串到高频系统中。在 DC-DC 模块输入

端加整流和电容滤波处理，是在 DC-DC 模块之前对噪声的抑制。DC-DC 输出端加稳压处理是为了保证对供电器件的保护，同时加电容对输出的低频部分进一步做滤波处理。在控制系统中，可编程逻辑器件的供电并不是单电压的，还需要 DC-DC 输出的 5V 直流通过 LDO 进行变压，LDO 对 DC-DC 输出电压中的噪声部分还可进一步抑制，尤其是对高频部分，通过两个 LDO，将 5V 直流电压变到 3.3V 和 1.5V 两组输出到可编程器件。DC-DC 去耦处理如图 1-17 所示。

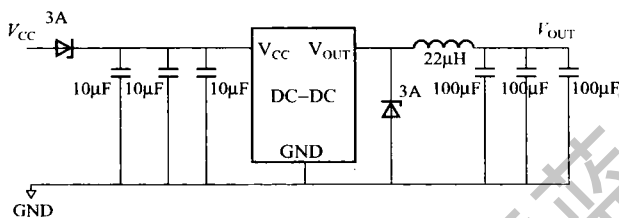


图 1-17 DC-DC 去耦处理

## 2. 接地部分设计

此控制系统采用四层 PCB 设计，具有完整的地平面，可以对信号提供低阻抗返回路径，因此可以降低信号对外界造成的辐射。对于接地部分，有单点接地和多点接地两种设计。对于 1MHz 以下的部分采用单点接地，这时分布阻抗的影响较小。对于 1MHz 或更高频率的电路部分，返回路径的电感会对电路产生作用，产生压降或射频电流，因此高于 1MHz 的电路部分采用多点接地。多点接地可以减少噪声产生电路与参考面间的电感。

## 3. 时钟信号线最大走线长度计算

采用有源时钟主要是为可编程逻辑器件提供参考信号，时钟的精度可以直接决定控制电路的性能。时钟精度为  $30 \times 10^{-6}$ ，通过可编程逻辑器件内的锁相环电路，实现对参考时钟的同步。有源时钟由外部直接供电（3.3V），即可输出时钟信号，时钟输出信号升降沿基本为 4~6ns，在设计时，时钟信号线的走线长度不应超过电长走线，超过此长度的线叫电气长线，就会产生传输线效应。采用基本公式计算时钟信号单程最长走线为

$$L = (t_r/2) \times V_p$$

式中： $L$  为在微带线中电气长线长度； $t_r$  为信号上升沿时间，取 4ns； $V_p$  为信号在微带线中传输的速度。

设时钟信号在微带线中传输的速度为  $V_p = 1.414 \times 10^8$  m/s，因此，时钟信号线最大走线长度为 28.3cm。

为了保证时钟信号的完整性，在时钟电源输入端需要加去耦器件，电路如图 1-18 所示。在此电路中，采用  $0.1\mu\text{F}$  和  $0.001\mu\text{F}$  的  $\pi$  形网络，比单独使用一个  $0.001\mu\text{F}$  的电容去耦性能在高频部分改善 6dB，如图 1-19 所示。

另外，时钟在进行布线时不应有层间跳变，因为每个通孔会产生 1~3nH 的电感，这一走线电感可能引起信号完整性问题以及阻抗不匹配和潜在的 RF 辐射，对高频系统都可能产生负面的影响。

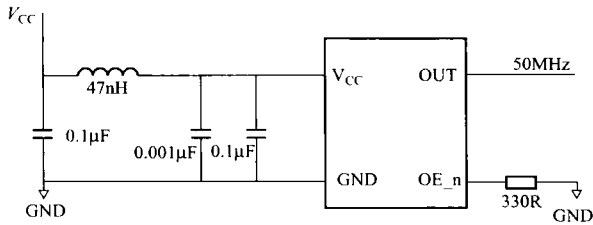


图 1-18 在时钟电源输入端需要加去耦器件

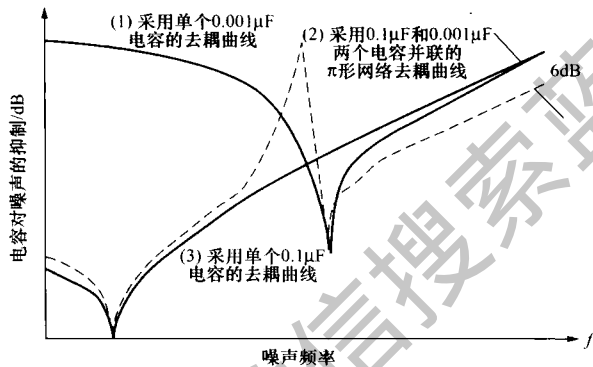


图 1-19 电容去耦性能在高频部分改善 6dB

#### 4. 电路的逻辑部分设计

逻辑部分主要包括逻辑输入、逻辑输出、数据缓冲和终端匹配 4 个部分，逻辑的产生靠可编程逻辑器件来完成，由于产生的是低压逻辑信号，因此需要高速 CMOS 器件进行缓冲，来驱动控制设备。

(1) 逻辑输入。对于低电压可编程逻辑器件来说，如果输入信号电平偏高，通常在信号输入端串接一限流电阻，阻值根据具体器件和电压差而定。对于此设计电路来说，输入信号为标准 TTL 信号，而可编程逻辑器件输入电平最大为 3.3V 兼容，因此在输入信号与可编程器件之间串接一个 100Ω 电阻进行限流，以保证可编程器件的使用安全。

(2) 逻辑输出。为了保证输出的同步性，在可编程逻辑器件内部，对输出信号做了锁存。同时，可编程逻辑器件内部的布线也很复杂，通常器件厂家总是公布对逻辑布线进行了很大的升级、改进，但仍然有很大的提升空间，因此，通过人为的逻辑控制以及内部的布局控制，对于改善信号输出性能会带来一定的改善。这就好比很多 PCB 厂商，虽然软件本身的自动布线功能一再改善，但多数情况下还是达不到完全理想的性能，还需手工修改进行补偿。

(3) 数据缓冲。可编程逻辑器件只是实现了逻辑关系的产生，但输出的数据驱动能力和传输距离都受到了很大的限制，因此还需要加数据缓冲来对控制设备的驱动。设计中采用高速 CMOS 器件进行数据缓冲，具有高扇出电流、高速、功耗低等特点，

但此控制电路控制信号传输距离为 30m，以此需要将 TTL 转为差分控制，接收端在将差分信号转为 TTL 信号，即可实现高速远距离的控制。

(4) 终端匹配。对于差分传输，1MHz 频率的信号通常可传输 90m 作用，但为了保证信号的完整性，通常在差分接收端加  $120\Omega$  平衡电阻，同时在信号线上串接一匹配电阻。根据实际需要选用  $51\Omega$  匹配电阻，不同的情况需要做调整。

#### 5. 电路的接口部分设计

电路的接口部分采用 DB 型插头进行差分信号的传输，差分信号在传输时不容易辐射骚扰，但由于阻抗不匹配造成的骚扰还是可能产生误码的。插头采用弯针焊接到 PCB 上，弯针和焊接孔将会产生一定的电感，造成传输路径的不匹配。由于阻抗不匹配造成信号在接插件处反射，对后面一级控制系统产生 EMI。将接插件的外壳接到数字地，在接到系统地的低阻抗回路就会对接插头处的反射噪声信号提供一个低阻抗回路，从而减小对下一级电路的影响。当然，主要的消除措施是在接收端加终端匹配。

本设计方案具有很高的控制信号转换速度，较长的通信距离，会对高频系统产生很小的 EMI。控制电路采用 4 层 PCB 和较优化的布局，还提高了抗 ESD 能力。在电源部分采用了 DC-DC 隔离和 LDO 器件对可编程逻辑进行分压处理。DC-DC 是能量转换器件，可以对输入骚扰做很好的隔离，本身产生的骚扰也低于 25mV，LDO 器件可除稳压输出外，还可以对骚扰进行抑制。采用高精度晶振和数组锁相环时钟控制可以提高系统精度和可靠性，还可以对外部时钟进行倍频处理。逻辑产生部分，采用高速 CMOS 器件进行缓冲并采用差分形式将信号进行转换，既提高了转换速度又增加了控制距离。由于接插件部分给传输带来的阻抗不匹配，因此接插件做接地处理，给骚扰提供低阻抗返回路径，同时在接收端加匹配措施，避免了骚扰传到下一级系统中。

高频骚扰会对高频系统信号产生骚扰甚至交调到高频系统中，因此本设计对骚扰抑制和提高 EMC 做了很好的改善，如晶振的电路设计中，采用  $0.1\mu\text{F}$  和  $0.001\mu\text{F}$  的  $\pi$  形电容网络使骚扰抑制得到 6dB 的改善，但这种改善只有在高频部分才会有效，在低频部分和使用  $0.001\mu\text{F}$  的电容进行去耦效果几乎是一样的。

## Chapter 2

### 第二章

# 系统时序管理设计实例

## 第一节 高速电路抖动性能的剖析

SDH/SONET 提出了一整套通信传送网的标准，伴随着通信产品应用的发展和深入，该标准已成为现代通信网的重要基础之一。在 SDH/SONET 对应的 ITU-T 协议中，包含了对数字通信网中两项重要指标——抖动和漂移性能的规定。也就是说，相关应用芯片的设计参数必须保证在相关标准数值的范围之内，否则认为设计结果是不能被接受的。

### 1. 抖动和漂移

抖动 (jitter) 又称定时抖动，定义为数字信号在特定时刻相对于其理想时间位置的短时间的、非累积性的偏离。其度量的单位有绝对时间单位 (s) 和相对时间单位 (UI) 两种 (工程应用一般选择后者)。抖动的定义如图 2-1 所示。相位抖动时间函数的最大值和最小值之间的差为相位抖动的峰-峰值  $A_{p-p} = J_{\max} - J_{\min}$ ，一般常以一个比特周期作为  $A_{p-p}$  的相对单位，记为“UI”：例如频率为 2.5GHz 的比特流一个周期 400ps 对应 1UI；而频率为 622MHz 的比特流一个周期 1.6ns 对应 1UI，因此 UI 是一个抖动的相对度量单位。

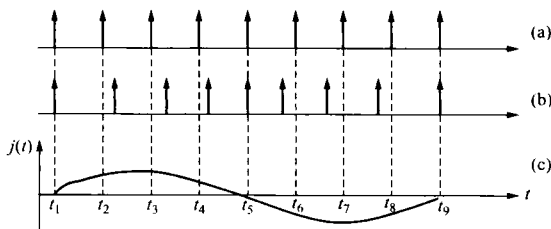


图 2-1 抖动的定义

(a) 理想时间位置；(b) 数字信号的偏离；(c) 相位抖动时间函数

漂移 (wander) 定义与抖动相似, 但是其对于理想位置的偏离是长时间的。所谓长时间偏离是指变化频率低于 10Hz 相位的变化。换句话说, 两者以 10Hz 为划分标准 (虽然严格区分二者是很困难的), 抖动是相位噪声中的高频成分, 漂移则是相位噪声中的低频成分。

漂移 (低频成分) 产生的主要原因是使媒质和设备中传输时延的变化, 例如光纤白天受热变长, 时延增加, 相位滞后; 夜间受冷变短, 时延减少, 相位超前。抖动 (高频成分) 产生的主要原因是内部噪声引起的过零点随机变化。例如锁相环路 (PLL) 输出的相位噪声, DCR (数字时钟恢复) 引起的相位偏离以及 PCB 板上插座引起的相位抖动等。因此, 在芯片设计中, 主要考虑有关的抖动性能指标。

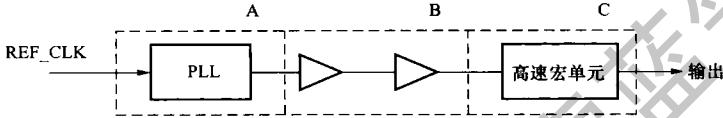


图 2-2 几种抖动概念的关系

2. 几种抖动概念的关系 (见图 2-2)

图 2-2 中, PLL 的输入时钟 REF\_CLK 偏离正常位置的抖动称为输入抖动。当输入抖动为零的情况下, 也就是理想输入的情况下, A 部分的 PLL 会产生一定的抖动, 称此抖动为 PLL 自身产生的抖动; B 部分的缓冲器的抖动主要由电源电压的不稳定性造成, 称此抖动为累积抖动; 部分 C 中输入抖动经高速宏单元后, 产生的抖动称为传递抖动, 此参数等于输入抖动与传输函数之积。所谓输出抖动等于理想输入情况下产生的抖动, 累积抖动与传递抖动之和。

3. 相关抖动性能的 ITU-T 标准

(1) 抖动容限 (见图 2-3)

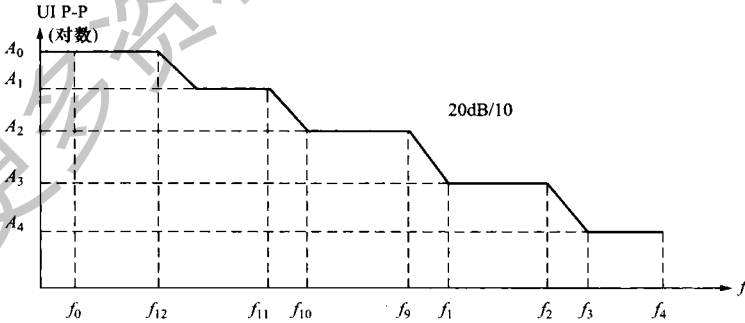


图 2-3 抖动容限

(2) 抖动的产生。对于光侧和背板侧, 产生抖动性能具有同样的抖动标准, 图 2-4 是该抖动参数的 G. 958 标准。

(3) 抖动传输容限。对于光侧和背板侧抖动传输容限标准是一样的, 图 2-5 列出了相应的标准。

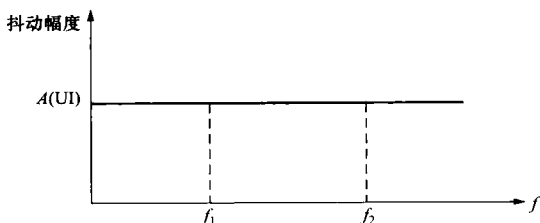


图 2-4 光侧和背板侧产生抖动性能的标准

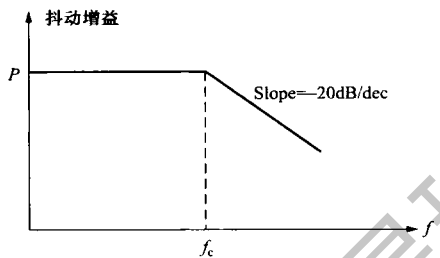


图 2-5 光侧和背板侧抖动传输容限标准

(4) 抖动性能在高速电路中的设计考虑。典型的通信芯片高速电路框图如图 2-6 所示。图中，从光纤上接收到的数据经过光-电转换后，由线侧高速电路经过串-并转换输入至 IP 逻辑处理后，经背板侧高速电路并-串转换发送至通信设备的背板；另一种情况是数据从通信设备的背板送出，由背板侧高速电路经过串-并转换输入至 IP 逻辑处理后，经线侧高速电路并-串转换发送输出，电-光转换后由光纤输出串行数据。

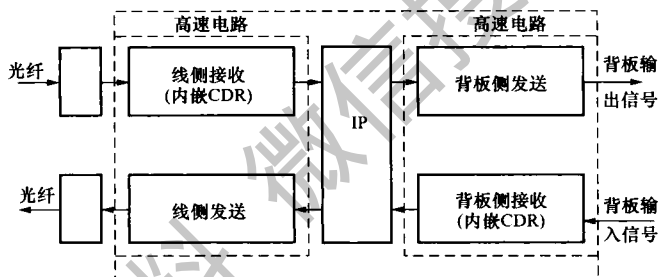


图 2-6 典型的通信芯片高速电路框图

总体来说，在图 2-6 所示的通信系统中，抖动的产生主要来自高速电路及其接口部分，并且，随着目前通信领域的数据流频率越来越高，集成电路设计中设法减少变得越来越困难，但由于减少线路系统产生的抖动，减少通信数据传输的误码率 (BER)，从而保证整个通信网络基本性能。减少线路系统抖动的基本对策有减少单个模块产生的抖动，控制抖动传递函数的形状以及改变抖动积累方式方法。

在高速电路的设计中，要注意以下几个方面以减少高速电路系统的抖动参数。

(1) 由于背板侧与线侧的抖动性能要求不同，显然，线侧与背板侧接收模块中的 DCR 基本结构不能相同 (线侧的 CDR 会比较复杂)，这里面有设计复杂度和 ITU-T 抖动性能指标的折中考虑。

(2) 如果数据通道较多，一般宜分别在线侧/背板侧的每个发送/接收部分中包含锁相环路 PLL 模块以减少抖动转移函数的数值。只有在数据通道较少且一定要在确信满足抖动指标的前提下，相关的模块才可以复用 PLL 输出的时钟。

(3) 在高速电路的版图设计过程中，作为恒定电流源的 BandGap 到 DCR/PLL 线宜用地线保护以减少噪声输入以减少传输抖动值，且 DCR/PLL 宜用保护环分别隔离以减

少外界噪声干扰以减少累积抖动，不允许在 DCR 核上作连接布线以减少外界干扰等。

(4) 如有需要，在 DCR 的设置两个悬空的电容端口，外接电容可以减小绑线的电感值，从而可以减少 DCR 核的传输抖动数值。

(5) 印制板在互连时要用到的 PCB 插座，也会产生相应的抖动值。为了保证系统的抖动指标在 ITU-T 规定的范围之内，出数据之前，可以选取相应的连接插座模型以及设计目标芯片做一次系统总体抖动性能评估。

## 第二节 用眼图和抖动显示保证数字信号的质量

在维护信号质量的过程中，经常遭遇数字信号的瞬时突变。如果在系统中正确地实现了错误检测和处理，就有助于监视关键的信号通路，并对系统中潜在的问题进行报警。从模拟体制到数字体制的过渡为帮助保持设备中视频信号的质量提供了许多有利条件。视频信号转换到数字域之后，将不再受多种可能影响信号质量的模拟现象影响。通过数字化，一个高质量的视频信号可以消除许多模拟缺陷。不过，为了在数字域中处理信号，需要改变一些常见的工程做法。例如，串行数字接口 (SDI) 通常相当可靠，但在某些点，传输信号的完整性无法保证且数据有可能发生数字突变 (digital cliff)。SDI 的时钟嵌入在数据流之中，如果接收设备不能恢复时钟，就无法恢复视频数据和显示图像。与模拟系统不同 (其信号的恶化是逐渐发生的)，数字系统中图像的劣化几乎是瞬时发生的。因此，数字电视设备工程师的职责是维护信号质量，防止发生数字突变。

为了检验安装质量，可以通过一个适当的测试模式发生器来向系统施加特定的压力测试信号。SDI 校验场 (SDI Check Field) 是一个专门的测试信号，它包括两个部分，如图 2-7 所示。SDI 校验场的一部分通过产生一个 0000 0000 0000 0000 0001 (或 1111 1111 1111 1110) 序列来测试均衡器的动作。

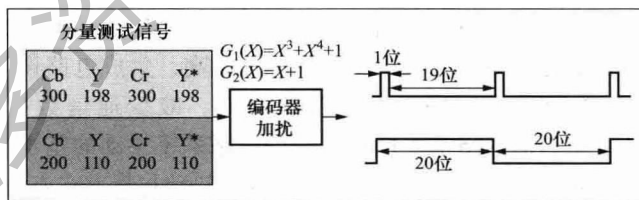


图 2-7 SDI 校验场

当扰频器获得所需的开始条件时，差不多对每个场进行一次这种测试，并且将一直持续下去，直到被 EAV 数据包终止。该序列产生一个较高的直流分量，充分测试设备的模拟能力和处理信号的传输系统。SDI 校验场信号的另一部分设计用来检查锁相性能，它使用了一个由 20 个 0 加上 20 个 1 组成的特殊信号，这为时钟提取提供了最少的过零次数。这种测试很有帮助，它能验证数字系统的一致性或者测试系统是否已停止服务。但是在系统安装完成之后，如何监视其状态，确保信号没有发生数字突变或确保某个设备没有发生故障呢？



EDH (Error Detection and Handling, 错误检测与处理) 的基础是为垂直辅助数据区中的每个视频场插入循环冗余码 (CRC) 计算。整个场和活动图像有单独的 CRC, 它们和状态标志一道, 随其他串行数据一起通过传输系统进行发送。解串器中将重新计算 CRC, 如果计算得到的 CRC 值与传输值不一致, 就报告一个错误。

因此, 这种方法可用于在服务过程中监视 SDI 信号; 大部分视频设备现在可支持在垂直辅助数据区嵌入 EDH。各种波形监视器和 SDI 分析器可以提供 EDH 情况的状态报告, 并可记录错误, 如图 2-8 所示。典型错误检测数据的提供形式是一段时间内的错误秒数, 以及自发生错误的最后一秒以来的时间数。如果监视设备报告 EDH 错误频繁发生, 就表示 SDI 信号接近发生数字突变, 应该对信号路径作进一步检查, 以查找和解决问题。

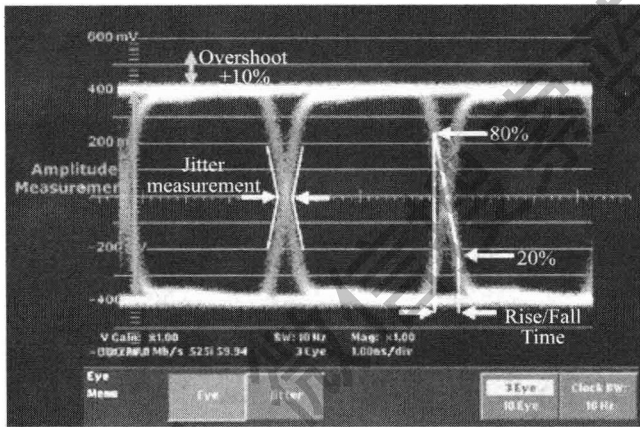


图 2-8 EDH 情况的状态报告

为了在数字系统中分离出这类问题, 需要一台能够显示 SDI 信号眼图的波形监视器。为了进行精确测量, 采用一根长度短、质量高的电缆是相当重要的。眼图是由采样数据流中重叠的部分构成, 直到数据变化量足以产生图 2-8 所示的三眼显示为止。在某些仪器上, 也可能将眼图显示与数据字边界 (SD 为 10 个字, HD 为 20 个字) 进行关联。这项功能对于检测与并串转换有关的抖动模式相当有用。

串行接收器在每个眼图的中央判定信号为“高”还是为“低”, 从而对串行数据进行检测。由于信号中的噪声和抖动在传输信道中不断增大, 它们可能使眼图闭合, 降低接收信号的可用性。

SMPTE 标准规定了信号的发送幅度、抖动、上冲和上升/下降时间要求。

信号的幅度很重要, 原因有两点: ① 它与噪声有关; ② 因为接收端是以信号到达时剩余的半时钟频率能量为基础来估计所需要的高频补偿 (均衡) 的。发送端如果幅度不正确, 有可能导致接收端采用错误的均衡, 从而令信号发生畸变。

上升时间和下降时间是在 20% ~ 80% 的幅度点之间确定的。不正确的上升时间可能导致信号畸变, 如振荡和过冲; 如果上升时间过长, 可能会减少眼图中可用来采样的时间。上升沿和下降沿的过冲一定不能超过信号波形的 10%。过冲有可能是

的上升时间所导致的结果，但更大的可能是由于阻抗不连续或接收、发送端接中返回损耗不良而引起的。

抖动在眼图中表现为水平迹线的加粗。眼图的展开程度将随着抖动的加剧而减小，直到接收器无法对数据进行解码为止。抖动用单位间隔（UI）来度量，1UI 与时钟周期相对应：SD 为 3.7ns，HD 为 673.4ps。抖动对系统的影响还取决于抖动的频率。SMPTE 为测量抖动定义了不同的频率带宽。定时抖动是对传输信号内抖动的一个总体度量，而校准抖动则可分离降低接收器恢复数据能力的抖动分量。

图 2-9 所示的抖动画出了与视频行和场速率相关的峰峰值抖动对应于时间的曲线。这样，便可以按照视频信号定时来将抖动进行特征化。许多与抖动有关的问题都是由于同步锁相（genlock）参考抖动转移到串行系统中而引起的。这类抖动通常在 20Hz 和几百赫兹之间。同步锁相系统采用的相位检测过程也可能会增加噪声，这些噪声将影响 10Hz ~ 1kHz 范围内的抖动。使用适当的带宽限制滤波器，可以在抖动测量中包含或抑制特定的抖动分量。

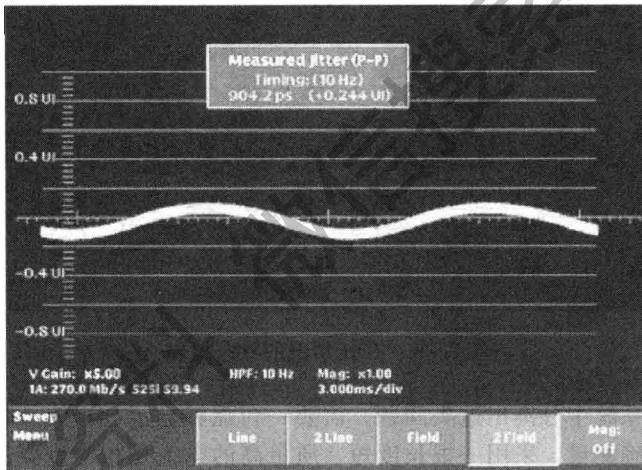


图 2-9 与视频行和场速率相关的峰峰值抖动对应于时间的曲线

波形监视器的眼图和抖动显示是测量数字传输信号性能时可供选择的工具。如果在系统中正确地实现了 EDH，它可帮助监视关键的信号通路，并对系统中潜在的问题进行报警。维持系统正确运行的关键是采用精心设计的设备，确保其电缆类型、电缆长度和设备端接满足要求。

## Chapter 3

### 第三章

# 地线设计实例

## 第一节 声频系统的接地

系统接地的原意指与真正的大地连接以提供雷击放电的通路，例如避雷针的一端埋入大地，后来成为对电气设备和电力设施提供漏电保护放电通路的技术措施。

声频系统的“地”是零信号参考点，也叫做接地点。在声频系统中，这个点必须是单一的，不允许有第二个点或第三个点出现。因此，系统所有设备的接地点必须汇总接到一个“点”上，这个点也叫做“星地”。“星地”的接地电阻愈小愈好，一般须低于 $2\Omega$ 。“星地”应该用一条足够粗的多股铜线接到大地上去，这就是信号地线。

#### 1. 接地系统的任务

广播中心的接地系统包括声频（工艺）接地、高频接地、计算机系统接地、电话接地、电力接地和防雷接地。接地系统的任务是：旁路杂散能量，使它从灵敏度高的声频、高频装置及计算机设备转移出去，对电噪声进行防护，防止电子设备因瞬时骚扰而受到破坏，保护操作者的人身安全，防止建筑物遭受雷击。

#### 2. 接地分类

按接地的作用，分为以下几种：

(1) 保护接地。保护接地是为防止绝缘损坏造成设备带电危及人身安全，而将电气设备的外壳同地之间牢固连接的保护装置，它有接地与接零两种方式。保护接地的目的是为了设备与大地之间有一条低阻抗的电流通路，以保证人身安全和设施的安全。接地是否有效取决于接地电阻，阻值越小越好。接地电阻与接地装置、接地土壤状况以及环境条件等因素有关。一般要求接地电阻应在 $10\Omega$ 以下。

任何高压电气设备及电子设备的机壳、底座均需要安全接地，以避免高电压直接接触机壳或避免由于内部绝缘损坏造成漏电打火使机壳带电，否则人体触及机壳就会触电。

声频设备最好使用单独良好的地线。不良的地线既不安全也易产生接地噪声，不

要把 220V 电源的零线和音频信号的地混淆。若把这两个点处理为一点则会使音响系统带来 50 周交流声干涉。

有时设备外壳会麻手，这也是由于交流漏电而设备外壳没接零造成的。一般可将电源插头拔出调换一下位置再插入即可解决。

(2) 过电压保护接地。这是为防雷电而设置的接地保护装置。防雷装置最广泛使用的是避雷针和避雷器。避雷针通过铁塔或建筑物钢筋入地，避雷器则通过专用地线入地。如热线电话遭雷击，就是因没装避雷器导致。避雷器每年雷雨季节来临之前须检验，以防失效。

(3) 屏蔽接地。为防止电磁感应而对声频线的屏蔽金属外皮、电子设备的金属外壳、屏蔽罩等进行接地的一种防护措施。在所有接地中，屏蔽地最复杂，有种说不清、道不明的感觉。因为屏蔽本身既可防外界骚扰，又可能通过它对外界构成骚扰，而在设备内各元器件之间也须防电磁骚扰。

信号馈线的屏蔽层如果需要一端接地，则其接地的最优方式一般是取信号传输线的末端接地，而对于平衡与非平衡端口之间的接地，则接地端就应选择平衡的一端。一定要防止在屏蔽线的两端接地而形成地环路，造成骚扰。

屏蔽不良、接地不当会引起骚扰，这些骚扰主要有：

1) 交流骚扰。这主要由交流电源引起。对交流骚扰的防护，通常是对电源进行滤波或在电源变压器一次间加屏蔽层并接地。在大的杂散电磁场外，为防电磁骚扰，进行屏蔽接地十分必要。

2) 高频骚扰。这类骚扰来自各类无线发射台的变频或超变频信号，它们窜入电子设备后在机内得到非正常解调而形成声频骚扰。

(4) 信号接地。信号接地就是在系统和设备之间，采用低阻抗的导线为各种电路提供具有共同参考电位的信号返回通路，使流经该地线的各电路信号电流互不影响。

与保护接地的目的不同，信号接地主要是为了消除外界或其他设备对本设备的骚扰。电路及设备的各部分都连接到一个共同的等电位点或等电位面，以便有一个共同的参考电位，使各部分电路均执行其正常功能。

由于大地具有非常大的电容量，是理想的零电位。因此不论往大地注入多大的电流或电荷，在稳态时其电位为零。这样，理想接地时，即接地阻抗可以完全不计，参考点的电位就会保持为零电位。因而一般情况下，接地就是要保证设备与大地的良好连接。但从广义上说，泛指接地并非都要直接与大地连接，一般是指连接到一个作为参考点的良导体上。

信号接地的原则是同一设备的信号输入端地与信号输出端地不能连在一起，而应分开；前级（设备）的输出地只有与后级（设备）的输入地相连，否则信号可能通过地线形成反馈，引起噪声。这在设备的测试中，信号地的连接尤其要引起注意。例如，同样的调音台，测试仪外壳接地与外壳不接地，指标就有区别。把接地的测试仪改为浮地，这种现象就没有了。

这里要展开说明的是信号接地。当全部设备都采用平衡接地时，若有某两个设备之间的连线等于或多余两根时，只能有一根线两端接地，其余的信号线只能单端接地。

例如调音台和效果器之间可能有4条线，这种情况下只能有一条线两端接地（对于卡侬头来说，接地就是把“1”脚和屏蔽层焊接在一起，悬空就是不焊），其余三条都只是在输入端接地。如果多条线同时两端接地，就会在地线之间形成大回路，当有外界电磁场骚扰时（如打手机），会产生感生电流，引入噪声，如果只保留一条线，两端接地就不会形成回路了。

## 第二节 通信系统与通信设备的接地

一个大的PHS网络是由业务交换中心（PSC）、远端接入模块（RAIU）和大量的基站（CS）等设备组成的，它们的工作性能直接影响到了网络运行质量。其中，在它们的硬件维护中经常提到的一个问题就是关于设备的接地，如五号机（5ESS）接地、RAIU接地和基站接地等。通信系统与通信设备在设计、安装和维护过程中经常会涉及到系统接地的问题，那么为什么要求系统接地或者说系统接地有什么作用？它可分几种类型？接地不正确会造成什么影响？下面将对这个问题进行简单的分析。

按照设备的接地方式，即是否与真实的大地相连，可将接地系统分成“实地”系统和“浮地”系统。“实地”系统与大地是真正相连的，这种接地方式也是我们通常意义上所说的“接地”。对于大型设备，通常都要求要做到实接地，如五号机系统，其接地要求就非常严格；此外，还有移动通信网络中的基站，电力系统中的电机组，避雷设备中的避雷天线等，都是实接地系统。“浮地”系统也很多，它们的“地”由于受条件限制或工程设计中感觉没有必要，并没有与大地真正相连，而只是接到了本身设备的金属外壳上，这一类就是浮接地系统。比如天上的飞机、卫星、宇宙飞船，还有我们天天使用的手机、笔记本电脑、PC机等。

通信系统中的设备到底采用何种接地方式，与系统本身的特点和设计要求有关，我们不能简单说哪种方式好或哪种方式不好。实接地系统和浮接地系统各有自己的优缺点。实接地系统优点是：系统屏蔽效果好，受外界电磁骚扰小，系统本身不会积聚静电，对感应电场屏蔽较好，信号电平有标准的固定的参考电位，信号准确，系统可靠性高；缺点是接地成本高，设备不便于移动。另外还有一点是，因为电子设备对静电电荷的ESD（静电释放）敏感度较高，这就要求我们在维护过程中一定要按照防静电规程操作，比如对五号机，必须要穿静电防护衣、佩戴防静电手环、设备机框要严格接大地等。对于浮接地系统，它的优点是：接地成本低，比较简单和方便，特别是对输入信号共模骚扰的抑制能力较强。当然，“浮地”系统也有很大的缺点，其缺点是：系统屏蔽效果差，易受电磁骚扰，特别是受静电感应电场的影响大。如果静电电场强度比较大，就会发生感应ESD，造成设备内部器件（特别是CMOS器件）的损坏；又由于设备本身容易积累静电，维护时若与接大地的电位点相碰，就会发生静电传导ESD，也可能损害到设备的元器件；另外，输入输出信号的参考电位是金属机壳，当设备本身受到电磁影响时，参考点的电位也会发生变化，从而造成信号电平的相对变化，影响到信号的稳定性。

按照“接地”的作用不同，还可以将“地”分成“工作地”、“保护地”和“防

雷地”等形式。对实接地系统，一定具备的是“工作地”，它为整个系统提供标准参考电位，有了这个参考电位，系统才能正常工作；若系统同时由强电电源供电，还需将设备外壳接“保护地”，以保护人身安全；如果系统还有室外架空金属设备或电缆与之相连，还需要系统在合理位置接“防雷地”，以防止雷击高压串入系统中。对“浮地”系统来说，它的“地”就是工作地，当然，如果该系统使用强电进行供电，那么外壳也要接“保护地”。

如果通信系统的“工作地”、“保护地”和“防雷地”是分别安装，互不连接，自成系统，我们称作“分设接地系统”。对电信建筑，在接地系统分设时，要求各接地体之间的距离应在 20m 以上。如果三者合并设在一起，形成一个统一接地系统，我们称为“合设接地系统”。目前大多数通信大楼为合设接地的接地方式。合设接地系统消除了不同接地点可能存在的电位差，在发生雷击时，可以较好地抑制不同接地点之间发生的放电现象。

PHS 系统中的基站接地对基站的工作性能和本身安全影响很大。目前大多基站采用供电方式为市电供电，由于市电系统有自己独立的接地，所以基站采取了分设接地方式。具体情况是：在基站的支架最高端安装有避雷针，基站的电源线、ISDN 信号线和天馈线安装有压敏电阻电涌保护器，避雷针和电涌保护器均称作避雷器，避雷器的引出线（地线）一定要接“防雷地”入地。对于基站的“工作地”情况则是：基站内部的开关电源电路板连接所有基站模块单元的工作地，并将其接至基站外壳，然后基站外壳通过螺栓与支架相连，最后，支架通过接地线由独立接地点入地。基站的“保护地”即电源线中的那根“地线”，它连接在基站内部开关电源的“地”及其铝合金屏蔽壳上。理论上，“工作地”与“保护地”的电位上相等，但它们并不是所有可能接触的位置都有物理连接，而只是在开关电源电路板上连接，这样做的目的是为了消除“地环路”影响，避免基站周围和基站内部磁信号的干扰。另外还要注意，电源线中的“地线”与“零线”不同，虽然两者在电位上相等，但两者不是一回事，“零线”要与电源相连，而“地线”则必须接到电源箱的“地”上面。基站各个接地点要求接地电阻最好能在  $10\Omega$  以下，特别是对于“防雷地”，电阻一定要有保证。

在实际安装过程中，可能出现的错误会是将“防雷地”接到基站的支架上，与“工作地”连在一起，或者“防雷地”距离“工作地”太近。此时如果接地电阻较小，问题可能不大，但若接地电阻较大，或者有些建筑的所谓的“地”根本就没有真正接地，那么一旦发生雷击，后果将会非常严重。因为此时的雷击高压电荷无法及时通过“防雷地”释放，反而逆行经“工作地”串入基站内部，进入电源模块，经电源的“保护地”释放，从而把开关电源模块彻底烧坏。这种情况出现次数较多，占到返修基站总数的 70% 以上。另外，基站的“工作地”未接好时，往往会造成基站信号不稳定，容易受到外界电磁骚扰和可能出现线对之间的信号串扰等现象，从而影响到基站工作性能。

5ESS 的接地系统比较复杂，它采用单点（合设）接地方式，要求主局接地电阻小于  $1\Omega$ ，RAIU 接地电阻小于  $5\Omega$ 。5ESS 的接地铜排在电源配电柜（GPDF）旁边，一般有三个，分别为工作地排（SPO0，接电源配电柜的正极 RTN）、机框地排（FGB，接各

机柜的机框，起屏蔽电磁影响并保护人身安全的作用）和杂项地排（IGB，接机框的金属支架及防静电地板的支架，若空调、配线架等离5ESS机柜小于7ft，也需将它们的地接到此处，这些“地”属于“噪声地”）。最后将这三个地排用350电缆接到局方提供的统一接地点上，再由局方接至电力机房的主接地点。5ESS不设防雷接地点，因为5ESS为室内设备，整栋大楼采用联合（合设）接地后，建筑物钢筋结构组成一个呈法拉第笼式的等压体，各点电位分布均匀，内部的工作人员和设备会得到较好的屏蔽保护。

5ESS的接地及局方提供的整栋建筑接地很重要。按信息产业部的标准规定，电信建筑防雷接地冲击接地电阻不应大于 $10\Omega$ （YD5003—1994《电信专用房屋设计规范》），重要的电信建筑物接地电阻应在 $1\Omega$ 以下（YDJ20—1988《程控电话交换设备安装设计暂行技术规定》）。若接地不符合要求，当交换机受到强电力干扰或雷击时，可能会造成严重的宕机事故。

接地方式对整个系统的工作性能影响很大。我们安装和维护通信设备时，一定要清楚接地的目的和要求，正确操作，消除所有可能由于接地不好造成的隐患，从而提高网络的整体质量。在维护过程中，我们应该定期测量设备的接地电阻大小，在发现问题后要及时采取措施来减小接地阻值。当系统因为接地不好出现故障时，要坚持查清造成问题的原因和问题所在位置，防止同一故障再次发生。

## Chapter 4

# 第四章 屏蔽设计实例

### 第一节 系统级电磁兼容设计中的屏蔽

一新型电子系统，配有雷达、电台、专用计算机等7大电子设备。电台是该产品的主要通信手段，接收灵敏度高，系统内电磁骚扰会影响电台的正常工作。如雷达和专用计算机就对电台造成骚扰，它成为电磁兼容设计的主要问题。为此，在结构设计上，采用铸铝材料的全屏蔽设计，机箱所有接缝处，都设计有密封槽，槽内放置导电橡胶条。各个模块都单独进行了电磁屏蔽设计。对各个设备之间的连接电缆和电源电缆均采用屏蔽电缆，并做到屏蔽层接地。尽管如此，当专用计算机按程序运行时，雷达主控台与天线收发舱进行数据交换时，都对电台造成骚扰。

针对专用计算机工作时对电台的骚扰，决定从解决电缆对外接口的传导骚扰入手，进而隔离辐射骚扰。为此，给电源插座加磁环，将导线分别同相绕此磁环8~10圈，并在每一根导线与机箱之间接一高压电容。专用计算机串行接口、键盘接口安装滤波器连接器，再加适当的磁环，重新布置键盘内走线等措施，使各个接口传导骚扰泄漏得到抑制。至此，专用计算机和电台之间的电磁兼容问题得到解决。

雷达是一部较为复杂的大型电子设备，有发射系统、接收系统、分布式计算机系统。各种时序信号、控制信号都可能对电台造成骚扰，该雷达又是设计定型产品，故不宜对涉及计算机系统的各种信号进行滤波等处理，而且工程实施难度大。所以，解决雷达对电台的电磁兼容问题有相当大的难度。为此，先对已采取的电磁兼容措施认真分析，并进行多次试验，发现骚扰主要是电缆中传输的时钟信号、控制信号，通过雷达系统各单元之间，雷达与平台之间连接电缆辐射造成。但是，这些时钟信号，控制信号却无法避开。于是，提出了进一步减小辐射强度，改善和加强雷达电磁屏蔽的设计方案。对各种连接电缆，采取双层屏蔽，确保屏蔽层与插头之间360°搭接。但电台天线与电台之间的电缆，抗辐射骚扰能力较差，后选用屏蔽效能高的刚性电缆，提高了整体屏蔽效能，增强了电台的抗扰能力。此外，雷达采用电源滤波、基准时钟信



号滤波, 输入输出电缆插座安装滤波器连接器等, 消除或减小辐射骚扰, 提高雷达本身电磁屏蔽效能。整改后, 对几千个信道进行模拟远程通信, 实践证明, 可以保证 95% 的信道在雷达工作时不受影响, 电磁兼容满足使用要求。而且采取的措施能方便在批量生产中贯彻。

## 第二节 CRT 显示器 EMI 抑制

### 1. 单层屏蔽

抑制 CRT 显示器电磁辐射的最简单方法是将机芯屏蔽起来, 妥善处理显示器屏蔽机箱上的各种连线和开口, 显示器屏蔽机箱如图 4-1 所示。

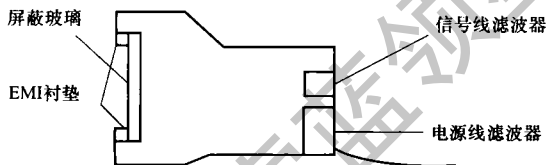


图 4-1 显示器屏蔽机箱

#### (1) 屏蔽设计的关键

1) 所有接缝处要用 EMI 衬垫进行密封, 特别是屏蔽玻璃与屏蔽壳基体之间的连接缝隙要处理好。

2) 设计适当的电源线滤波器和信号线滤波器。电源线滤波器的低端衰减要足够大, 否则不能对行扫描信号进行有效的抑制。信号线滤波器的截止频率要兼顾视频信号的质量和骚扰的抑制。

3) 使用截止波导原理来解决各种旋钮和指示灯的屏蔽, 注意不能使导体穿过截止波导管。

4) 通风口除了考虑通风量和屏蔽效能外, 还要注意通风口的位置, 要尽量远离强辐射源, 如高压包。

(2) 屏蔽后的结果。经过上述的屏蔽后, 显示器电磁辐射的结果如图 4-2 所示。从该图可以看出, 显示器的电磁辐射已经大大降低了, 但低频时尚有一些辐射超标。经过分析可知, 这些超标点是显示器行扫描信号产生的辐射。

为了确定这些辐射是从哪里泄漏的 (从电源线还是显示器本身), 经过试验, 包括用电流卡钳对电源线进行测量, 用近场探头检查缝隙。结果表明, 电源线和机箱上的缝隙都有不同程度的泄漏, 而且, 主要是从显示器本身产生的。近场探头的测量说明,

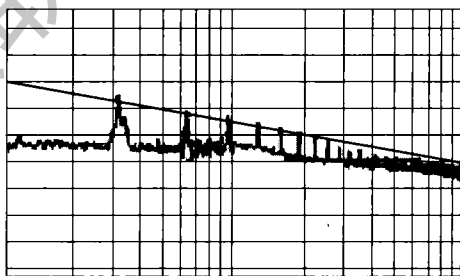


图 4-2 经单层屏蔽后显示器电磁辐射的结果

屏蔽玻璃也是主要的泄漏源。为了进一步判断泄漏是玻璃本身产生的, 还是从玻璃与主屏蔽体之间连接缝隙泄漏的, 还做了以下试验: 用一块 2mm 厚的铝板代替玻璃安装在屏蔽玻璃的位置上, 测量的辐射结果如图 4-3 所示。从该图可以看出, 辐射强度降低很少。因此, 可以认为, 泄漏主要是从缝隙产生的。为了降低整体的辐射强度, 可以通过减小辐射源的辐射强度来

弥补主要屏蔽机壳屏蔽效能的不足。这就是双层屏蔽。

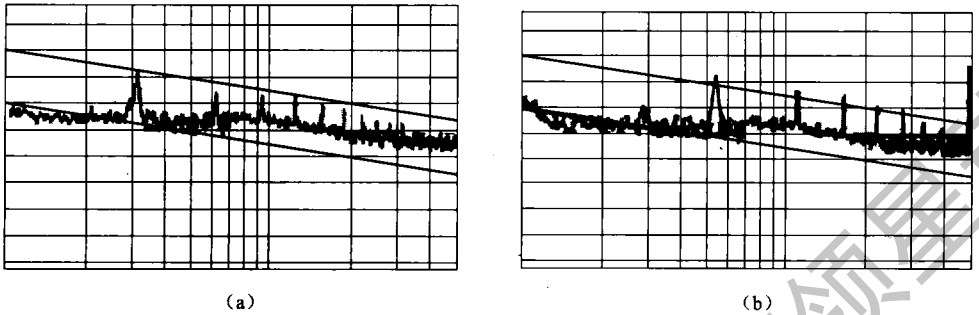


图 4-3 铝板代替屏蔽玻璃测量的辐射结果  
(a) 屏蔽玻璃；(b) 铝板

### 2. 双层屏蔽

(1) 局部强辐射源的抑制。根据前面的分析，显示器中的强辐射源包括高压包、高压包上的联线、偏转线圈等部件。用金属材料将这些部件局部屏蔽起来，经测试，其辐射降低了约 10dB。

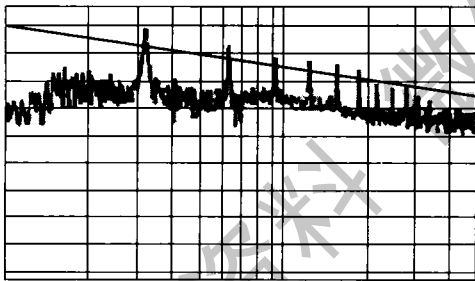


图 4-4 双层屏蔽的结果

(2) 双层屏蔽的结果。将前面单层屏蔽时使用的屏蔽机壳中，以及在这个经过局部屏蔽的机芯上，构成了双层屏蔽。这时测得的结果如图 4-4 所示。从该图可以看出，总体辐射值不但没有按预期的结果比单层屏蔽时减小 10dB，反而增加了约 3dB。根据屏蔽理论，屏蔽材料近场时的屏蔽效能与辐射源的特性关系很大。对于很薄的屏蔽材料，主要依靠反射损耗达到屏蔽的目的。这样，电磁波的波阻抗越低，其屏蔽效能越差。因此，显示器的机芯经过局部屏蔽后，辐射源的特性发生了变化，导致主要屏蔽机壳的屏蔽效能降低。由此可见，经过局部屏蔽的机芯更难屏蔽。

### 3. 显像管辐射源的抑制试验

(1) 显像管辐射源抑制的原理。前面已经分析了显像管的辐射机理，显像管荧光屏上的铝膜是一个较强的辐射源，尽管在局部屏蔽中，对高压包的高压线进行了屏蔽，但屏蔽层并不能延伸到铝膜，因此，这层铝膜是主要的辐射源之一。由于显示屏上的屏蔽玻璃与这层铝膜几乎平行，所以就构成了一个平行板电容器，屏蔽玻璃与铝膜构成的电容器如图 4-5 所示。

(2) 当铝膜上的电压发生变化时，屏蔽玻璃内的金属网上也会产生电压变化，并在金属网上产生感应电流。这个电流

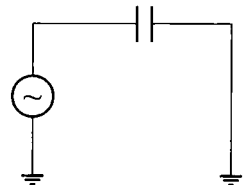


图 4-5 屏蔽玻璃与铝膜构成的电容器

流过屏蔽玻璃与主屏蔽体之间的接缝时，由于缝隙上的接触阻抗比周围大，会在缝隙上产生压降，这就构成了一个新的辐射源。这也是为什么用近场探头在屏蔽玻璃和缝隙处可以检测到很强泄漏的缘故。基于这个分析，在显像管的屏蔽玻璃上加一层透明的导电膜，并将这层导电膜接地。这样，相当于在显像管前面加了一个附加的电容，将能量短路回信号源，从而减小屏蔽窗口处的泄漏。

### 第三节 机柜通风孔的电磁屏蔽设计

#### 1. 缝隙对屏蔽的影响

当屏蔽体存在缝隙时，对反射和衰减的影响较大。当缝隙最大尺寸大于  $\lambda/4$  时，几乎没有屏蔽效能；小于  $\lambda/20$  时有基本的屏蔽效能，小于  $\lambda/100$  时有理想的屏蔽效能。当缝隙的深度较大时，由于多次反射的累计效果，可以大大提高缝隙的屏蔽效能，这就是截止波导通风板的原理。缝隙对电磁波衰减的影响如图 4-6 所示，可见由于缝隙的存在减弱了衰减作用。

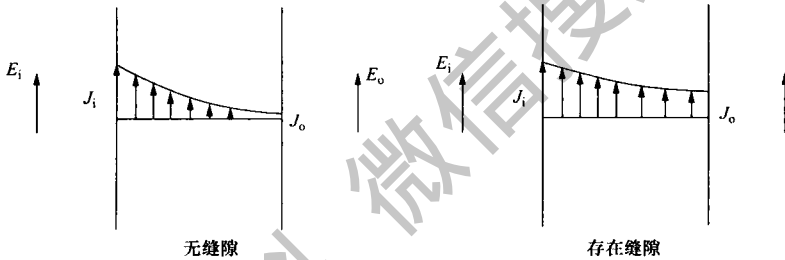


图 4-6 缝隙对电磁波衰减的影响

设在金属屏蔽体中有一无限长缝隙，如图 4-7 所示，其间隙为  $g$ ，屏蔽体厚度为  $t$ ，入射电磁波的磁场强度为  $H_0$ ，泄漏到屏蔽体中的磁场强度为  $H_p$ ，当趋肤深度  $\delta > 0.3g$ ，有  $H_p = H_0 e^{-t/\delta}$  公式表明： $t$  越大， $g$  越小，泄漏越小。当缝隙的直线尺寸接近波长时，屏蔽体本身可能成为辐射体

例：两个 1.5mm 钢板，折弯 10mm，组成缝隙。螺钉间距 25mm，屏蔽效能大约为 35dB。

从工程实际的角度看片面要求紧固点多是不实际的。为了提高缝隙的屏蔽效能，可采取的措施有：提高零件的刚性、表面精度，增加缝隙的深度，在缝隙中安装屏蔽衬垫。

#### 2. 开孔对屏蔽的影响

由于散热、安装按钮、开关等原因，需要在屏蔽机箱上开圆形、正方形或矩形的孔洞，如图 4-8 所示，这时应注意孔的方向，以保证涡流能

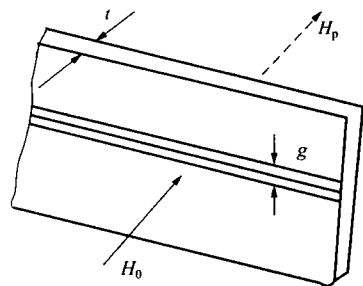


图 4-7 金属屏蔽体中的无限长缝隙

在材料中均匀分布。显然图 4-8 (d) 效果较好, (b) 和 (c) 不能达到屏蔽要求, 有可能成为缝隙天线。

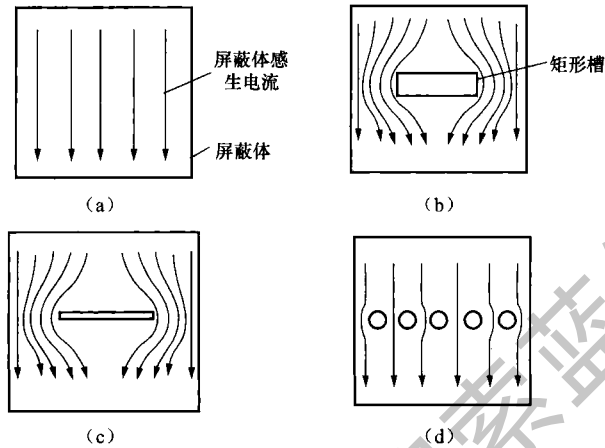


图 4-8 注意孔的方向保证涡流均匀分布

(a) 没有孔缝的情况; (b) 存在矩形槽的情况; (c) 存在缝隙的情况; (d) 存在圆孔的情况

在实际使用中, 阵列孔的屏蔽计算公式为

$$S_E = A_a + R_a + B_a + K_1 + K_2 + K_3$$

式中:  $A_a$  为孔的传输衰减;  $R_a$  为孔的单次反射损耗;  $B_a$  为多次放射修正;  $K_1$  为孔个数有关的修正项;  $K_2$  为趋肤深度不同引起的低频修正项;  $K_3$  为相邻孔耦合的修正项。

例: 钢板, 孔径 3.2mm, 间距 4.5mm, 板厚 1.2mm, 数量 900 个, 屏蔽 30MHz: 50dB, 1GHz: 35dB。

### 3. 提高开孔屏蔽效能的措施

屏蔽体的总体屏蔽效能是由屏蔽体中最薄弱的环节决定的, 要使屏蔽体的屏蔽效能达到某一个值, 屏蔽体上的所有部位都要达到这个值。例如要求屏蔽系统在 10GHz 时获得大于等于 100dB 屏蔽水平, 则屏蔽体上的所有组成部件, 均应达到这个水平的屏蔽效能; 假如其中某一部分在组装时只达到了 60dB, 则整个屏蔽系统的屏蔽效能将降到 60dB。因此, 屏蔽系统的各个组成部分, 其屏蔽性能水平的匹配是十分重要的。屏蔽体上的电磁屏蔽薄弱环节是由于各种原因需要保留的孔洞和不同部分连接形成的缝隙。

对于阵列孔, 影响因素最大的是孔的深度, 其次是孔的最大尺寸。当散热与屏蔽存在矛盾时, 比较理想的方式是增加孔的深度, 同时增加孔的最大尺寸或者减小孔的最大尺寸, 同时减小孔间距 (增加孔的数量)。

工程实际中, 阵列孔的屏蔽效能最高为 30dB/1GHz。如果需要更高等级或者屏蔽和散热矛盾十分突出, 可以考虑采用截止波导通风板。截止波导通风板的屏蔽效能非常高 (一般至少可以达到 60dB/1GHz), 孔隙率大 (高于 90%), 是一种理想的通风方式。通风孔的屏蔽效能稳定性、一致性非常好, 设计时基本上不必考虑安全余量问题。

### 4. 屏蔽开孔部件的选用

为了减少辐射, 一般情况下对开孔可以进行屏蔽。屏蔽材料大致分为 5 类:

(1) 金属丝网。是通过对金属薄板切缝，再整体拉伸而制成的。金属丝网通风量大，成本低，是目前通风孔屏蔽主要采用的一种方法。但这种材料的最大缺点是高频性能较差，尤其对高于500MHz以上的电磁波几乎不起屏蔽作用，因此已不能满足现代电子设备的屏蔽要求。

(2) 打孔金属板。打孔金属板是在金属板上采用数控钻床（冲床）打出通风孔阵而制成的，是目前各类设备，尤其是民用设备应用最多的一种通风屏蔽形式，优点与金属丝网相同。这种材料的缺点仍然是高频性能较差，其屏蔽效能随频率的增加而以20dB/10倍频程下降。（例如 $\phi 3$ 孔阵的打孔金属板在1GHz时，屏蔽效能只有20dB左右），从而大大限制了打孔金属板的使用范围。

(3) 截止波导通风窗。波导是简单的管状金属结构，它在电气上呈现高通滤波器的特性。波导允许截止频率以上的信号通过，而低于截止频率的信号则被阻止或衰减，这与高通滤波器的频率特性相似。利用这个特性，可以设计波导的截止频率使骚扰的频率落在波导的截止区内，这样骚扰就不能穿过波导，换言之，波导起到了电磁屏蔽的作用。工作在截止区的波导称为截止波导。

波导的截止频率可应用下列公式计算

对于圆形截面的波导  $f_{\text{cutoff}} = 6900/D$

式中： $D$ 为直径，in； $f_{\text{cutoff}}$ 为频率，MHz。

对于矩形截面的波导  $f_{\text{cutoff}} = 5900/L$

式中： $L$ 为矩形截面的对角线长度，in； $f_{\text{cutoff}}$ 为频率，MHz。

要保证波导对电磁波有较大的衰减，应使波导的截止频率为要屏蔽的电磁波频率的5倍以上。当满足这个条件时，长度为 $T$ 的波导对电磁波的衰减 $S$ 为

对于圆形截面的波导  $S = 32T/D$  (dB)

对于矩形截面的波导  $S = 27T/L$  (dB)

截止波导通风板广泛应用于设备的通风口处，既解决了设备的散热通风问题，又具有较高的屏蔽效能，一般采用导电衬垫一体化端接方式，安装与维护极为方便。

1) 铝制截止波导通风窗：是采用普通铝箔经涂胶粘接、拉伸成型、固化、与外框连接、导电处理等工艺过程而制成的。具有通风量大、质量轻、高频性能好的突出优点，是目前各类电子设备，尤其是军用电子设备应用最多的屏蔽通风部件。其不足是通风窗由铝材制成，因而其低频磁屏蔽效能较差。

2) 钢制截止波导通风窗：钢制截止波导通风窗是采用碳钢带经冲压成型、拼接、真空钎焊而成。与铝制通风波导窗相比，其最突出的优点是低频磁屏蔽效能较高，整体刚性好，特别适用于频带较宽、应用恶劣环境的设备。特点为：采用钢制蜂窝板材制作，具有良好的通风性能和屏蔽性能，配装导电衬垫，螺钉安装方式，安装与维护方便。

(4) 铝带叠压网通风窗。铝带叠压网通风窗采用多层表面涂有聚乙烯粘接材料的铝制带状物（宽度约2~3mm）叠压而制成的，除了有一定的屏蔽效能外，还具有滤尘的作用。由于铝制带状物具有较大的间隙，因此其低频和高频屏蔽效能都较低。

(5) 发泡金属通风窗。是由经特殊工艺制成的带有大量层叠微孔的镍、铁等。

总之，当屏蔽体上需要有物理实体的连通，并且这种连通不能造成电磁泄漏时，可以考虑使用截止波导管，例如，供暖、通风、观察孔、显示孔、器件调节孔等情况。在将截止波导应用到屏蔽体上时，要注意以下几个问题：

(1) 波导管必须是截止的。许多设计人员在使用截止波导衰减公式计算衰减时忽略了这个条件。波导管对于频率在截止频率以上的电磁波没有任何衰减作用。要应用上面的衰减计算公式，至少要使波导的截止频率是所屏蔽频率的 5 倍。在一些特殊的场合，如果作为截止波导使用的金属管道直径超过所设截止频率对应的最短波长时，可以在波导管上加装一段蜂窝板材料。安装蜂窝板后，金属管道的直径可以增加至希望的任何尺寸，还能保持高的屏蔽效能；并且对整个金属管道来说，不要求其直径与长度之比，因为蜂窝板本身已保证了这一点。

(2) 不能有金属材料穿过截止波导管。有些设计人员虽然注意了波导截止的问题，但是常常将金属材料穿过波导管，这些金属材料包括器件的调节杆、电缆等。当有金属材料穿过截止波导管时，会导致严重的电磁泄漏。需要注意的是有些光缆的内部加有金属加强筋，这时将光缆穿过截止波导时也会引起泄漏。

(3) 波导管的安装。波导与屏蔽体基体之间的连接也是一个潜在的泄漏源。最可靠的方法是焊接，在屏蔽体上开一个尺寸与波导管截面相同的孔，然后将波导管的四周与屏蔽体连续焊接起来。如果波导管本身带法兰盘，利用法兰盘来将波导管固定在屏蔽体上，需要在法兰盘与屏蔽体基体之间安装电磁密封衬垫。

在屏蔽设计中使用最多的截止波导要数蜂窝板了。蜂窝板的原理是将大量的截止波导焊接在一起，构成截止波导阵列，这样可以形成很大的开口面积，同时能够防止电磁波泄漏。由于这里的截止波导截面是六角形的，形成阵列后很像蜂巢，因此称为蜂窝板。

蜂窝板材料有铝箔粘接和金属板（钢板、铜板等）焊接两种。铝箔粘接的蜂窝材料是将铝箔一层一层按照一定规律粘接起来，然后拉开形成的。这种材料以往用在飞机的机翼中，因此国内很多地方都可以生产。但是值得注意的是这种材料不能直接用于电磁屏蔽，因为每个蜂窝的周边导电不连续。在实际工程中，很多情况是将这种材料直接应用，这样使用时屏蔽效果是很差的。因为这种原始的蜂窝材料，蜂窝单元之间的电气连接是靠加工过程中由于“失误”造成蜂窝单元之间的“短路”形成的，它的随机性很大。要将这种材料用到电磁屏蔽上，必须进行金属涂覆处理，利用金属涂层在每个蜂窝周边形成连续导电层。一般采用的金属涂层工艺是化学镀，金属材料一般是镍。这种化学镀的成本较高，往往经过化学镀的蜂窝成本已经接近金属板焊接蜂窝板。美国 SPIRAL 公司发明了一种特殊加工工艺，能够解决铝箔蜂窝导电性的问题，同时保持较低的成本。铝箔粘接蜂窝板的另一个问题是强度，当有较强的外力作用到蜂窝材料上时，会损坏蜂窝。因此在使用这种材料时要注意在蜂窝外安装适当的防护网。

金属板焊接的蜂窝板是一种较理想的屏蔽材料，它没有铝箔蜂窝板的缺点，屏蔽效能高。虽然国外很多文献指出这种材料成本高的问题，但鉴于国内铝箔化学镀的成本也较高，与铝箔蜂窝板相比这个缺点还不是很突出。科力亚特公司制造的金属焊接

蜂窝板在成本上已经接近铝箔蜂窝板。

常用的蜂窝板厚度为 1/2in，蜂窝单元的对边尺寸一般为 1/8 (3.18mm) in、3/16in (4.76mm)。

使用蜂窝板材料时需要注意的问题同样是蜂窝板周边与屏蔽基体的搭接问题。这涉及到两个搭接点：① 蜂窝板芯与边框的搭接；② 边框与屏蔽体基体的搭接。对于成品的蜂窝板，蜂窝板芯与边框之间的搭接是焊接好的，不需要使用者考虑（但不排除有些低质产品没有焊接，而采用压接的可能性，压接连接是不允许的，使用者在采购时要特别注意这个问题）。使用者需要处理好的是蜂窝通风板边框与机箱之间的搭接问题。由于成品的蜂窝通风板边框已经制作成法兰盘，有些已经配好电磁密封衬垫，这时蜂窝板可以直接安装在机箱上。如果成品蜂窝板的边框上没有配好电磁密封衬垫，则需要使用者自己配上，决不能不用电磁密封衬垫直接安装。当然最好的安装方法是将蜂窝板直接焊接到屏蔽壳体上。如果采用直接焊接的方法，可以使用没有配边框的蜂窝板芯，这样可以降低成本。

#### 第四节 车载监控调度系统中的电磁兼容性设计

##### 1. 系统概述

车载移动终端是车载监控调度系统的核心，其功能是：采集车辆数据（包括 GPS 定位信息、车辆运行状况信息等）通过无线信道发送给监控中心，同时接收、响应监控中心的指令。主要由 GPS 接收单元、GPRS 通信单元、主控制器单元、中文液晶显示屏与键盘组成的人机交互单元及电话手柄组成，是典型的多 MPU 嵌入式系统，如图 4-9 所示。

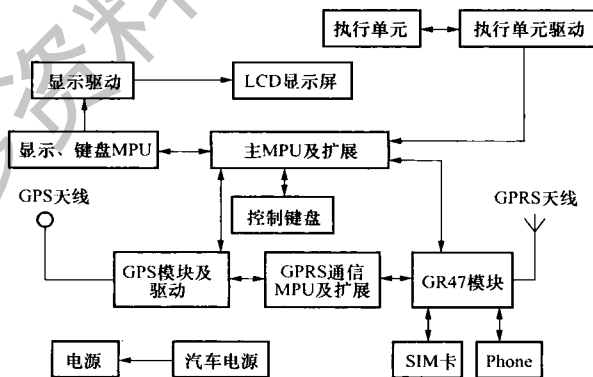


图 4-9 车载移动终端

整个系统安装在仪表板下方，GPS 天线和 GPRS 天线由磁性底座安装在车顶，键盘、显示、控制及驱动单元在仪表板前方，都是杂波较强的位置。

##### 2. 电磁兼容环境分析

电磁环境是提出和确定设备或系统电磁兼容设计指标要求、实施电磁兼容的前提。

明确工作系统所处的电磁环境，才能在设计时遵循正确的要求和步骤，采取充分的管理保障措施，达到所希望的最佳设计水平。

系统的电磁环境由多个电磁骚扰源构成。为了准确地描述电磁环境，有关综合电磁环境的计算和测量是必不可少的。电子设备的主观任务是完成人所赋予的功能，但客观上它在工作时要向外辐射有用或无用的能量。如果在电磁环境中有多多个电磁骚扰源，在敏感设备位置上综合电磁环境骚扰场强符合线性叠加原理。经过分析，在本系统中，骚扰的来源有以下几方面：

(1) 车载无线通信设备。车载无线通信设备是一个潜在的直接骚扰源，可以直接在汽车附近产生约 4V/m 的场强。该场强随着距离的增大而衰减，其各个频段内的发射功率如图 4-10 所示。

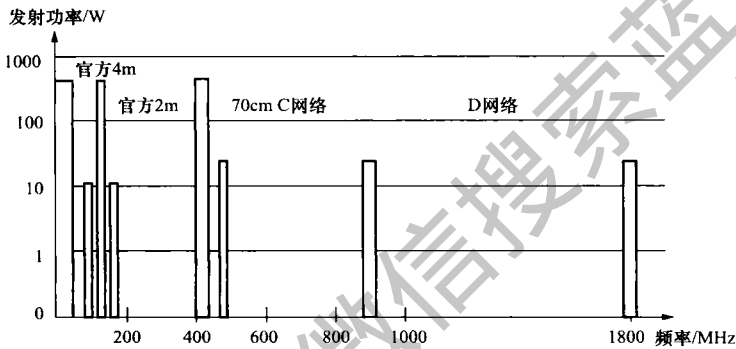


图 4-10 车载无线通信设备各个频段内的发射功率

(2) 汽车自生骚扰。汽车内部的自生骚扰发射骚扰源主要是汽车电器中的各种瞬变脉冲、分电器的触头之间和火花塞间隙之间的火花骚扰以及车轮与地面、车身与空气高速摩擦产生的静电放电骚扰。这些自身产生的骚扰可能通过辐射，对环境中的其他电器造成骚扰。这些自生骚扰可进一步分为 3 组：

- 1) 频谱范围。10kHz ~ 1000MHz，由高压点火装置产生的宽带骚扰。
- 2) 频谱范围。10kHz ~ 500MHz，由直流电动机和离散输出级产生的宽带骚扰。
- 3) 频谱范围。基频 ~ 4000MHz，车载数字计算机（各种 ECU 和车载办公数字设备）产生的宽带骚扰。

经实测，当没有去扰措施时，汽车接收天线上骚扰场强可达 50dB $\mu$ V/m。

(3) 天线间的耦合。在系统天线中，GPS 天线为接收天线，而 GPRS 天线则兼接收和发射；除此之外还有其他车载设备，如调频广播天线等。天线间的相互骚扰引起接收机减敏，影响收发机的同时工作。反映这种骚扰的主要指标是天线间的耦合度和近场分布。因此天线间的耦合度和天线近场的预估是电磁兼容的一个重要问题。通常，安装在车辆上的天线多涉及线面连接问题，因此在计算时，需要采用电场积分方程和磁场积分方程相结合求解。

### 3. 电磁骚扰的耦合途径

传导是骚扰源与敏感设备之间的主要骚扰耦合途径之一。汽车中的供电线路构成



了传导耦合的完整电路连接，传导骚扰通过供电线路可达每个用电设备。

辐射耦合是通过介质以电磁波的形式传播，骚扰能量按电磁场的规律向周围空间发射。辐射耦合细分为：天线对天线耦合、场对线耦合及闭合回路耦合。汽车的信号电缆长度分布在0.5~10m的范围内，按照 $1/4$ 波长~ $1/2$ 波长天线原理，汽车电缆线束感应或辐射无线电骚扰的有效频段大约为7~300MHz。

汽车内部的自生骚扰，包括瞬变电磁脉冲、静电放电、点火装置宽频骚扰，既可能通过传导，也可能通过辐射对汽车电子器件以及天线引入骚扰。

#### 4. 敏感设备的预测

敏感设备是指受骚扰影响的系统、设备，敏感设备对骚扰表现出不希望有的响应，确定敏感设备是进行综合电磁骚扰设计的重要环节。

首先应考虑与骚扰源频带接近的敏感设备，这些设备最容易受到影响。

另外，由于电子元器件的非线性作用，虽然某些骚扰频率远离敏感设备接收通道，但也会同其他信号产生交叉调制后骚扰敏感设备。

系统的供电模块与汽车电源构成直接通路，直接受外部电压电流波动影响，为提供稳定的电压，电源应该作为一个重要的敏感设备考虑；各天线相对其他天线既是骚扰源，又是敏感设备，特别是频带有重叠的各个子系统之间，同时处于工作状态时，相互作用就会更加明显；PCB板的各个环路，在高频条件下均会感应出不同程序的噪声电压，这影响了时钟信号及其他重要信号的正常工作。同时，在不同的电磁环境中通过对比试验，确定汽车内部的自生骚扰对系统正常工作有很大的影响。通过示波器对时钟信号观察表明，在没有任何屏蔽措施时，其他车载电器的正常工作给信号带来0.5~0.8V的毛刺，给系统正常工作埋下隐患。

#### 5. 满足电磁兼容的工程设计

在认真分析了骚扰源、耦合途径及敏感设备的特点，并进行了电磁兼容预测后，就要在系统的整个设计中做好满足电磁兼容的工程设计工作。

在电磁兼容预测中，同一个设备既是骚扰源同时也是敏感设备。因此，对于一个实际的电气、电子系统，其中可能存在的骚扰源数量是巨大的。如果对每一骚扰源都进行详细的分析是难以想象的，也是不必要的。按照先粗后细的原则，提出那些能够肯定的问题。对剩下的问题采用不同的分析模型处理。一般分4个阶段：①幅度筛选：考虑发射—响应幅度特征，只较粗略地分析频率、时间、距离和方向的影响，用简单、合理、保守的近似公式，把占多数的弱骚扰源与少数的强骚扰源分开，从而大大缩小分析问题的范围；②频率筛选：它是建立在幅度筛选的基础上，通过考虑附加的骚扰抑制制度来详细处理频率变量之间的相互关系；③详细预测：主要完成时间、距离和方向变量的修正，确定骚扰的概率分布和时间的依存关系；④性能预测：考虑周围发射—接收的调制特性和响应特性，计算接收输入端的潜在骚扰、信号电平及接收机噪声电平，从而确定系统信噪比等参数。

根据上述原则，为了保证设备的正常运行，设计中对于位于工作频带之外的信号都采用各种措施加以抑制，从而保证工作频带上的信号都具有良好的接收能力。

依据防护措施在实现电磁兼容时的重要性和可行性，进行电磁兼容的分层次设计，

最后对各层次的设计结果进行综合。首先，对于供电部分，采用分布式供电的方法。加上过电压和过电流保护，提高系统的稳定性，无线通信部分采用 SonyEricsson 公司的 GR47 模块，GPS 定位采用 u-Blox GPS OEM 板，工作电压均为 3.3V，其余 TTL 接口电路工作电压为 5V，均由汽车电源 12V 驱动稳压芯片而得，稳压芯片双片并联，提高电压稳定度及驱动能力，并给每一组电源并联上大容量电容和小容量电容去耦。

由于系统安装在仪表板下方，所以在设计过程中对整个 PCB 板及连接头采用了良好的屏蔽措施，设计了屏蔽机箱，机箱外接电缆进入箱体之间均加以滤波。连接头采用信号针与地针交错分布的排列方式。采用上述屏蔽措施后，试验时用示波器观察，毛刺信号明显变小。

对于天线间的相互骚扰，在元器件选型时尽量使其工作频带没有重叠，针对各个不同车型，设计中充分利用车体外形的遮挡效应，通过调整方向角、安装位置，使天线间的耦合度减到最小。在系统功能设计阶段，定义各子模块时，尽量避开工作频带相近的各模块同时工作，提出合理的调度算法，从软件上辅助实现电磁兼容。

接地是电磁兼容设计的一个重要部分，接地的原则是为电路或系统提供一个参考的等电位点或面。系统中既有高速数字部分，也有模拟部分。本系统采用混合接地方式，在地线设计时分类考虑，除按电源电压分组外，还将数字地与模拟地分开，高频部分地与低频部分地分开，各个地再通过铁氧体磁心一点接地，有效地抑制了共模干扰。

## | 第五节 数字化时代的继电保护结构设计 |

数字化时代的全面到来，对继电保护提出了新的要求，甚至对传统的使用方法进行了全新的改革和推进。例如，对继电保护装置的电磁兼容（EMC）和防护等级（IP）提出了更高的要求。继电保护的功能和应用也从单一的分散式保护向综合自动化方向发展，有些地方还需要建立无人值守的综合自动化变电站，继电保护直接进入就地的高、低开关柜中也成为目前较普遍采用的一种使用方法。这些都给结构设计提出新课题和高要求。另一方面，工业技术的进步也为保护结构设计人员提供了大量的新材料、新工艺、新手段，使结构设计人员在自身的领域里能够发挥更多的主动性和创造性。

### 一、数字化时代继电保护结构设计要求和特点

#### 1. 功能的要求

随着科学技术的进步，继电保护产品也从整流型经过几代的发展进入了全新的数字型产品。单一保护的综合作用越来越强，可靠性和精度越来越高，人机界面要求简单明了，通信、测试的功能要求方便、简便、可靠。

结构设计满足和保证产品的功能要求，这是第一位。同时结构的外型设计要充分体现产品的高科技、高可靠性和高精度，要求结构外型挺拔、线条流畅、表面精细，显示出精湛的设计艺术和工艺技术，使人们直观上感觉产品的高档和精密。

#### 2. 使用方法和使用环境的要求

保护产品的应用逐渐向综合自动化方面发展，低压保护甚至可能要适应无人值守

变电站的要求，有些低压保护要直接就地安装于开关柜上。这些要求保护装置向高可靠性以及智能化方向发展，而且要适应各种不同使用环境的要求。众所周知，开关柜的使用环境比保护控制室的环境要恶劣得多。首先温度变化较大，夏天的温度可高达40~50℃，而冬天温度又较低，我国北方地区可能会降至-50~-40℃；其次湿度也千差万别，沿海和南方地区湿度较高，沿海还有盐雾的侵蚀。目前国内开关柜密封性能都不好，灰尘也较大，开关柜本身的运行对继电保护装置影响也较大，开关柜中各种开关的开、合，各种继电器的动作，会产生许多电磁干扰和较强的静电场，同时还会产生一定的振动和冲击。这样的环境就要求保护装置具有耐高低温的能力，外壳设计防护等级要高，密封性要好，整个外壳要有三防要求，装置的抗振动和抗冲击能力要强，具有较好电磁兼容和抗静电能力的设计等。

### 3. 电磁兼容（EMC）的要求

随着电子技术的快速发展，电磁骚扰源越来越多，使得 EMC 成为制约产品和系统性能的重要因素，也普遍引起各个方面的高度重视。继电保护产品国际电工委员会已经发布了与 EMC 有关的 4 项标准：① IEC 255 - 22 - 1 《1MHz 脉冲骚扰试验》；② IEC 255 - 22 - 2 《静电放电骚扰试验》；③ IEC 255 - 22 - 3 《辐射电磁场骚扰试验》；④ IEC 255 - 22 - 4 《快速瞬变骚扰试验》。

要满足这些标准，产品的电磁兼容设计是不可缺少的，产品的电磁兼容（EMC）设计就是抵御骚扰和控制发射。就结构设计来说，实际上就是电磁屏蔽设计。结构屏蔽设计一般包括选择屏蔽材料、结构形式和接地三个方面。

(1) 电磁屏蔽主要利用金属表面的反射和金属层内的吸收来抑制电磁辐射骚扰。屏蔽体通常采用良导体制作，如钢、铜和铝等。

(2) 金属屏蔽体应尽量封闭，连接缝隙处采用包绕迷宫式，必要时加专用的屏蔽衬垫及屏蔽接触簧片。散热孔应采用小圆孔和小方孔，窄长孔和长缝隙泄漏严重。

(3) 在电子设备中，接地是电磁屏蔽的重要抑制方法，正确合理的接地能大大提高屏蔽效能，而且能消除静电感应，同时能起到静电屏蔽的作用。

(4) 科学技术的发展带来了机会。科技的发展，尤其电子技术日新月异的进步，给保护装置及其结构设计带来了新的机遇。如电子线路的微型化、电源功率的高效化、实现功能的低功耗化，这些技术的应用，都为装置功能的强大、结构紧凑和美观开辟了新的途径。

另外机械加工技术的进步，新工艺、新材料的应用也给结构设计带来了广阔的可操作空间。合理的选用新器件和新材料，积极应用新工艺，不仅是丰富造型与色彩表现，体现产品时代感的有力手段，更是提高整机可靠性和宜人性的的重要手段。

(5) 工业设计的指导和应用。工业设计从人机工程、造型原理、色彩配制等方面对继电保护产品结构设计起指导作用。如保护装置的面板设计就要考虑人机界面的宜人性，要符合人的生理特征且在长期观察与操作中不致于使操作者产生疲劳和误操作等。另一方面，产品造型给予观赏者的感情影响是形、色、质三大要素的综合。在继电保护产品的形、色与质的处理上要充分体现数字化时代高科技产品的时代感和高可靠性。

(6) 密封和散热。密封和散热是一对矛盾，但随着科学技术的发展，元器件的功耗越来越小，电源效率不断提高，继电保护中散热的矛盾已不是很突出，而密封（防护等级）的要求却越来越高，这在结构设计中要引起足够的重视。

散热一般可有几种设计解决方案：冷板热管设计、机柜内置空调和通风风道设计。

密封的技术要求：国际电工委员会和我国国标都制定了相应标准——防护等级（IP）。发达国家的继电保护装置防护等级能做到 IP54，甚至 IP65，也就是能够做到防尘、防溅水，甚至达到尘密和防喷水。数字式继电保护装置也要做到高防护等级，以满足继电保护高可靠性的要求。

## 二、继电保护结构设计实践

根据继电保护功能要求以及不同的使用方法及环境要求，继电保护装置结构大抵可以分成两种不同类型：① 高压线路保护、发变组保护、大型变压器保护等大功率的主设备保护等，这类保护的综合作业性能要求较高，使用的保护对象非常重要，可靠性要求较高，我们把它称为高等级保护结构；② 低压线路保护、电动机保护、电容器保护等以及一些直接进入就地开关柜的继电保护，我们把它们称为低等级保护结构。因为这两类保护性能要求、使用场合、使用方法都不尽相同，所以结构型式，设计思路都不一样。

### 1. 高等级保护结构设计

保护装置结构一般选用符合 IEC 297 以及 GB 3047 标准的 482.6mm（19"）标准插箱。

插箱形式大致有 4 种：① 钣金结构插箱；② 铝型材结构插箱；③ 塑木结构插箱；④ 全塑结构插箱。适于做保护结构的一般是前两种。装置面板是分面板、分插件型式；也可以是整面板，插箱内部是各独立的插件笼形式。在人机界面的设计、装置 EMC 设计中，整面板形式已显示出越来越大的优越性。还有一种结构型式：装置前面是整面板，分插件是从插箱背后插入的，即后插式。此种结构形式结构紧凑、走线方便，强弱电容易分开，AC、DC 引线可以通过滤波器接入装置，EMC 要求也得到很好的保证。出线端子使用进口的接插型端子，走线整齐、测试方便。整面板上液晶显示的菜单式人机对话界面，简洁明了，人机关系友好，再配以手感较好的橡胶键盘，操作起来简单明了，不易出错。面板表面选用铝合金拉丝表面精饰工艺，显得表面精细、工艺精湛，给人以内在性能理应卓越的联想。

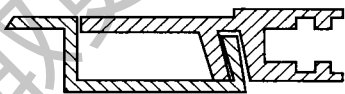


图 4-11 迷宫式结构

整个装置的整体 EMC 设计也比较合理，插箱的侧板和上下盖板，铝型材和上下盖板的连接处以及面板和插箱连接缝隙处都加了专用 EMC 簧片，液晶在面板上的空隙处也加了 EMC 薄膜，上、下盖板和前后型材的连接采用迷宫式结构型式（见图 4-11），从而使整个装置几乎没有电磁缝隙。采用这种结构的装置顺利通过了 EMC 的有关试验。

### 2. 低等级保护结构设计

低等级保护结构一般结构较小，可以采用 482.6mm（19in）的 1/2 宽度，1/3 宽

度，甚至 1/4 宽度的插箱，组屏上柜可以如图 4-12、图 4-13 布置，也可以单独进入就地开关柜的开关室，因为开关室的大小有限制，一般安装深度 < 250mm。

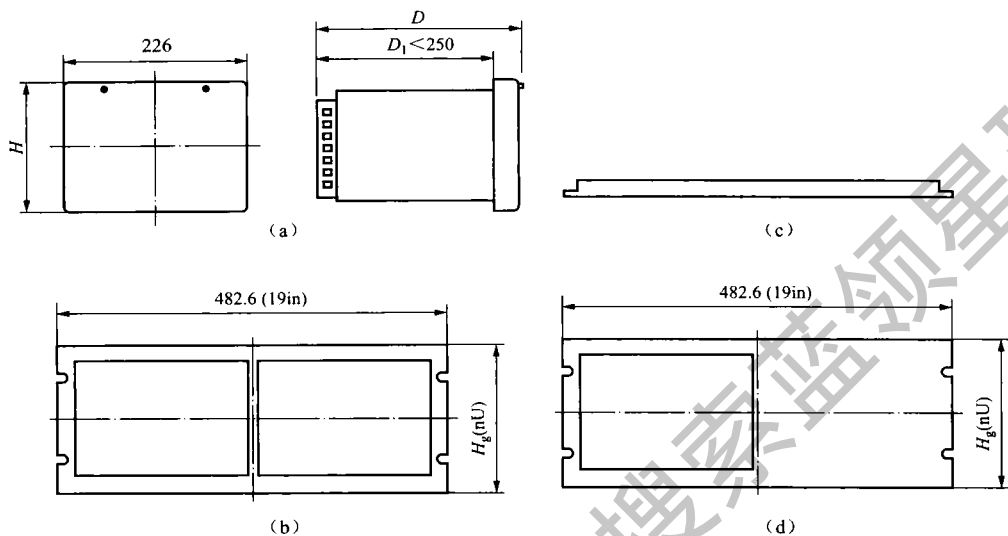


图 4-12 1/2 宽度插箱组屏布置图

(a) 侧视图；(b) 俯视图；(c) 正视图；(d) 底视图

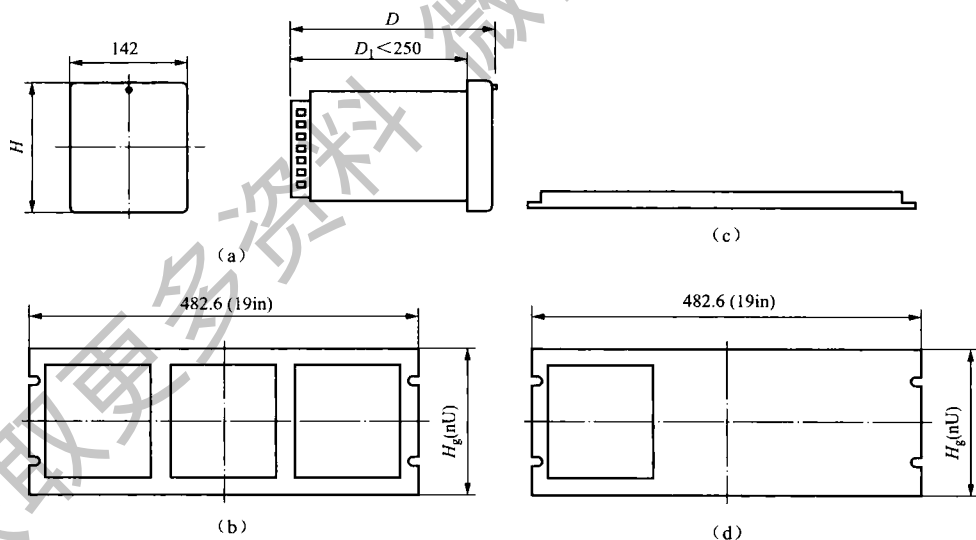


图 4-13 1/3 宽度插箱组屏布置图

(a) 侧视图；(b) 俯视图；(c) 正视图；(d) 底视图

这种结构如果用 482.6mm (19in) 宽度插箱同样结构形式，将显得很不合理，也难以满足它的使用要求，一般采用如下两种形式。

(1) 钣金包绕式。这种结构箱体主体（筒体）是一个钣金包绕过来的筒子，自成一体没有缝隙，再加一个前面罩和筒体密封罩合，结构非常紧凑简单，能满足 EMC 要求，防护等级可以达到很高的标准（见图 4-14）。

(2) 铝型材箱体式。结构型式与上面相似，只是筒体直接拉制成铝型材，同样也能满足各种要求（见图 4-15）。

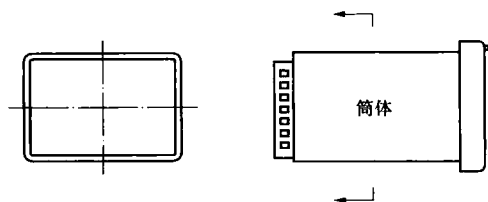


图 4-14 钣金包绕式

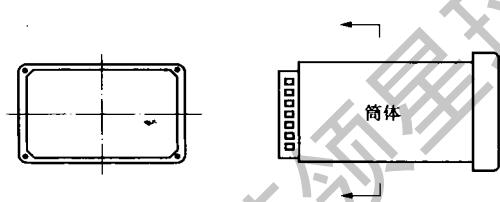


图 4-15 铝型材箱体式

我国继电保护行业在原理和设计上并不落后于任何发达国家，甚至有些方面走在国际先进技术的前列。但我们生产出来的装置和发达国家大公司的继电保护装置比较，却有明显的差距，也就是我们的保护原理和技术较先进，生产出来的保护装配并不是最好的，这其中比较重要原因之一就是结构和工艺相对落后。众所周知，我们的民用产品如彩电、冰箱、空调、洗衣机的外形结构，这几年有了突飞猛进的进步，已完全可以与发达国家的同类产品相媲美。我们的继电保护结构设计和制造技术差距还较大，这就需要我们广大的从事继电保护结构工作的人们不断努力，不断学习，还希望整个行业都来重视和支持结构和工艺这个薄弱环节，为提高继电保护产品的整体质量而奋斗。

## 第六节 Belden 电缆的屏蔽解决方案

随着当今信息传输技术的飞速发展，布线系统的传输速率在稳步加快的同时也带来了某种防骚扰的脆弱性，这是因为传输信息的频率越高，信号的敏感性增加，同时它们的能量越来越弱，此时的布线系统就越容易被骚扰。

电缆及设备会对其他元器件产生骚扰或被其他骚扰源骚扰，例如：计算机屏幕、电动机、移动电话、无线电转播设备、数据传输及动力电缆等。

潜在的窃听器、网络犯罪及黑客不断增加，他们对电缆信息传输的拦截会造成巨大的损害及损失。哪怕没有物理连接，拦截电缆上传输的信息也是非常容易的，侵入者只需要有一台无线接收机，信号处理设备及一台便携机即可工作。数据拦截在几厘米至几百米的范围内都有可能发生，并且在大多数情况下完全无法监测。尤其在使用高速数据网络时，拦截大量信息所需要的时间显著低于拦截低速数据传输所需要的时间。

数据双绞线中的绞合线对在低频下可以靠自身的绞合来抵抗外来骚扰及线对之间的串音，但在高频情况下（尤其在频率超过 250MHz 以上时），仅靠线对绞合已无法达到抗骚扰的目的，只有屏蔽才能够抵抗外界骚扰。

电缆屏蔽层的作用就像一个法拉第护罩，骚扰会进入到屏蔽层里，但却进入不到导体中。因此，数据传输可以无故障运行。

由于屏蔽电缆比非屏蔽电缆具有较低的辐射散发，因而防止了网络被拦截。屏蔽网络（屏蔽的电缆及元器件）能够显著减小进入到周围环境中而可能被拦截的电磁能辐射等级。

### 1. “French Braid” 屏蔽

“French Braid”是一种双螺旋形（双层裸铜线屏蔽）屏蔽，如图4-16所示。而将两个螺旋在一点织连在一起。与传统网状屏蔽相比，该产品提高了柔韧性，这种构造比标准的螺旋屏蔽提高了抗挠寿命，并比螺旋屏蔽或传统的网状屏蔽降低了颤噪或静电噪声。“French Braid”比标准的网状屏蔽容易端接，因为它没有完全织连在一起。它比单螺旋编织屏蔽的DC（直流电）环路阻抗要低，性能更好。

### 2. 网状屏蔽

网状屏蔽如图4-17所示，在保持良好的柔韧性及抗挠寿命的同时，提供了结构整体性。这些屏蔽对于降低低频骚扰是理想的选择，比起箔层屏蔽来说，降低了直流阻抗。网状屏蔽在音频以及射频范围非常有效。通常，网状屏蔽覆盖率越高，屏蔽效果就越好。

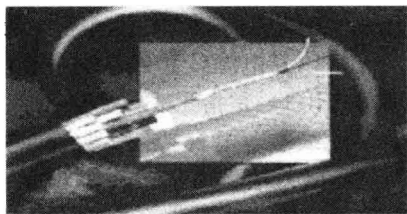


图4-16 “French Braid”屏蔽电缆

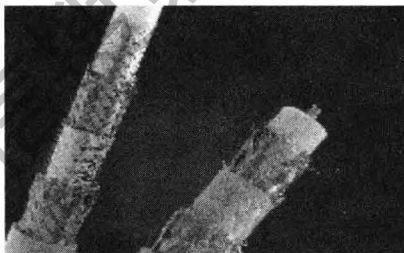


图4-17 网状屏蔽

### 3. 箔层屏蔽

箔层屏蔽是由聚脂或聚丙烯薄膜上附着一层铝箔形成。这层薄膜给屏蔽提供了机械强度及良好的绝缘性能。箔层屏蔽可100%覆盖电缆。由于它们的体积小，箔层屏蔽通常用于多对数电缆的单线对屏蔽以减少相互的串扰。箔层屏蔽质量轻、体积小，比网状屏蔽造价低，在射频范围内通常更加有效。箔层屏蔽比起网状屏蔽的柔韧性更好，但抗挠寿命较短。与箔层屏蔽一起使用的接地线，使端接更加容易，并将静电释放入大地。用短接工艺来保持金属与金属的接触，以获得高频性能的改善。没有短接就会出现信号泄漏的狭缝。

为了改进传统的短接方式，使用了旨在多对电缆应用和减少串扰的技术，包括了绝缘折叠及短接折叠，如图4-18所示。短接折叠提供了金属与金属之间的接触，而绝缘折叠防止了多线对缆单对屏蔽间的相互短路，增加了高频段箔层屏蔽的有效范围。

### 4. 箔层的设计

箔层屏蔽如图4-19所示，一般是在导体绝缘层上粘合一层附着物。黏合的优点在于进行更加快捷、方便及可靠地端接。此外，黏合还能防止屏蔽层下的水分发生扩散。如果电缆护套破损，黏合的屏蔽还能帮助保护电缆绝缘层免受污染。

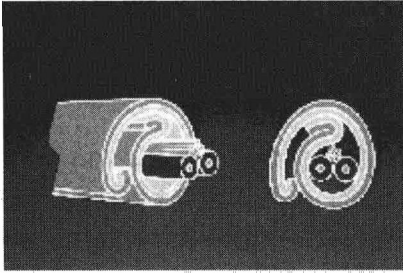


图 4-18 绝缘折叠及短接折叠

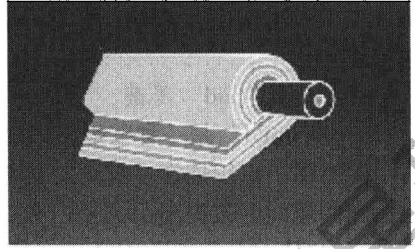


图 4-19 箔层屏蔽

### 5. 组合屏蔽

组合屏蔽如图 4-20 所示，包括多层屏蔽。它们能够在整个频谱提供最大的屏蔽效能。箔层/网状屏蔽结合了箔层屏蔽 100% 的覆盖范围与网状屏蔽的机械强度和低直流阻抗等优点。其他组合屏蔽包括各种箔层/网状/箔层设计、网状/网状或网状/螺旋设计等。



图 4-20 组合屏蔽

它所产生的缝隙使得高频信号可自由进出导体。而对于高低频混合的骚扰场，则采用具有宽带覆盖功能的箔层加编织网的组合屏蔽方式：编织屏蔽适用于低频范围，而箔层屏蔽适用于高频范围。

### 6. 对于不同骚扰场应选用不同的屏蔽方式

骚扰场主要有电磁骚扰及射频骚扰两种。电动机、荧光灯以及电源线是通常的电磁骚扰源。射频骚扰（RFI）是指无线频率骚扰，主要是高频骚扰。无线电、电视转播、雷达及其他无线通信是通常的射频骚扰源。

对于抗电磁骚扰，选择编织屏蔽最为有效，因其具有较低的临界电阻；而对于射频骚扰，箔层屏蔽最有效，因编织屏蔽依赖于波长的变化，



## Chapter 5

### 第五章

# 电磁骚扰滤波器设计举例

## 第一节 超宽带 EMI 滤波器的设计

近十几年来，作为微波实验基础设施的屏蔽室，其应用的频率范围不断扩展，频率高端已由 1GHz 增加到 18GHz，甚至 40GHz，预计未来的趋势还会增加到 60GHz，甚至 100GHz。为保证屏蔽室在整个适用频段范围的屏蔽效能，即不因电源线或信号线的引入而使电磁骚扰也被引入或引出屏蔽室，这就要求屏蔽室的电源滤波器和信号滤波器在同样的频段范围具有规定的插入损耗。超宽带 EMI 滤波器在频率高端的处理方法是利用电介质或磁介质的电损耗或磁损耗，将高频骚扰转变成热量，从而实现滤波的效果。而在滤波器中填充的电磁介质对于低频电磁波的吸收作用较弱，不会造成有用信号的大幅度衰减。

超宽带 EMI 滤波器在频率低端采用 LC 反射式滤波原理，在频率高端采用高性能吸波材料的吸收式滤波原理。滤波器设计过程中，先根据需求方提供的通带截止频率、阻带插入损耗和额定电流以及漏电流的规定，对滤波器的低频端进行计算机建模。这样就可以得到所需电感和电容的数目以及相应的组件值，进而画出相应的电路图。由于 EMI 滤波器只需满足要求的截止频率和插入损耗，没有特别的频率响应限制，因而低频端建模采用的是电路简单并且元器件较少的切比雪夫滤波响应，可减小滤波器的体积和质量。低频端仅能解决 100MHz 以下的频段，100MHz 以上的频段由于电路中导线的分布电感和电感线圈的分布电容等分布参数的影响，导致 LC 滤波电路性能下降甚至完全失效。高频端的处理方法是采用空心同轴线，在同轴线的内外导体之间填充磁损耗和电损耗很高的吸波材料，将高频骚扰在传播路径中衰减掉。但这种吸波材料，如铁氧体、导电炭黑等多为导体，会导致同轴线内外导体短路，为此需要在内外导体之间增加一层绝缘层。低频端的 LC 滤波电路在 100MHz 以下的频段具有较好的插入损耗性能，但是由于电路中的电感线圈和电容都是集总参数组件，当工作频率高到 100MHz 时，电感线圈中的分布电容和电容器中的分布电感会变成占主导地位的参数，

使这类滤波器的插入损耗性能明显恶化。在高频时，填充吸波材料的同轴线却具有良好的插入损耗特性。若要求从低频 10kHz 到微波波段 40GHz 都具有良好的 EMI 抑制性能，则需要将两种滤波器串接使用，这样就形成了频率低端的反射式滤波和频率高端的吸收式滤波的超宽带 EMI 滤波器。

以电源滤波器为例，假设需求方有如下的技术要求：通带截止频率  $f_p = 1\text{kHz}$ ，阻带起始频率  $f_s = 10\text{kHz}$ ，通带内衰减小于 3dB，阻带内衰减大于 100dB，并且阻带要延伸到 40GHz 的上限频率。

先处理低频端部分，采用切比雪夫逼近进行建模。切比雪夫滤波器又称为等波纹滤波器。这种滤波器的衰减在通带内呈现等起伏特性，起伏的大小标志着衰减对理想均匀特性的最大偏离程度，过渡带内的衰减具有比巴特沃斯滤波器更快的增长速率，阻带内的衰减在不考虑分布参数的条件下将呈现出单调增加的趋势。根据以上的技术要求可以确定切比雪夫滤波器的阶数为 5，元器件的连接方式分为 T 形和  $\pi$  形两种。T 形电路奇数项组件为电感，偶数项组件为电容，这样所需的电感数目较多。滤波器的实际制作中影响滤波器体积的主要是电感线圈的大小，采用 T 形电路很容易造成滤波器体积庞大，不易放置，因此元器件的连接多半采用的是  $\pi$  形电路。 $\pi$  形电路奇数项组件为电容，偶数项组件为电感，EMI 滤波器电路图如图 5-1 所示。

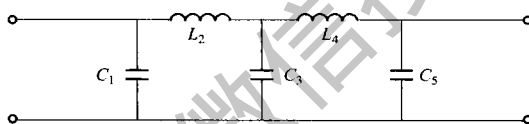


图 5-1 EMI 滤波器电路图

图中  $C_1 = 6.4\mu\text{F}$ ， $L_2 = 3.5\text{mH}$ ， $C_3 = 8.4\mu\text{F}$ ， $L_4 = 3.5\text{mH}$ ， $C_5 = 6.4\mu\text{F}$ 。假设输入端和输出端的负载电阻都为  $50\Omega$ ，对图 5-1 的电路进行拉普拉斯变换，可以求出此 LC 滤波电路在低频端插入损耗的频率响应，其结果如图 5-2 所示。通带内插入损耗具有起伏特性，但都不会高于 3dB，过渡带插入损耗从 3dB 迅速上升到 100dB，阻带内插入损耗呈现单调上升的趋势。

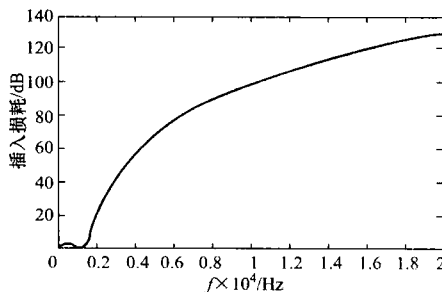


图 5-2 LC 滤波电路在低频端插入损耗的频率响应

对高频端的处理，先加工一定长度的同轴线，然后在内外导体之间填充吸波材料，由于吸波材料一般都具有导电性能，因此需要保证内外导体之间的绝缘性能。将低频

端的 LC 滤波电路和高端的介质同轴线串接，用金属壳体屏蔽封装，便得到超宽带 EMI 滤波器。表 5-1 给出了超宽带滤波器插入损耗的检测数据，阻带内的插入损耗都大于 100dB，满足预先的要求。

表 5-1 超宽带 EMI 滤波器插入损耗的检测数据

测试频率	输入功率/dBm	输出功率/dBm	插入损耗/dB
10kHz	10	-93	103
50kHz	10	-92	102
100kHz	10	-92	102
500kHz	10	-97	107
1MHz	10	-103	113
10MHz	10	-99	109
100MHz	9	-107	116
500MHz	8	-107	115
1GHz	8	-103	111
1.5GHz	8	-101	109
2GHz	7	-93	100
5GHz	5	-96	101
7GHz	5	-98	103
10GHz	4	-106	110
12GHz	4	-105	109
15GHz	3	-101	104
18GHz	2	-103	105
20GHz	1	-100	101
25GHz	-1	-105	104
30GHz	-3	-108	105
35GHz	-5	-106	101
37GHz	-6	-110	104
40GHz	-8	-114	106

超宽带 EMI 滤波器在大于 10GHz 的频段仍然具有 100dB 以上的插入损耗，克服了传统 LC 滤波器在频率高端由于电路分布参数影响导致滤波性能下降的弊端。这种超宽带 EMI 滤波器非常适合 40GHz 甚至更高工作频率的屏蔽室使用，可以防止电磁骚扰通过电源线或信号线进出屏蔽室。

## 第二节 铁氧体吸收式滤波器的正确选择与使用

EMI 滤波器一般采用高导磁率软磁材料，锰锌铁氧体，初始导磁率  $\mu_i = 700 \sim 10000$ ，但其居里点温度不高，优质的仅为 130℃ 左右。导磁率越高，居里点温度越低，居里点温度曲线如图 5-3 所示。

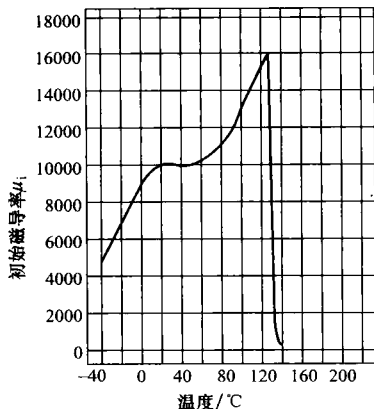


图 5-3 居里点温度曲线

除特殊说明外, EMI 滤波器说明书给出的额定电流均指室温 25℃ 的值; 同样, 给出的典型插入损耗或曲线也均指室温 25℃ 的值。

随着环境温度的升高, 主要由电感导线的损耗、磁心损耗以及周围环境温度等原因导致温度高于室温, 结果难于确保插入损耗的性能, 甚至烧坏滤波器。由于滤波电容的最高工作温度受到限制, 也是 85℃。应该根据实际可能的最大工作电流和工作环境温度来选择滤波器额定电流。

工作电流、额定电流与环境温度之间存在如下关系

$$I_p = I_R \sqrt{\frac{T_{\max} - T_a}{T_{\max} - T_R}}$$

式中:  $I_p$  为允许的最大工作电流;  $I_R$  为室温 25℃ 时的额定电流;  $T_{\max}$  为允许的最高工作温度, 85℃;  $T_a$  为环境温度;  $T_H$  为室温 (25℃)。

举例说明: 25℃  $I_p = I_R$ ;

45℃  $I_p = 0.816I_R$ ;

55℃  $I_p = 0.5I_R$ 。

因此, 要根据工作温度来正确选择滤波器的额定电流, 或者用改善滤波器的散热条件 (工作环境) 来确保滤波器的安全使用。这样, 滤波器务必安装在有散热作用的机架、机壳上, 切忌安装在绝缘材料上。

### | 第三节 EMI 滤波器在开关电源中的应用 |

随着电子设计、计算机与家用电器的大量涌现和广泛普及, 电网骚扰日益严重并形成一种公害。特别是瞬态骚扰, 其上升速度快、持续时间短、电压幅度高 (几百伏至几千伏)、随机性强, 对微机和数字电路易产生严重骚扰, 常使人防不胜防, 这已引起国内外电子界的高度重视。

电磁骚扰滤波器 (EMI Filter) 是近年来被推广应用的一种新型组合器件。它能有效地抑制电网骚扰, 提高电子设备的抗骚扰能力及系统的可靠性, 可广泛用于电子测量仪器、计算机机房设备、开关电源和测控系统等领域。

#### 一、电磁骚扰滤波器的构造原理及应用

电源骚扰是电磁骚扰的一种, 其传导骚扰的频谱大致为 10kHz ~ 30MHz, 最高可达 150MHz。根据传播方向的不同, 电源骚扰可分为两大类: ① 从电源进线引入的外界骚扰; ② 由电子设备产生并经电源线传出去的骚扰。这表明骚扰属于双向性质, 电子设备既是骚扰的对象, 又是一个骚扰源。若从形成特点看, 可分为差模骚扰与共模骚扰两种。差模骚扰是两条电源线之间 (简称线对线) 的骚扰。共模骚扰则是两条电源线对大地 (简称线对地) 的骚扰。因此, 电磁骚扰滤波器应符合电磁兼容性 (EMC)

的要求，也必须是双向射频滤波器。一方面要滤除从交流电源线上引入的外部电磁骚扰，另一方面还能避免本身设备向外部发出电磁骚扰，以免影响同一电磁环境下其他电子设备的正常工作。此外，电磁骚扰滤波器就对差模、共模骚扰都起到抑制作用。

电磁骚扰滤波器的基本电路如图 5-4 所示。该 5 端元件有两个输入端、两个输出端和一个接地端，使用时外壳应接通大地。电路包括共模扼流圈（亦称共模电感） $L$ 、滤波电容  $C_1 \sim C_4$ 。 $L$  对差模骚扰不起作用，但当出现共模骚扰时，由于两个线圈的磁通方向相同，经过耦合后总电感量迅速增大，因此对共模骚扰呈现很大的感抗，使之不易通过，故称作共模扼流圈。它的两个线圈分别绕在低损耗、高导磁率的铁氧体磁环上，当有电流通过时，两个线圈上的磁场就会互相加强。 $L$  的电感量与 EMI 滤波器的额定电流  $I$  有关，参见表 5-2。需要指出，当额定电流较大时，共模扼流圈的线径也要相应增大，以便能承受较大的电流，此外，适当增加电感量，可改善低频衰减特性。 $C_1$  和  $C_2$  采用薄膜电容器，容量范围大致是  $0.01 \sim 0.47 \mu\text{F}$ ，主要用来滤除差模骚扰。 $C_3$  和  $C_4$  跨接在输出端，并将电容器的中点接地，能有效地抑制共模骚扰。 $C_3$  和  $C_4$  亦可并联在输入端，仍选用陶瓷电容，容量范围是  $2200\text{pF} \sim 0.1 \mu\text{F}$ 。为减小漏电流，电容量不得超过  $0.1 \mu\text{F}$ ，并且电容器中点应与大地接通。 $C_1 \sim C_4$  的耐压值均为 DC 630V 或 AC 250V。

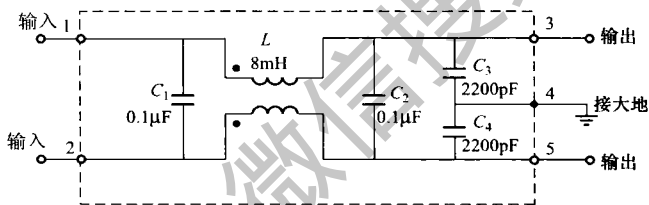


图 5-4 电磁骚扰滤波器的基本电路

表 5-2 电感量范围与额定电流的关系

额定电流 $I/\text{A}$	1	3	6	10	12	15
电感量范围 $L/\text{mH}$	8 ~ 23	2 ~ 4	0.4 ~ 0.8	0.2 ~ 0.3	0.1 ~ 0.15	0.0 ~ 0.08

图 5-5 示出一种两级复合式 EMI 滤波器的内部电路，由于采用两级（亦称两节）滤波，因此滤除骚扰的效果更佳。针对某些用户现场存在重复频率为几千赫兹的快速瞬态群脉冲骚扰的问题，国内外还开发出群脉冲滤波器（亦称群脉冲对抗器），能对上述骚扰起到抑制作用。

## 二、EMI 滤波器在开关电源中的应用

为减小体积、降低成本，单片开关电源一般采用简易式单级 EMI 滤波器，典型电路如图 5-6 所示。图 5-6 (a) 与图 5-6 (b) 中的电容器  $C$  能滤除差模骚扰，区别仅是图 5-6 (a) 将  $C$  接在输入端，图 5-6 (b) 则接到输出端。图 5-6 (c)、图 5-6 (d) 所示电路较复杂，抑制骚扰的效果更佳。图 5-6 (c) 中的  $L$ 、 $C_1$  和  $C_2$  用来滤除共模骚扰， $C_3$  和  $C_4$  滤除差模骚扰。 $R$  为泄放电阻，可将  $C_3$  上积累的电荷泄放掉，避免因电荷积累而影响滤波特性；断电后还能使电源的进线端 L、N 不带电，保证使用的安全性。图 5-6 (d) 则是把共模骚扰滤波电容  $C_3$  和  $C_4$  接在输出端。

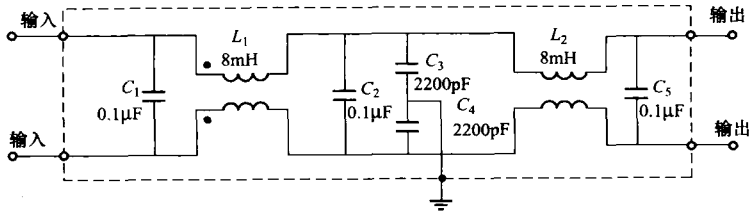


图 5-5 两级复合式 EMI 滤波器的内部电路

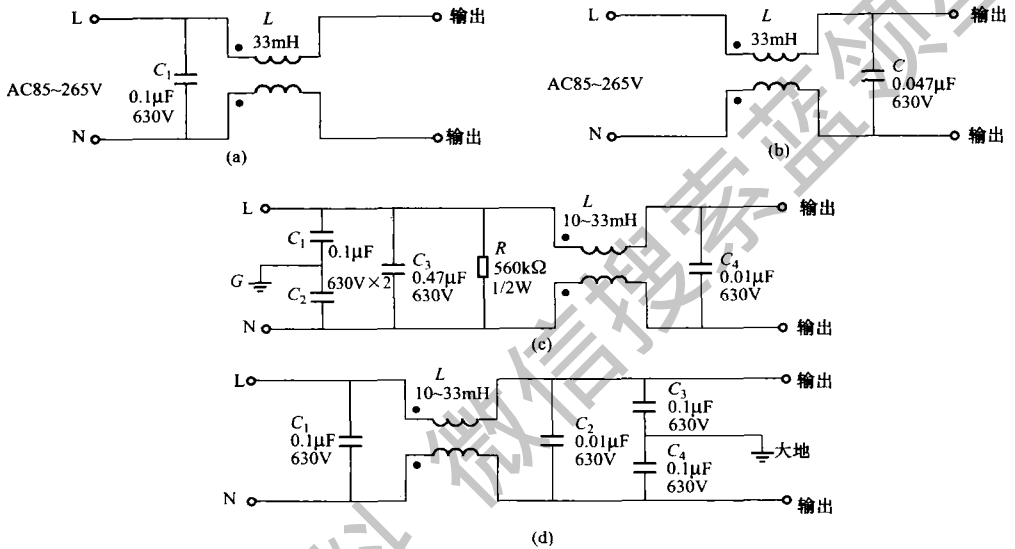


图 5-6 单片开关电源单级 EMI 滤波器典型电路

(a) 差模滤波器之一；(b) 差模滤波器之二；(c) 共模滤波器之一；(d) 共模滤波器之二

EMI 滤波器能有效抑制单片开关电源的电磁骚扰。图 5-7 中曲线 a 为加 EMI 滤波器时开关电源上 0.15 ~ 30MHz 传导骚扰的波形（即电磁骚扰峰值包络线）。曲线 b 是插入如图 5-6 (d) 所示 EMI 滤波器后的波形，能将电磁骚扰衰减 50 ~ 70dB $\mu$ V。显然，这种 EMI 滤波器的效果更佳。

### 三、EMI 滤波器的技术参数及测试方法

#### 1. 主要技术参数

EMI 滤波器的主要技术参数有：额定电压、额定电流、漏电流、测试电压、绝缘电阻、直流电阻、使用温度范围、工作温升  $T_r$ 、插入损耗  $A$ 、外形尺寸、质量等。上述参数中最重要的是插入损耗（亦称插入衰减），它是评价电磁骚扰滤波器性能优劣的主要指标。

插入损耗 ( $A$ ) 是频率的函数，用 dB 表示。设电磁骚扰滤波器插入前后传输到负载上的骚扰功率分别为  $P_1$ 、 $P_2$ ，有

$$A = 10 \lg(P_1/P_2)$$

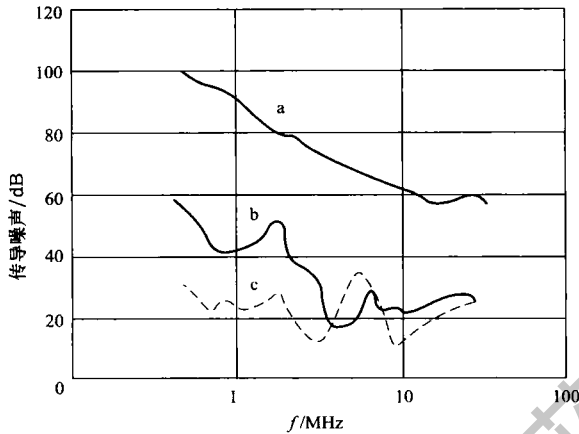


图 5-7 电磁骚扰滤波器插入前后骚扰功率的变化

假定负载阻抗在插入前后始终保持不变，则  $P_1 = V_{12}^2/Z$ ， $P_2 = V_2^2/Z$ 。式中： $V_1$  是噪声源直接加到负载上的电压； $V_2$  是在噪声源与负载之间插入电磁骚扰滤波器后负载上的骚扰电压，且  $V_2 \ll V_1$ ，代入上式中得到

$$A = 20 \lg(V_1/V_2)$$

插入损耗用分贝 (dB) 表示，分贝值愈大，说明抑制骚扰的能力愈强。鉴于理论计算比较烦琐且误差较大，通常是由生产厂家进行实际测量，根据骚扰频谱逐点测出所对应的插入损耗，然后绘出典型的插入损耗曲线，提供给用户。图 5-8 给出典型的插入损耗曲线。可见，该产品可将 1~30MHz 的骚扰电压衰减 65dB。

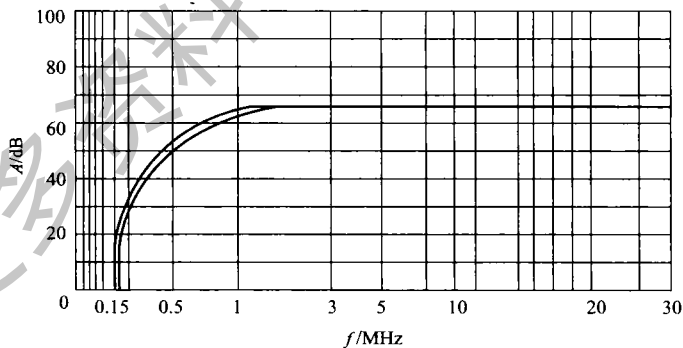


图 5-8 典型的插入损耗曲线

计算 EMI 滤波器对地漏电流的公式为

$$I_{LD} = 2\pi f C V_c$$

式中： $I_{LD}$  为漏电流； $f$  是电网频率。以图 5-4 为例， $f = 50\text{Hz}$ ， $C = C_3 + C_4 = 4400\text{pF}$ ， $V_c$  是  $C_3$ 、 $C_4$  上的压降，即输出端的对地电压，可取  $V_c \approx 220\text{V}/2 = 110\text{V}$ 。由上式不难算出，此时漏电流  $I_{LD} = 0.15\text{mA}$ 。 $C_3$  和  $C_4$  若选  $4700\text{pF}$ ，则  $C = 4700\text{pF} \times 2 = 9400\text{pF}$ ，

$I_{LD} = 0.32\text{mA}$ 。显然，漏电流与  $C$  成正比。对漏电流的要求是愈小愈好，这样安全性高，一般应为几百微安至几毫安。在电子医疗设备中对漏电流的要求更为严格。

需要指出，额定电流还与环境温度  $T_A$  有关。例如国外有的生产厂家给出下述经验公式

$$I = I_1 \times [(85 - T_A) / 45]$$

式中： $I_1$  是  $40^\circ\text{C}$  时的额定电流。举例说明，当  $T_A = 50^\circ\text{C}$  时， $I = 0.88I_1$ ；而当  $T_A = 25^\circ\text{C}$  时， $I = 1.15I_1$ 。这表明，额定电流值随温度的降低而增大，这是由于散热条件改善的缘故。

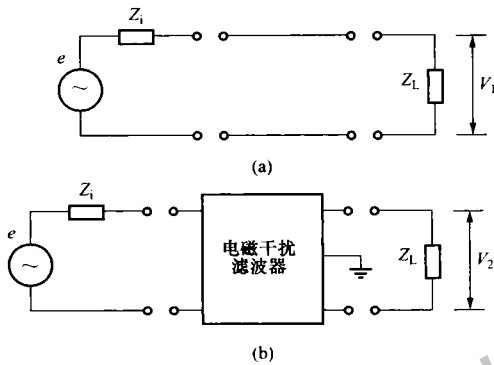


图 5-9 测量插入损耗的电路

(a) 插入前；(b) 插入后

## 2. 测量插入损耗的方法

测量插入损耗的电路如图 5-9 所示。 $e$  是噪声信号发生器， $Z_i$  是信号源的内部阻抗， $Z_L$  是负载阻抗，一般取  $50\Omega$ 。噪声频率范围可选  $10\text{kHz} \sim 30\text{MHz}$ 。首先要在不同频率下分别测出插入前后负载上的噪声压降  $V_1$ 、 $V_2$ ，再代入漏电流  $I_{LD}$  公式中计算出每个频率点的  $A$  值，最后绘出插入损耗曲线。需要指出，上述测试方法比较烦琐，每次都要拆装 EMI 滤波器，为此可用电子开关对两种测试电路进行快速切换。

## 第四节 如何确定在何种场合该选用哪种滤波器

电路设计人员如何确定在何种场合该选用哪种滤波器呢？

滤波器的选择看似神秘，但实质上并非如此。不过在很多场合，即使竭尽全力采取以下所述方法来选择，也还是需要试验多个滤波器后才能挑出最合适的一只。

那么，为什么要煞费苦心去正确的选择滤波器呢？按这里提供的准则来进行滤波器的筛选，至少可满足滤波器的正确尺寸和类型的要求，因此，试用滤波器仅仅是用一只滤波器替换另一只滤波器，同时检查传导及辐射发射，看哪只滤波器具有最佳的费效比。

如果在设计过程中没有足够的耐心去选择滤波器，最终证明最合适的滤波器会与产品的其他要求完全不兼容。要么滤波器太大或太重而不能安装在铸塑模机壳内，需要一笔昂贵的重新制造模具的费用；要么需要一种不易实现的安装方法；要么由于滤波器的泄漏电流，将使推向市场的产品存在安全隐患问题。那么，挑选合适的滤波器，电路设计人员如何确定在何种场合该选用哪种滤波器呢？

滤波器的选择看似神秘，但实质上并非如此。不过在很多场合，即使竭尽全力采取以下所述方法来选择，也还是需要实验多个滤波器后才能挑出最合适的一只。

### 一、滤波器有关指标的计算

通过将产品的发射频谱与相关的电磁兼容标准比较，可以估算用滤波器控制发射



所需要的衰减量。对于抗扰性控制，可以通过比较外部电磁骚扰（通常取自有关的电磁兼容抗扰度标准）与产品电子线路的敏感性以及骚扰期间希望达到的性能等级来估算一个粗略值。

当明确知道一个产品实际的发射或敏感性能时，就可采取精确的计算而不去进行估测。不过，如果不是在一个可控的  $50\Omega$  阻抗环境中工作，在购买滤波器时，厂家提供的产品指标是靠不住的。

## 二、阻抗问题

滤波器的工作原理是在射频电磁波的传输路径上形成很大的特性阻抗不连续，将射频电磁波中的大部分能量反射回骚扰源处。大多数滤波器的性能是在源和负载阻抗均为  $50\Omega$  条件下测得的，这使我们直接联想到极为重要的一点，这就是滤波器的性能在实际情况下不可能达到最佳。

考察一个典型的电源线滤波器，它安装在交流电源线与作为电子产品直流电源的交-直流变换器之间。白天，交流电源的阻抗在  $2\sim 2k\Omega$  间变化，取决于与它连接的负载以及所关心的频率。连接到电子设备的电源线特征阻抗大约在  $150\Omega$ ，当整流器在电源波形的尖峰附近导通时，相当于短路，而在其他时间，相当于开路。

滤波器参数是在  $50\Omega$  的源和负载阻抗的测试环境下获得的，因为大多数射频测试设备采用  $50\Omega$  的源、负载及电缆。这种方法获得的滤波器性能参数是最优化的，同时也是最具有误导性的。

因为滤波器由电感和电容组成的，因此这是一个谐振电路。其性能和谐振主要取决于源端及负载端的阻抗。事实上，一只价格昂贵且  $50\Omega/50\Omega$  性能优秀的滤波器可能在实际中的性能还不如一只价格较低且  $50\Omega/50\Omega$  性能较差的滤波器好。

## 三、电源线滤波器

图 5-10 给出了典型的单级电源线滤波器对源和负载的阻抗都很敏感，当工作在实际的源和负载阻抗条件下时，很容易产生增益，而不是衰减。这种增益通常出现在  $150kHz\sim 10MHz$  的频率范围内，幅度可以达到  $10\sim 20dB$ 。因此，在产品上安装一个不合适的滤波器后，可能会增加发射强度和/或使敏感性变得更糟。

图 5-11 所示为典型的两级电源线滤波器，可以使内部结点保持在相对稳定的阻抗上，因此对负载及源的阻抗依赖不是很大，可以提供接近  $50\Omega/50\Omega$  指标的性能。当然，这些滤波器体积更大，价格更高。为了解决阻抗问题，最好是购买生产厂家同时标明了在“匹配”的  $50\Omega/50\Omega$  测试系统中的指标和在“失配”条件下的指标的产品。失配的数据是在源阻抗为  $0.1$ ，负载阻抗为  $100\Omega$  的条件下及相反的条件下测得的。一个窍门是用所有这些曲线中的最坏情况形成一条衰减曲线图，并将其作为滤波器的技术指标。当采用

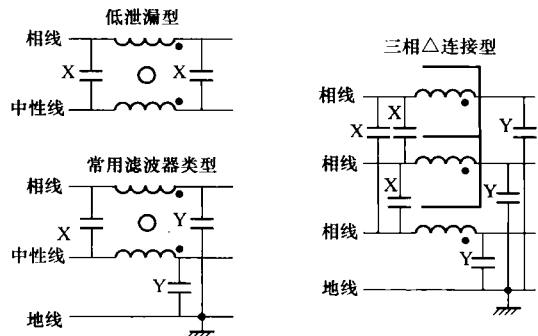


图 5-10 典型的单级电源线滤波器

这种方法来选择滤波器以满足产品的预期目的时，滤波器的性能通常能够达到希望的效果，甚至更好一些。

大多数电源线滤波器采用共模扼流圈和连接在相线间的 X 电容处理差模骚扰。如果滤波器用于解决开关电源、相位角功率控制器、电动机驱动器等电路产生的低频高强度骚扰问题，则通常需要比 X 电容所能提供的差模衰减更大的衰减，这时需要采用如图 5-12 所示的差模扼流圈。由于磁心会发生饱和现象，所以很难以较小的体积获得较大的电感量。这些滤波器一般体积比较大而且也比较昂贵。

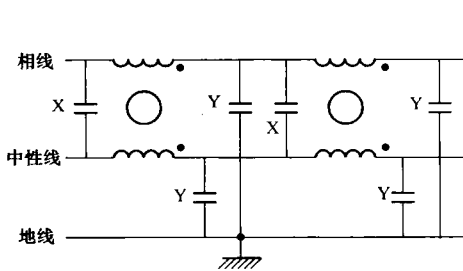


图 5-11 典型的两级电源线滤波器

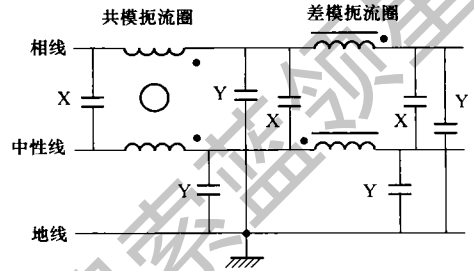


图 5-12 开关电源转换器上使用的典型滤波器

大多数电源线滤波器采用 Y 型电容，这些电容连接在相线与地线之间。为了不超过相关安全标准限定的地线允许泄漏值，这些电容的值大约在几 nF 左右。一般地，Y 电容应连接到噪声干扰较大的导线上（例如，仪表灵敏模拟电路中的电源线，开关电源中的整流器等）。

对于医疗设备，特别是与病人身体接触的，要求地线泄漏电流值相当低，因此使用任何一种 Y 型电容都是不行的。这时采用的滤波器需要更大的电感或采用多级级联，因此体积较大，价格较高（最好是在设备与病人相连的那一端采用电池供电，仅通过光耦或光纤与交流电源供电的设备相连）。

在较大的系统里，来自大量 Y 型小电容的地线泄漏会产生很大的地线电流，这样就会产生地线电压差，从而导致不同设备间的互连电缆上产生“嗡嗡”的交流声和瞬态高电平。现代最佳解决方案是采用等势三维地线搭接，但许多陈旧的设施中不能实现这一点。因此，决定用在大系统里的设备应使用 Y 电容很小或根本没有 Y 电容的滤波器。

最好是使用满足安全认证的电源线滤波器。这些滤波器的安全性、可靠性、温度范围、额定电压和电流以及恰当安全标准的应用均已由厂家认证通过。

#### 四、信号线滤波器

如果传导发射或辐射发射由不可避免的信号频谱引起，那么试图使用差模滤波器来减小这些发射并不是办法。不过对所关心的信号频谱范围内的频率，采用共模滤波器是可行的，因为有用的信号是差模而非共模。

信号线滤波器的技术指标中，一般都忽略了地线骚扰。驱动芯片会产生地线跳跃噪声，如果数字印制电路板的地线面与机壳间的射频搭接不好，便会在所有导线中产生大量的数字 0V 噪声，因此，外封装上标有低转换速率的驱动芯片仍可能产生高电平

的射频噪声。

低频模拟信号中使用的滤波器，尤其是当电子电路的灵敏度非常高时，需要采用如电源线滤波器一样的单级或多级电路。然而，在多数情况下，信号是数字化的或高电平模拟信号，对骚扰不很敏感，因此可采用  $R$ 、 $L$ 、 $C$ 、 $RC$ 、 $LC$  的 T 或  $\pi$  形滤波器，各种信号线滤波器如图 5-13 所示。

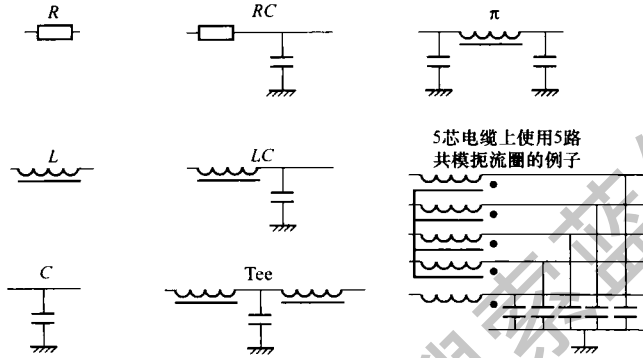


图 5-13 各种信号线滤波器

$R$  和  $L$  滤波器的基本工作原理是产生一个高阻抗以反射骚扰，但这通常仅能获得几个 dB 的衰减。当源和负载阻抗都较低时，这种滤波器是最适合的。 $L$  滤波器能产生谐振，因此最好由软铁氧体磁性材料做成（参见下述部分）。由于电阻中存在  $0.2\text{pF}$  左右的寄生旁路电容，因此  $R$  滤波器在高频时会失去滤波效能。

$C$  滤波器能产生一个低阻抗来反射骚扰，通常用在源和负载阻抗都比较高的场合。通常， $C$  滤波器的性能曲线看起来都是比较理想的，但实际上远不是这样。

具有较大  $R$  值的  $RC$  滤波器是比较理想的，因为它不会产生明显的谐振。但当信号频率在几 kHz 以上或传输率在  $\text{kB/s}$  以上的电路中，高  $R$  值（最好是取  $10\text{k}$  左右）是不适合的。

$LC$  的 T 和  $\pi$  形滤波器可以有更高的衰减值，但当它们连接到非  $50\Omega$  的源和负载阻抗的环境中时会发生谐振现象。这个问题可以通过在电感上装入铁氧体来解决。铁氧体在低频（有时可达  $10\text{MHz}$  左右）时呈电感特性，但在较高的频率处，它们失去了电感特性而表现出电阻特性。铁氧体磁珠在  $100\text{MHz}$  时的有效阻抗超过  $1\text{k}\Omega$ ，但直流时的阻抗则小于  $0.5\Omega$ ，因而在无用频率处呈现高阻状态，在有用频率处呈现低阻状态。现在可以采购到型号众多的 SMD 铁氧体磁珠来满足各种频谱的需要。

射频滤波器一个鲜为人知的特性就是当它不连接到良好的射频参考地时，其效果是很差的。唯一能够作为射频参考地的是 PCB 上的实心地平面、金属板或金属壳体（“法拉第笼”）。理想情况下，在被滤波的最高频率处，它们都不应有大于波长  $1/100$  的孔洞（空气中  $1\text{GHz}$  时  $3\text{mm}$ ，或者在 FR4 纤维玻璃板中为  $1.5\text{mm}$ ）。

滤波器中的电容与射频地之间的连线也应小于波长的  $1/100$ ，同时还要保证电感很低。这就是说，除非在极低的频率下，否则安全地的绿/黄色导线不能作为滤波器地线。例如，如果装有  $2.2\text{nF}$  Y 型电容的电源线滤波器通过一根  $10\text{cm}$  长的绿黄色导线接

地，那么，在 20MHz 以上的频率时，由于地线电感的影响，其 Y 型电容将失效。

在估计绿黄色导线地线的搭接性能时，可以假设导线的电感值约为  $1\text{nH}/\text{mm}$ 。滤波器唯一正确的连接是将滤波器壳壁直接与射频地参考面或壳体连接起来。当然，只要有直接的射频地线搭接，那么出于安全考虑，装入绿黄色导线也未尚不可。

如果滤波器要安装在 PCB 板上，其电容必须直接连接到地平面上。如果没有地平面，安装含有电容的滤波器是劳而无功的。如果滤波器安装在一个金属板或屏蔽壳体上，那么它必须是导电连接的，有时甚至有必要在滤波器安装面贴上一圈导电衬垫，以使滤波器壳体与其搭接的金属面间形成无缝隙的射频搭接。

军用信号滤波器一般属于 C 和  $\pi$  形，因为多数常见的军事设备都有一个很结实的、设计完善的射频地（金属浇注机箱）。因此，这种场合使用的滤波器一般不会受到射频地不良所带来的影响。

不过，对民用品、商业用品及工业制品来说，射频地的完整性通常是一个严重的问题，因为得处处考虑产品成本。因此，我发现在这种情况下，性能较好的信号线滤波器一般是 RC、LC 或 T 形的，将电阻或电感连接到外部导线上。这将使射频参考地线上的射频电流比 C 或  $\pi$  形滤波器产生的射频电流小得多。

如果一条电缆有多束芯线，通常最好的办法是将所有的芯线穿过一个共模扼流圈。如果减小敏感信号之间的串扰十分重要，则可以对芯线中各个信号分别采用共模扼流圈。图 5-13 表明用于五芯电缆的五路共模扼流圈的一个例子。表贴共模扼流圈在差不多 5mm 的正方体壳体内可达 8 路之多。

如果电源线滤波器不允许来自数字电路的 900MHz 谐波泄漏到电源线中，这时就应考虑滤波器和屏蔽体的优化配合。这些接近微波频率的谐波会使产品的辐射发射加强。

射频滤波器另一个鲜为人知的特性就是要将滤波器与屏蔽视为一个整体，两者相辅相成。错误的滤波器结构设计或安装方法很容易使产品辐射发射超标。

## 五、滤波器的结构和安装

如果欲在高频获得极佳的滤波性能，那么滤波器很容易由于其 PCB 走线或滤波与未滤波分界面上导线的射频泄漏而使其性能发生降级。许多工程技术人员对滤波器周围的射频泄漏疑惑不解，滤波和未滤波走线及导线必须尽可能地彼此远离，而且没有其他走线或导线穿过附近滤波/未滤波的边界线，通常，对滤波器未滤干净的残余泄漏采用屏蔽技术是非常必要的。

如果外部电缆滤波后进入具有地平面的 PCB 板或用作射频地的一个工业仪表面板，滤波器应安装在电缆进出 PCB 板或仪表面板的位置上，并且要直接连接到射频地线上。

如果外部电缆经滤波后进入屏蔽机柜，滤波器应安装在机柜的壁上，并且要在安装孔的周围一周与柜壁进行导电连接。隔离式滤波器是最好的选择（例如，穿心电容），但一般都比较贵而且难于安装。

市场上也可以采购某些型号的滤波连接器，比如 D 形连接器（通常只有  $1\text{nF}$  的电容，不过磁珠、T 和  $\pi$  形滤波器也是有效的）。

就电源线滤波器（通常适用于  $0\sim 400\text{Hz}$  的频率且性能基本不变）来说，面板安装的滤波器通常采用 IEC 插座。将这种金属外壳的带 IEC 插座的滤波器安装在屏蔽体上，

如果滤波器壳体上没有缝隙，并且按图 5-14 所示的办法将它四周电气连接到屏蔽金属件上，可在数十兆赫兹的频率范围内获得较好的性能。有些厂商仅一味追求滤波器能否在传导发射测试频率（达到 30MHz）范围内正常工作，这种滤波器的成本较低，但使滤波器的屏蔽完整性受到影响，从而使产品不能通过电磁兼容标准中的辐射发射试验。

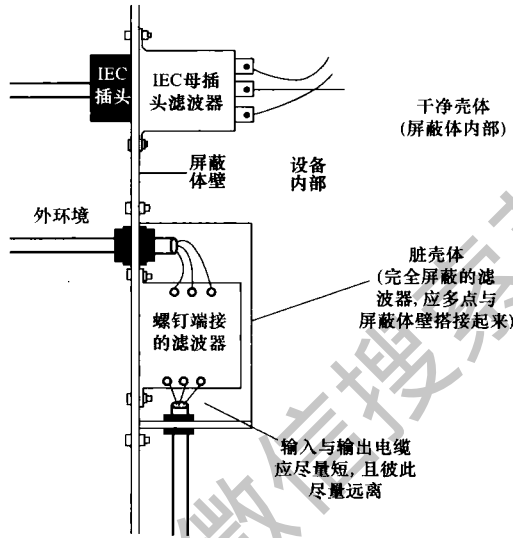


图 5-14 屏蔽体上电源线滤波器的安装方法

在大功率场合中，多数电源线滤波器采用螺钉接线方式，从而使隔板安装不可能。图 5-14 表明螺钉安装的滤波器采用“脏盒”方法，同时用一个外层屏蔽盒将其封装在一个屏蔽的“脏盒”内。即使脏盒中的输入和输出电缆很短而且彼此远离，高频仍然可以泄漏出去，因此需要对某一条电缆或所有电缆套装磁环来解决。

## Chapter 6

### 第六章

# 谐波抑制和功率因数校正设计实例

## | 第一节 交流参数稳压电源及其对谐波的抑制 |

随着电力电子技术的广泛应用，虽然带来了巨大的经济效益，但同时也带来了供电质量的下降，影响到许多对电能质量非常敏感用电设备。专家们一致认为，微电子仪器设备和计算机系统的故障，绝大多数都是由于供电质量的问题引起的，例如：冲击、功率因数低、电压骤降、谐波畸变、断电、闪变以及骚扰电压等，解决这些电能质量问题的方法很多，投入成本差别甚大，而交流参数稳压电源是解决电源骚扰比较有效的方法之一，并越来越受到关注，目前已广泛应用于通信基站、航天、核工业、铁路、医院、银行、财务证券、公安、部队等工矿企事业单位的大、中、小型计算机、计算机网络数控系统、程控系统、分析测量仪器、计量检验、复印机、医疗仪器设备等各种设备配套使用，取得了很好的效果。

### 一、交流参数稳压电源的基本原理及特点

#### 1. 交流参数稳压电源

又称恒压变压器（Constant Voltage Transformer）简称 CVT。

#### 2. 恒压变压器和普通变压器的主要区别

(1) 功能上，它是一个铁心一次、二次两绕组分开，但它不遵循输入和输出电压与一次、二次绕组匝数比例关系，输出电压不随输入电压变化而保持恒定。

(2) 恒压变压器磁分路铁心各段有饱和区和不饱和区。

(3) 具有升压谐振的并联电容和补偿绕组。

#### 3. 技术参数的主要特点

(1) 结构简单，无控制部件，仅由两个单体元件构成。

(2) 可靠性高，平均无故障工作时间是各种交流稳压电源中最高的。

(3) 电压稳定度高，稳压范围宽，从源电压效应看出，当输入电压变化  $\pm 20\%$  时，输出电压变化  $\pm 1.5\%$ ；当输入电压变化  $\pm 30\%$ ，输出电压变化  $\pm 3.5\%$ 。若适当选择

额定输出负载与实际负荷量比例，可以将稳压范围扩展到最佳状态，所以它特别适用于电网电压波动大的地区。

4. 抗骚扰性能

CVT 是稳压、隔离、变压三位一体的变压器，输入和输出完全隔离，对电网的脉冲骚扰信号具有良好的双向抑制和衰减作用，同时对电网的浪涌冲击、瞬时骤变、瞬间闪变、静电、落雷等骚扰都有良好的抗骚扰能力。

5. 反应时间快，在 40ms 以内

6. 过载自动保护

当输出功率超过额定值时，输出电压自动下降，保证用电设备安全，即使输出负载短路，也不致损坏，负载短路解除后会自动恢复输出电压；带负载开机或电网断后再复电，输出不会产生过电压，如有两倍电网电压（440V）短时冲击，输出也不会产生过电压冲击，从而确保用户设备的安全运行。

7. 波形失真小

由于其结构的特点，其输出波形极佳，总谐波失真度  $< 5\%$ ，特别失真度不受输入失真的影响，即使输入电压为方波，输出电压也为正弦波形或者说有“净化”作用。

二、抑制电网电压谐波的作用

对 2kVA、3kVA、5kVA 单相 CVT 进行抑制电压谐波的测量，结果如下：

1. 2kVA、3kVA、5kVA 输入、输出谐波畸变率（见表 6-1）

表 6-1 2kVA、3kVA、5kVA 输入、输出谐波畸变率

项目	2kVA		3kVA		5kVA	
	输入	输出	输入	输出	输入	输出
THDv%	27.3	2.1	36.6	4.1	36.3	5.0
V3%	25.7	1.2	35.6	1.5	35.8	3.5
V5%	7.9	0.8	3.3	1.1	2.5	1.6
V7%	3.5	0.3	2.9	1.9	2.6	1.7
V9%	1.5	1.5	1.5	2.5	1.7	1.8

2. 经 CVT 后电压谐波总畸变率下降率（见表 6-2）

表 6-2 经 CVT 后电压谐波总畸变率下降率

项目	2kVA	3kVA	5kVA
总畸变下降	92%	88.9%	86.2%
3 次下降率	95.3%	95.7%	90.2%
5 次下降率	89.8%	66.6%	36.0%
7 次下降率	91.4%	34.5%	34.6%
9 次下降率	—	—	—

从表 6-2 得知：

(1) CVT 对 3~7 次谐波有明显的抑制作用，而随着容量增加而抑制效果逐渐减少，对大于 7 次以上谐波几乎没有抑制作用，并有放大的趋势。

(2) 2kVA、3kVA、5kVA 的 CVT 对三次谐波抑制特别明显，下降率都达到 90% 以上，这就给 CVT 的应用提供广阔的前景，特别在银行、财税、金融、铁路、医院、办公大楼等，这些场合中大量使用家用电器、节能灯、计算机等用电设备都会产生大量 3 次谐波电流，使中线电流大大超标，不但会使用电设备不正常，也给供电安全带来隐患，使用 CVT 将会大大降低 3 次谐波，从而降低了中线电流，不但可使用电设备正常运行，同时对安全供电有积极的意义。

### 三、交流参数稳压电源的应用

一切需要“稳压”又要“洁净化”的用电设备，均能使用交流参数稳压电源 (CVT)。当供电线路有中频炉负载，使复印机工作不正常；当 50 多台电脑房 3 次谐波引起中线电流达到 46A，电源不正常无法开机；当彩色 B 超电源受到骚扰，图像不清晰产生伪影；当进口法国一条生产线，控制板受电源骚扰经常烧坏，进口设备工作不正常等。这些设备配上参数稳压电源后就能正常工作。可以看出，CVT 是一种抗骚扰强、稳定可靠的“绿色电源”。

## | 第二节 电气设备的骚扰及其抑制 |

随着电力电子技术的发展，供电系统中增加了大量的非线性负载，特别是静止变流器，从低压小容量家用电器到高压大容量用的工业交、直流变换装置，应用广泛。由于静止变换器是以开关方式工作的，会引起电网电流、电压波形发生畸变，使高次谐波显著增加。尽管供电系统中电弧炉、电焊机、变压器、旋转电动机、荧光灯等其他非线性负载都会在电网中产生不同频率和幅值的高次谐波，但静止变流器产生的高次谐波最为严重，成为电网中的“公害”。

### 一、高次谐波产生的主要原因

#### 1. 整流器

作为直流电源装置，整流器广泛应用于各种场合。在整流装置中，交流电源的电流为矩形波，该矩形波为工频基波电流波形和奇数倍频率的高次谐波电流波形的合成波形。

#### 2. 交流调压器

交流调压器多用于调光装置、电阻炉和感应电动机等工业设备的电力调整。交流电力调压器产生的谐波次数与整流器基本相同。

#### 3. 频率变换器

频率变换器是 AC-AC 变换器的代表设备。当用作电动机的调速装置时，它含有随输出频率变化的边频带，由于频率连续变化，出现的谐波含量比较复杂。

#### 4. 通用变频器

通用变频器的输入电路通常由二极管全桥整流电路和直流侧电容器所组成，这种



电路的输入电流波形随阻抗的不同相差很大。在电源阻抗比较小的情况下，其波形为窄而高的瘦长型波形；反之，当电源阻抗比较大时，其波形为矮而宽的扁平型波形。

#### 5. 高频开关电源

除了上述典型变流装置会产生大量的谐波以外，近年来彩电、个人电脑、电池充电器等装置的迅速普及，使得电容滤波的整流电路迅猛增加。对其交流侧谐波的分析已经开始成为谐波源分析领域关注的焦点之一。

### 二、高次谐波的危害

#### 1. 对电力电容器的影响

由于电容器的容抗与频率成反比，因此在高次谐波电压作用下的容抗要比在基波电压作用下的容抗小得多，从而使谐波电流的波形畸变更比谐波电压的波形畸变大得多，即便电压中谐波所占的比例不大，也会产生显著的谐波电流。特别是在发生谐振的情况下，很小的谐波电压就可引起很大的谐波电流，使电容器成倍地过负荷，导致电容器因过流而损坏。

#### 2. 对旋转电动机的影响

谐波电压或电流会在电动机的定子绕组、转子回路以定子和转子铁心中引起附加损耗。由于涡流和集肤效应的关系，定子和转子导体内的这些附加损耗要比直流电阻引起的损耗大。

另外，谐波电流还会增大电动机的噪声和产生脉动转矩。

#### 3. 对输电系统的影响

谐波电流一方面在输电线路路上产生谐波电压，另一方面增加了输电线路上的电流有效值，从而引起附加输电损耗。据有关资料介绍，谐波的影响将使电缆的使用寿命平均下降约60%。

#### 4. 对变压器的影响

变压器在高次谐波电压的作用下，将产生集肤效应和邻近效应。在绕组中引起附加铜耗，同时也使铁耗相应增加。另外，3的倍数次零序电流会在绕组内产生环流，这一额外的环流可能会使绕组电流超过额定值。对于带不对称负载的变压器来说，如果负载电流中含有直流分量，会引起变压器的磁路饱和。从而会大大增加交流励磁电流的谐波分量。

#### 5. 对继电保护、自动装置的影响

谐波能够改变保护继电器的动作特性，这与继电器的设计特点和原理有关。当有谐波畸变时，依靠采样数据或过零工作的数字继电器容易产生误差。高次谐波会使保护装置失灵和动作不稳定。

#### 6. 对电力测量的影响

测量仪表是在纯正弦波情况下进行校验的，电能表对设计参数以外的频率的响应不灵敏，频率越高，误差越大，而且为负误差，当频率约为1000Hz时，电能表将会停止转动。

#### 7. 对通信的骚扰

供电系统中的静止变流器在换相期间电流波形发生急剧变化，该换相电流会在正

常供电电压中注入一个脉冲电压，该脉冲电压所包含的谐波频率较高，甚至达到1MHz，因而会引起电磁骚扰。它对通信线路、通信设备会产生很大的影响。

### 三、抑制高次谐波的方法

为了保证供电质量，防止谐波的各种危害，必须采取措施来抑制供电系统中的高次谐波。目前国内外主要从高次谐波发生源、配电系统以及谐波抑制装置三方面来抑制高次谐波。

静止变流器本身可以表示为产生谐波电流的恒流源。与电源阻抗相比，相对减小补偿装置的阻抗就可以减小流向电源的高次谐波电流和减小母线上的高次谐波电压（畸变电压）。高次谐波的骚扰取决于流向电源的高次谐波电流或畸变电压的大小，因此抑制高次谐波从根本上就是要降低流向电源的高次谐波电流。抑制高次谐波的方法主要有两种：① 减小的方法，即无源滤波方法，它是利用  $L-C$  无源滤波器谐振特性，在阻抗分流回路中形成低阻抗元件，从而减小流向电网的高次谐波电流；② 让补偿装置提供反相的高次谐波电流，以抵消静止变流器所产生的高次谐波电流，即有源滤波方法。

#### 1. $LC$ 无源滤波器

(1)  $LC$  无源滤波器的结构和特性。滤波器的品质因数  $Q$  确定了调谐的锐度。高  $Q$  型滤波器的典型值在 30 ~ 60 之间，它一般用于消除特定次数的谐波。低  $Q$  型滤波器的典型值在 0.5 ~ 5 之间，它在很宽的频率范围内呈现为低阻抗，可以抑制多个频率的谐波。

(2)  $LC$  无源滤波器的不足之处。目前实际装置中大都采用  $LC$  无源滤波器，它在吸收高次谐波的同时还具有改善负载功率因数的功能，但这种滤波器还存在一些不足之处。

1) 由于调谐偏移和残余电阻的存在。调谐滤波器的阻抗等于零的理想条件是不可能出现的，阻抗的变化大大妨碍了滤波效果，并且还存在着滤波器过负荷的可能性。

2) 随着电源侧谐波发生源的增加，可能会引起滤波器的过负荷。

3) 根据高次谐波次数的多少，需设置多个  $LC$  滤波电路，并且当滤波器投入运行之后，如果高次谐波的次数和大小发生了变化，便会影响滤波效果。

4) 同一系统内，在装有很多滤波器的情况下，欲取得高次谐波流入的平衡是很困难的。

5)  $LC$  滤波器电路会因系统阻抗参数变化而发生与系统并联谐振问题，从而使装置无法运行。

6) 消耗大量的有色金属，体积大，占地面积大。

#### 2. 有源电力滤波器

(1) 有源电力滤波器的工作原理和基本结构。有源电力滤波器的基本工作原理是由 HSasaki 和 HMachida 于 1971 年首先提出的。有源电力滤波器向电网注入一个与负载谐波电流幅值相等、相位相反的电流，从而抵消了电网中的谐波电流。1976 年，LGyugyi 和 ECStyaula 提出了用 PWM 逆变器构成的有源电力滤波器。这些采用 PWM 逆变器构成的有源电力滤波电路现已成为有源电力滤波器的基本结构。电压型逆变器按

照要求控制输出电压，向电网提供准确的电流。电流型逆变器将直流电流（DC）调制成脉冲列（AC），该脉冲列通过交流输出侧的滤波器解调成准确的电流。电流型逆变器的直流电流必须与最大补偿电流相匹配。电流型逆变器的缺点是损耗大，需要解调滤波器，因此通常不采用电流型逆变器，而采用电压型逆变器。

(2) 有源电力滤波器的优点。

- 1) 作为高次谐波电流源，不受系统阻抗的影响。
- 2) 没有共振现象，系统结构的变化不会影响补偿效果。
- 3) 原理上比 LC 滤波器更为优越，用一台装置就能完成各次谐波的补偿。
- 4) 即使高次谐波的频率发生变化，也能准确地补偿。
- 5) 由于装置本身能完成输出限制，因此即使高次谐波量增大也不会过载。
- 6) 其规格确定与电源系统的条件基本无关，这对于高次谐波补偿是一个很大的优点。

### 3. 单位功率因数变流器

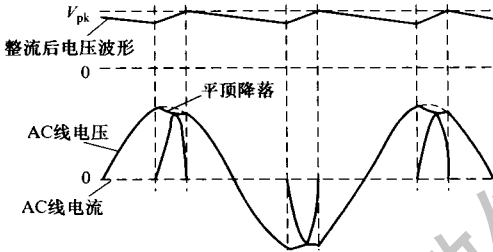
开发新型交流器，使其不产生谐波且功率因数为 1。这种变流器称为单位功率因数变流器（Unity Power Factor Converter）。高功率因数变流器可近似看成单位功率因数变流器，也有人称之为采用功率因数校正（Power Factor Correction, PFC）技术的变流器。大容量变流器提高功率因数和减少谐波的主要方法是采用多重化技术。其中，如果要求总功率因数为 1，甚至提供超前的无功功率，则一般需使用自换相变流器。多重化技术如果能再配合多电平技术和 PWM 控制技术，可获得更为理想的效果。中等容量（10kVA 到几百千伏安）的单位功率因数变流器主要采用 PWM 整流技术，一般需要使用自关断器件。对电流型整流器，可直接对各个电力半导体器件的通断进行 PMM 调制，使得输入电流为接近正弦且与电源电压同相的 PWM 波形，从而得到接近于 1 的功率因数。对电压型整流器，需要将整流器通过电抗器与电源相连，有两类控制方法：① 直接对整流器进行 PWM 调制，使其输入端电压为接近正弦的 PWM 波形，并保持一定的相位，可使通过电抗器输入的电流为与电源电压同相的正弦波；② 检测输入电流，通过电流反馈信号对整流器进行跟踪型 PWM 调制，达到控制输入电流波形和相位的目的。PWM 整流器与 PWM 逆变器用直流储能元件联结起来，可构成理想的四象限交流调速用变流器，有人称之为双 PWM 变流器。这种变流器不但输出电压电流均为正弦波，输入电流也为正弦波且功率因数为 1，必要时还可为其他负载提供无功功率补偿，而且能量转换效率高，可实现能量的双向传送（即可实现再生制动）。国外某些公司已有采用这种技术的实用化产品推出。小容量的整流器为实现单位功率因数，除也可采用 PWM 整流技术外，还可采用二极管整流加 PWM 斩波的方式。这一方式在各种开关电源中有非常广泛的应用前景，必将对谐波污染的治理做出巨大的贡献。这种整流器中能量只能单方向流动，即从交流侧流向直流侧，因而如果负载是驱动电动机的逆变器，则无法实现再生制动。目前，在单相电路中性能较为理想，已能做到满负载情况下输入电压在 85 ~ 265V 之间时电流的总谐波畸变率小于 5%，已有商业化的专用控制芯片面市，并且与主电路封装在一起成为小功率开关电源带功率因数校正的输入模块。对三相电路来说，目前其输入电流的波形却不如单相电路那样理想，还有待进

一步研究。

还有其他形式的变流器也可实现接近于 1 的功率因数，如矩阵式变频器、谐振交流中间环节的变频器等，特别是矩阵式变频器，它是在传统的周波变流器基础上发展而来的交-交直接变频器，却可以输出比输入频率还高的交流电压，并且能实现能量的双向流动。

### | 第三节 电视机的谐波电流和抑制技术 |

国家标准 GB 17625.1—1998《低压电器及电子设备发出的谐波电流限值（设备每相输入电流 $\leq 16A$ ）》对谐波电流限值作了规定。电视机如要通过 CCC 认证或 CE 认证也必须符合该标准的要求。对于阻性负载、感性负载或容性负载以及它们的线性组合而成的网络其电流为



$$i = I \sin(\omega t \pm \varphi)$$

这类负载的电流波形仍为正弦波，其谐波电流应为零。现在我们正广泛使用的一些具有整流电路的电子产品如彩色电视机、显示器、微机等产品的电流波形却与之不同。这类用电器具的电压和电流之间的关系更为复杂，图 6-1 所示是整流电路典型的电压电流波形。

图 6-1 整流电路典型的电压电流波形

其电流仅在线电压达到峰值前后的一段时间内不为零，在其他时间则电流为零。这种电流波形往往符合标准 GB 17625.1—1998 中的 D 类波形，由于其是周期与电源周期相同的电流脉冲，因而具有丰富的谐波分量。

电源电路会引起这种电流波形的必要因素有两个：① 要有整流电路；② 整流后有大的滤波电容。整流电路中的二极管起着开关作用，当电源电压大于滤波电容两端的电压时，二极管导通，供电电源对电容充电并提供负载电流，其余时间二极管截止，负载依靠电容的储能供电，表现在供电电源一侧的电流为零。如图 6-2 所示为一个简单的能产生 D 类波形的电路。峰值电流的大小与滤波电容和负载的大小有关。

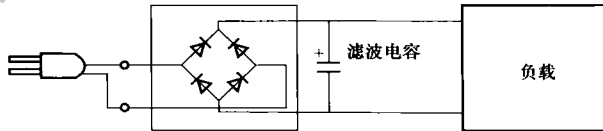


图 6-2 简单的能产生 D 类波形的电路

实际上，图 6-2 所示的整流方法使得用电器具仅在电源瞬时电压处于峰值附近，电源瞬时电压超过电容两端电压时才从电网汲取电流，这就形成了在电源电压峰值附近，与电压周期相同的高峰值充电电流脉冲。这种电源电路在电网中引起了较高的电流谐波，并使得功率因数降低。功率因数通常在 0.5 左右，这样视在功率比实际功率

大得多。

### 一、非正弦波形的功率消耗

对于电压和电流波形为正弦波，假如功率因数为  $\cos \varphi$ ，则瞬时功率  $p(t)$  和平均功率  $p$  由下式计算得出

$$p(t) = V \cos(\omega t) \times I \cos(\omega t - \varphi)$$

$$p(t) = \frac{V I [\cos \varphi + \cos(2\omega t - \varphi)]}{2}$$

$$p = VI \cos \varphi$$

对于非正弦电压、电流波形利用傅里叶变换可将瞬时电压和电流波形表达成各种谐波分量的和

$$V(t) = \sqrt{2} \times \sum_{h=1}^{\infty} V_h \times \sin(h\omega t + \alpha_h)$$

$$I(t) = \sqrt{2} \times \sum_{h=1}^{\infty} I_h \times \sin(h\omega t + \beta_h)$$

式中： $V(t)$  和  $I(t)$  为电压电流的瞬时值； $V_h$  和  $I_h$  为电压和电流的有效值； $\alpha_h$  和  $\beta_h$  为电压和电流的相位。所以实际功率可以表达为基波的实际功率  $P_1$  和谐波的实际功率

$P_H$  之和  $P = P_1 + P_H$ 。这里  $P_1 = V_1 I_1 \cos \varphi_1$ ， $\varphi_1 = \alpha_1 - \beta_1$  和  $P_H = \sum_{h=2}^{\infty} V_h I_h \cos \varphi_h$ ， $\varphi_h = \alpha_h - \beta_h$ 。

所以非正弦波信号的功率由基波信号的功率和各次谐波信号的功率和组成，由上述公式可以看出只有谐波的电压、电流均存在的情况下，谐波的功率才不为零。在谐波测试系统中，由于测试功率源为纯净的电压源，在这种条件下用电能表测得的实际消耗功率仅是基波的功率。

谐波电流的大小可用方均根值来表示为

$$I = \sqrt{\frac{1}{T} \int_0^T I(t)^2 dt}$$

基波的功率除以均方根电流与电压的乘积可得到非正弦电流情况下的功率因数  $PF$ 。所以由谐波电流引起的功率因数降低并不是由电压、电流相位差引起的而是由于电流波形的畸变引起的。

### 二、减小谐波电流的措施

目前常用的减小电流谐波的措施主要有两种：① 在电源电路中串联扼流电感器，电感器成本低，生产工艺简单，可靠性好，因而在电视机中得到广泛应用；② 利用功率因数校正电路来达到改善电流波形的目的，采用该电路的好处是功率因数基本上能达到 1，但是其成本较高，生产、调试等工艺过程比前者复杂。其应用电路在其生产公司的技术资料中已有详细的介绍，而本文主要介绍抑制电感器的应用方法。

目前常用的谐波抑制电感器外形如同变压器，铁心呈“目”字形，一般由两个基本相同的绕组组成。外层铁心组成封闭的磁路，有减小漏磁的作用。谐波抑制电感器有三种应用方法，如图 6-3 所示为一种典型的应用电路。

另外谐波抑制电感器还可以用在 EMI 滤波器前，此时应注意由于电路振荡容易引起高次谐波电流不合格，如高次谐波电流过大则可通过调节 EMI 滤波器的参数或附加

吸收电路来消除振荡；第三种使用方法是将谐波抑制电感器串联在桥式整流电路与电容器中间。第一种和第三种应用方法均不易产生高次谐波电流不合格现象，使用起来方便可靠，大量生产时产品性能的一致性较好。

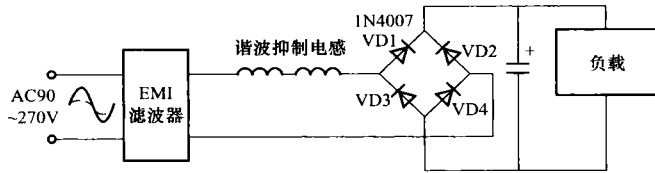


图 6-3 谐波抑制电感器典型的应用电路

### 三、谐波抑制电感器的的工作原理

当电源电压超过滤波电容两端的电压时，电源通过整流电路向电容充电，这时的充电峰值电流大而且持续的时间短，未加谐波抑制电感时的电压电流波形如图 6-4 所示。当加入一个合适的电感器后，由于电感具有阻止电流突变的作用使得峰值电流减小为原来的一半，持续时间增长，加谐波抑制电感时的电流波形如图 6-5 所示。

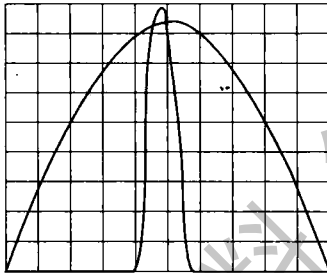


图 6-4 未加谐波抑制电感时的电压电流波形



图 6-5 加谐波抑制电感时的电流波形

所以电感器抑制电流谐波的原理在于电感本身的特性，在电路中串联接入电感器后由于电感中的电流不能突变，使电路中的电流变化变缓，充电时间变长，从而使电源电流中的谐波分量减小。

图 6-6 所示为谐波抑制电感在图 6-7 所示电路中的电流和电压波形图。上面的波形为流过电感的电流波形，下面的波形为电感两端的电压波形。当电感中的电流增加时，电感产生与电源电压反向电压从而使电感中电流增加的幅度减缓，当电源电压瞬时值下降时，电感中的电流减小，此时电感产生一个较高的反向电压以阻止电流的减小。图 6-7 所示波形为电源电压和电感产生的反向电压叠加以后的电压波形，由图 6-7 可以看出装有电感的电源整流滤波电路两端的电压峰值比原来低，持续时间比原来长，使得电流的峰值下降，电流脉冲宽度增长，峰值出现的时间比无电感时滞后。

电流谐波的大小与所用的电感量有关，电感越大，谐波抑制得愈充分，但太大的电感会引起其他如电源适应性变差、电感发热、成本增加等一系列问题。所以一般选择在实际应用电压和功率范围内刚好能符合要求的电感量最小的电感器作为谐波抑制器。

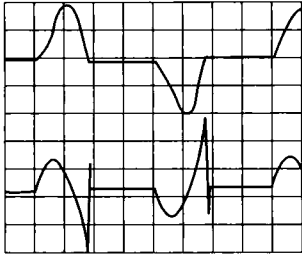


图 6-6 电感时的电压电流波形

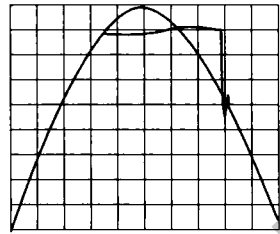


图 6-7 电源电压和电感产生的反向电压叠加以后的电压波形

#### 四、谐波抑制电感器使用时应注意的问题

使用谐波抑制电感器时应注意以下几个问题：

(1) 低电压适应能力。电感器串联接入电路以后，电感两端有一定的电压降，从而使得加到整流电路的电压比原来的电压低。这样会使电视机的最低可工作电压有所提高。

(2) 电感器的功率适应能力。即使电视机的尺寸相同，不同品牌、不同线路的电视机的功率都有可能不同，有时甚至相差很大。低功率时要求的电感量要大一些，功率大时电感量可以小一些。所以选用电感器时应考虑电视机的功率变化范围，电感器的绕组线径和温升等情况。

(3) 交流哼声。电感器工作在 50Hz 交流情况下，生产工艺的缺陷会引起哼声。磁饱和时哼声还会更严重。

(4) 电感器的漏磁。电视机对外磁场很敏感，电感器的漏磁会使图像质量下降，影响使用。所以在设计时应应对电感器的漏磁提出要求，特别是对无磁屏蔽层的电感器更应采取措施减少磁场对电视机质量的影响。

(5) 抗机械振动能力。由于电感器的质量一般都比较重，在安装时要考虑结构方面的问题，避免机器在受到振动后失效。

(6) 电感器的磁饱和。电感器磁饱和以后谐波抑制能力下降、温升提高并可能会伴随交流哼声。由于电视机的设置不同，其功率消耗会有所不同，如电感器设计的适用电视机功率范围不足的话极有可能使扼流电感工作在磁饱和状态，从而引起上述问题。

电视机电源中的电流波形是与电源电压周期相同的非正弦波形，具有真有效值测量功能的仪器才能对这种波形的电参数进行准确测量。用电感器或者说扼流圈来抑制谐波电流是一种比较简便、实用的方法。虽然电感器安装方式有多种，但其实质是一样的。

### | 第四节 开关电源技术发展过程中存在的问题及其分析 |

20 世纪 60 年代，开关电源的问世，使其逐步取代了线性稳压电源和 SCR 相控电源。40 多年来，开关电源技术有了飞速发展和变化，经历了功率半导体器件、高频化

和软开关技术、开关电源系统的集成技术三个发展阶段。功率半导体器件从双极型器件（BPT、SCR、GTO）发展为MOS型器件（功率MOSFET、IGBT、IGCT等），使电力电子系统有可能实现高频化，并大幅度降低导通损耗，电路也更为简单。

自20世纪80年代开始，高频化和软开关技术的开发研究，使功率变换器性能更好、质量更轻、尺寸更小。高频化和软开关技术是过去20年国际电力电子界研究的热点之一。20世纪90年代中期，集成电力电子系统和集成电力电子模块（IPEM）技术开始发展，它是当今国际电力电子界急待解决的新问题之一。

### 一、功率半导体器件性能

1998年，Infineon公司推出冷MOS管，它采用“超级结”（Super-Junction）结构，故又称超结功率MOSFET。工作电压600~800V，通态电阻几乎降低了一个数量级，仍保持开关速度快的特点，是一种有发展前途的高频功率半导体器件。

IGBT刚出现时，电压、电流额定值只有600V、25A。很长一段时间内，耐压水平限于1200~1700V，经过长时间的探索研究和改进，现在IGBT的电压、电流额定值已分别达到3300V/1200A和4500V/1800A，高压IGBT单片耐压已达到6500V，一般IGBT的工作频率上限为20~40kHz，基于穿通（PT）型结构应用新技术制造的IGBT，可工作于150kHz（硬开关）和300kHz（软开关）。IGBT的技术进展实际上是通态压降，快速开关和高耐压能力三者的折衷。随着工艺和结构形式的不同，IGBT在20年历史发展进程中，有以下几种类型：穿通（PT）型、非穿通（NPT）型、软穿通（SPT）型、沟槽型和电场截止（FS）型。碳化硅SiC是功率半导体器件晶片的理想材料，其优点是：禁带宽、工作温度高（可达600℃）、热稳定性好、通态电阻小、导热性能好、漏电流极小、PN结耐压高等，有利于制造出耐高温的高频大功率半导体器件。

可以预见，碳化硅将是21世纪最可能成功应用的新型功率半导体器件材料。

### 二、开关电源功率密度

提高开关电源的功率密度，使之小型化、轻量化是人们不断努力追求的目标。电源的高频化是国际电力电子界研究的热点之一。电源的小型化、减轻质量对便携式电子设备（如移动电话，数字相机等）尤为重要。使开关电源小型化的具体办法有：

（1）高频化。为了实现电源高功率密度，必须提高PWM变换器的工作频率、从而减小电路中储能元件的体积质量。

（2）应用压电变压器。应用压电变压器可使高频功率变换器实现轻、小、薄和高功率密度。压电变压器利用压电陶瓷材料特有的“电压-振动”变换和“振动-电压”变换的性质传送能量，其等效电路如同一个串并联谐振电路，是功率变换领域的研究热点之一。

（3）采用新型电容器。为了减小电力电子设备的体积和质量，须设法改进电容器的性能，提高能量密度，并研究开发适合于电力电子及电源系统用的新型电容器，要求容量大、等效串联电阻ESR小、体积小等。

### 三、高频磁元件与同步整流技术

电源系统中应用大量磁元件，高频磁元件的材料、结构和性能都不同于工频磁元件，有许多问题需要研究。对高频磁元件所用磁性材料有如下要求：损耗小，散热性



能好，磁性能优越。适用于兆赫级频率的磁性材料为人们所关注，纳米结晶软磁材料也已开发应用。

高频化以后，为了提高开关电源的效率，必须开发和应用软开关技术。它是过去几十年国际电源界的一个研究热点。对于低电压、大电流输出的软开关变换器，进一步提高其效率的措施是设法降低开关的通态损耗。例如同步整流 SR 技术，即以功率 MOS 管反接作为整流用开关二极管，代替肖特基二极管（SBD），可降低管压降，从而提高电路效率。

#### 四、分布电源结构

分布电源系统适合于用作超高速集成电路组成的大型工作站（如图像处理站）、大型数字电子交换系统等的电源，其优点是：可实现 DC/DC 变换器组件模块化，容易实现  $N+1$  功率冗余，提高系统可靠性，易于扩增负载容量，可降低 48V 母线上的电流和电压降，容易做到热分布均匀、便于散热设计，瞬态响应好，可在线更换失效模块等。

现在分布电源系统有两种结构类型：① 两级结构；② 三级结构。

#### 五、PFC 变换器

由于 AC-DC 变换电路的输入端有整流元件和滤波电容，在正弦电压输入时，单相整流电源供电的电子设备，电网侧（交流输入端）功率因数仅为 0.6~0.65。采用 PFC（功率因数校正）变换器，网侧功率因数可提高到 0.95~0.99，输入电流 THD 小于 10%。既治理了电网的谐波污染，又提高了电源的整体效率。这一技术称为有源功率因数校正（APFC），单相 APFC 国内外开发较早，技术已较成熟；三相 APFC 的拓扑类型和控制策略虽然已经有很多种，但还有待继续研究发展。

一般高功率因数 AC/DC 开关电源，由两级拓扑组成，对于小功率 AC-DC 开关电源来说，采用两级拓扑结构总体效率低、成本高。

如果对输入端功率因数要求不特别高时，将 PFC 变换器和后级 DC/DC 变换器组合成一个拓扑，构成单级高功率因数 AC/DC 开关电源，只用一个主开关管，可使功率因数校正到 0.8 以上，并使输出直流电压可调，这种拓扑结构称为单管单级，即 S4PFC 变换器。

#### 六、电压调节器模块 VRM

电压调节器模块是一类低电压、大电流输出 DC/DC 变换器模块，向微处理器提供电源。现在数据处理系统的速度和效率日益提高，为降低微处理器 IC 的电场强度和功耗，必须降低逻辑电压，新一代微处理器的逻辑电压已降低至 1V，而电流则高达 50~100A，所以对 VRM 的要求是：输出电压很低、输出电流大、电流变化率高、快速响应等。

#### 七、全数字化控制

电源的控制已经由模拟控制，模数混合控制进入到全数字控制阶段。全数字控制是一个新的发展趋势，已经在许多功率变换设备中得到应用。

但是过去数字控制在 DC-DC 变换器中用得较少。近两年来，电源的高性能全数字控制芯片已经开发，费用也已降到比较合理的水平，欧美已有多家公司开发并制造出开关变换器的数字控制芯片及软件。

全数字控制的优点是：数字信号与混合模数信号相比可以标定更小的量，芯片价格也更低廉；对电流检测误差可以进行精确的数字校正，电压检测也更精确；可以实现快速、灵活的控制设计。

## 八、电磁兼容性

高频开关电源的电磁兼容（EMC）问题有其特殊性。功率半导体开关管在开关过程中产生的  $di/dt$  和  $dv/dt$  引起强大的传导电磁骚扰和谐波骚扰。有些情况还会引起强电磁场（通常是近场）辐射。不但严重污染周围电磁环境，对附近的电气设备造成电磁骚扰，还可能危及附近操作人员的安全。同时，电力电子电路（如开关变换器）内部的控制电路也必须能承受开关动作产生的 EMI 及应用现场电磁噪声的骚扰。上述特殊性，再加上 EMI 测量上的具体困难，在电力电子的电磁兼容领域里，存在着许多交叉科学的前沿课题有待人们研究。国内外许多大学均开展了电力电子电路的电磁骚扰和电磁兼容性问题的研究，并取得了不少可喜成果。近几年研究成果表明，开关变换器中的电磁噪声源，主要来自主开关器件的开关作用所产生的电压、电流变化。变化速度越快，电磁噪声越大。

## 九、设计和测试技术

建模、仿真和 CAD 是一种新的设计工具。为仿真电源系统，首先要建立仿真模型，包括电力电子器件、变换器电路、数字和模拟控制电路以及磁元件和磁场分布模型等，还要考虑开关管的热模型、可靠性模型和 EMC 模型。各种模型差别很大，建模的发展方向是：数字 - 模拟混合建模、混合层次建模以及将各种模型组成一个统一的多层次模型等。

电源系统的 CAD，包括主电路和控制电路设计、器件选择、参数最优化、磁设计、热设计、EMI 设计和印制电路板设计、可靠性预估、计算机辅助综合和优化设计等。用基于仿真的专家系统进行电源系统的 CAD，可使所设计的系统性能最优，减少设计制造费用，并能做可制造性分析，是 21 世纪仿真和 CAD 技术的发展方向之一。此外，电源系统的热测试、EMI 测试、可靠性测试等技术的开发、研究与应用也是应大力发展的。

## 十、系统集成技术

电源设备的制造特点是：非标准件多、劳动强度大、设计周期长、成本高、可靠性低等，而用户要求制造厂生产的电源产品更加实用、可靠性更高、更轻小、成本更低。这些情况使电源制造厂家承受巨大压力，迫切需要开展集成电源模块的研究开发，使电源产品的标准化、模块化、可制造性、规模生产、降低成本等目标得以实现。

实际上，在电源集成技术的发展进程中，已经经历了电力半导体器件模块化，功率与控制电路的集成化，集成无源元件（包括磁集成技术）等发展阶段。近年来的发展方向是将小功率电源系统集成在一个芯片上，可以使电源产品更为紧凑，体积更小，也减小了引线长度，从而减小了寄生参数。在此基础上，可以实现一体化，所有元器件连同控制保护集成在一个模块中。

上世纪 90 年代，随着大规模分布电源系统的发展，一体化的设计观念被推广到更大容量、更高电压的电源系统集成，提高了集成度，出现了集成电力电子模块

(IPEM)。IPEM 将功率器件与电路、控制以及检测、执行等元件集成封装，得到标准的、可制造的模块，既可用于标准设计，也可用于专用、特殊设计。优点是可快速高效为用户提供产品，显著降低成本，提高可靠性。

## 第五节 基于 MC56F8323 的单相功率因数校正模块的应用

电力电子变换技术是随着电力半导体器件的发展而发展的。随着计算机和信息技术的飞速发展，数字信号处理技术应运而生，并得到了迅速的发展。数字控制由于其控制理论与实施手段的不断完善，具有高度集成化的控制电路、精确的控制精度以及稳定的工作性能，如今已成为功率电子学的一个重要研究方向，而且数字控制也是最终实现电源模块化、集成化、数字化、绿色化的有效手段。功率因数校正作为电力电子功率变换的一种典型应用，具有广泛的工程应用价值。

### 一、单相功率因数校正技术

功率因数 (Power Factor,  $PF$ ) 的定义是交流输入有功功率  $P$  与输入视在功率  $S$  之比，其表达式为

$$PF = \frac{P}{S} = \frac{V_{1rms} I_{1rms} \cos\varphi}{V_{1rms} I_{1rms}} = \frac{I_{1rms} \cos\varphi}{I_{1rms}} = \gamma \cos\varphi$$

式中： $V_{rms}$  是电网电压的有效值； $I_{rms}$  是电网电流的有效值； $V_{1rms}$  是电网基波电压有效值，在以下的讨论中，都认为电网电压是理想的正弦波，即  $V_{rms} = V_{1rms}$ ； $I_{1rms}$  是电网基波电流有效值； $\cos\varphi$  是基波电压电流的相移因数； $\gamma = I_{1rms}/I_{rms}$  是电网电流的失真因数 (distortion factor)。

因此，功率因数  $PF$  又可以定义为电流失真因数和相移因数的乘积。

单管 Boost 型 PFC 电路是现在实际工程应用中最为广泛的一种有源功率因数校正电路，有源功率因数校正电路如图 6-8 所示。主电路由不可控整流电路、电感、开关管和滤波电容组成。其输入侧有储能电感  $L$ ，可以减小输入电流纹波，防止电网对主电路高频瞬态冲击且可减少输入滤波器的要求，对整流器呈现电流源负载特性；其输出侧有滤波电容，可以减小输出电压的纹波，对负载呈现电压源特性。

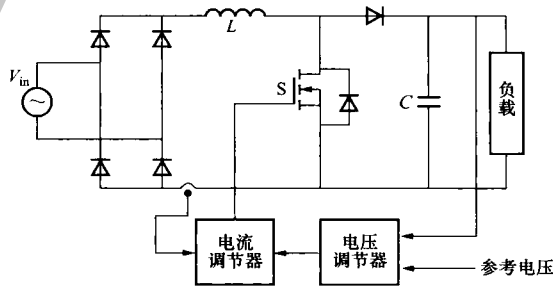


图 6-8 有源功率因数校正电路

从前面的分析可知，PFC 电路主要完成两方面任务：

(1) 控制电感电流，尽量使输入电流接近正弦，保证其  $\gamma$  接近于 1，并使输入电

流基波跟随输入电压相位。

(2) 控制输出电压，使输出电压保持恒定。

因此需要两个控制环进行控制，电压环是外环，采样输出电压，保持输出电压恒定；电流环是内环，采样电感电流，迫使电感电流跟踪电流给定，减小输入电流谐波。

## 二、基于数字控制功率因数校正模块的系统框架

数字化使得电力电子变换控制更为灵活，在 CPU 计算速度允许的情况下，可以实现模拟控制难以做到的复杂控制算法，用户可以根据自己的系统需求，方便地更改控制器参数，即便是在控制对象改变的情况下，也不需要控制器硬件做修改，只要改变某些软件参数即可，从而大大增强了系统的硬件兼容性。另一方面，数字电路不易受到外界环境的骚扰，增强了系统的可靠性。

但是，数字控制所采用的 CPU 计算速度决定了数字控制系统的适用场合，现在数字控制多被用于计算速度要求不太苛刻的场合，例如，UPS 和逆变器控制等，控制频率一般小于 20kHz。控制频率大于 100kHz 的高频功率变换现在主要还是采用模拟器件控制，这主要是受到 CPU 计算速度的限制。

基于 MC56F823 的 PUC 模块系统框图如图 6-9 所示，主电路采用传统的单管 Boost 功率拓扑结构，由主功率管 S，升压二极管 VD，储能电感 L 以及输出电容 C 组成；输入侧还包括输入 EMI 滤波器、输入继电器以及二极管全波整流电路。全波整流电压  $V_{rect}$ ，输入电流  $I_{in}$  和输出直流母线电压  $V_{bus}$  三个模拟变量送至 DSP 模数转换。本文的数字调节器均采用 PI 算法。从图 6-9 中可以看出，数字 PFC 采用双环控制，外环电压环速度较慢，输出的直流母线电压经采样与输出电压的给定值相比较，经电压环 PI 调节器  $G_1$ ，输出表示为  $a$ 。

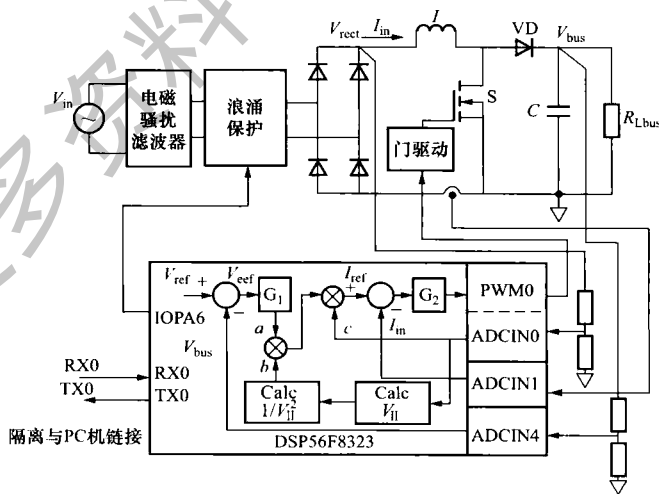


图 6-9 基于 MC56F823 的 PUC 模块系统框图

$G_1$  的传递函数为

$$G_1 = K_{pv} + \frac{K_{iv}}{S}$$

式中： $K_{pv}$ 为电压环比例系数； $K_{iv}$ 为电压环积分系数。

输出  $a$  要与另外两个量  $b$  和  $c$  相乘，作为内环电流环的给定  $I_{ref}$ ，即

$$I_{ref} = abc$$

式中

$$b = \frac{1}{V_{ff}^2}$$

即输入全波整流电压  $V_{rect}$  平均值平方的倒数， $c$  为输入全波整流电压。这样，电压环 PI 调节器的输出  $a$  决定了电流环给定的幅值，输入全波整流电压的采样值  $c$  决定了电流环给定的形状，前馈电压控制的引入  $b$  保证了输入功率恒定，不受输入电网电压变化的影响。内环电流环的速度较快，将输入电流采样值与电流环给定相比较，经电流环的 PI 调节器  $G_2$  产生变化的占空比参数，最后通过 PWM 给出主功率开关管控制波形。 $G_2$  的传递函数为

$$G_2 = K_{pi} + \frac{K_{ii}}{S}$$

式中： $K_{pi}$ 为电流环比例系数； $K_{ii}$ 为电流环积分系数。

在进行 MATLAB 仿真后，可以得到电压环、电流环的各个控制系数，在仿真初值的基础上，进行大量的实验调试，PFC 实验电压环、电流环参数见表 6-3 及表 6-4。为了保证在输入电压大范围变化时系统性能始终达到最佳态，当输入电压有效值为 110V 和 220V 时电流环分别采用不同的 PT 参数，这也是模拟控制所无法做到的。

表 6-3 PFC 实验电压环 PI 参数

参 数	110V	220V
比例系数 $K_{pv}$	5/20480 (Q12)	5/20480 (Q12)
积分系数 $K_{iv}$	0.007/229 (Q15)	0.007/229 (Q15)

表 6-4 PFC 实验电流环 PI 参数

参 数	110V	220V
比例系数 $K_{pi}$	0.17/700 (Q12)	0.44/1800 (Q12)
积分系数 $K_{ii}$	0.044/1450 (Q15)	0.09/3000 (Q15)

由于 DSP 的控制是一种离散的数字控制，它只能根据采样时刻的偏差值计算控制量，因此，必须对上式进行离散化处理，用一系列采样时刻点  $k$  代表连续的时间  $t$ ，离散的 PI 控制算法表达式为

$$\begin{aligned} u(k) &= K_p \left[ e(k) + \frac{T_s}{T_i} \sum_{j=0}^k e(j) \right] \\ &= K_p e(k) + K_i \sum_{j=0}^k e(j) \end{aligned}$$

式中： $k=0, 1, 2, \dots$ 表示采样序列； $u(k)$ 表示第 $k$ 次采样时刻PI调节器的输出值； $e(k)$ 表示第 $k$ 次采样时刻输入的偏差值； $T_s$ 表示采样周期； $T_i$ 表示积分时间常数； $K_p$ 为比例系数； $K_i$ 为积分系数。

数字控制程序是由主程序和中断服务子程序组成，主要的功能模块包括电压环计算、电流环计算、PWM输出刷新以及故障保护等中断模块，其软件系统结构见表6-5。

表 6-5 软件系统结构

中断名称	中断频率	中断任务
定时器周期中断	25kHz	计算电压环PI，得到电压环输出计算输入电压平均值的倒数启动ADC
重载中断	50kHz	计算输入整流电压的平均值，计算电流环给定 计算电流环PI，得到新的占空比
PWM中断	100kHz	重载占空比，刷新PWM输出波形
故障中断	故障时触发	屏蔽所有PWM输出

### 三、系统实验

在基于MC56F8323的数字平台上，对一台500W的PFC电路模块样机进行了实验验证，证明了在高频功率变换应用中，使用数字控制不仅可以完成传统模拟控制功能，而且在全输入范围内都能保持较高的功率因数，具有更佳的系统性能。

MC56F8323的基本特征与资源利用情况见表6-6。样机的输入电压范围为全球通用交流输入，即输入电压范围设计为AC85~265V，图6-10为输入电压有效值为110V，输出满载时的输入电压和输入电流波形，其中通道1为电压波形，通道2为电流采样波形。电压的采样比例为1:500，电流采样的比例为1:10，此时输入电流THD为8.6%，输入功率因数为0.994。图6-11为输入电压有效值为220V，输出满载时的输入电压和电流波形，通道说明和采样比例同前，此时输入电流THD为10.5%，输入功率因数为0.994。实验表明当输出满载功率不变时，输入电压在AC85~265V的范围内变化时，输入电流无论是波形还是相位都跟踪输入电压波形，数字PFC控制始终可以使电路保持很高的功率因数。

表 6-6 MC56F8323 的基本特征与资源利用情况

参 数	数 值
DSP 芯片主频	60MHz
单指令周期	16.67ns
开关频率	100kHz
重载频率	50kHz
电流环采样频率	50kHz
电压环采样频率	25kHz
AD 转换的时间	1.7μs
采样通道数	3

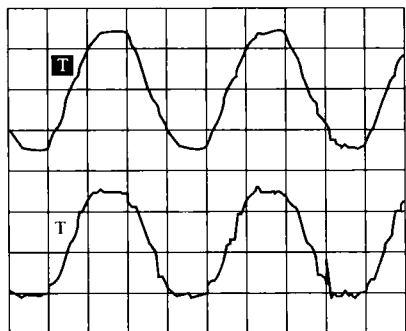


图 6-10 输入电压有效值为 110V, 输出满载时的输入电压和输入电流波形

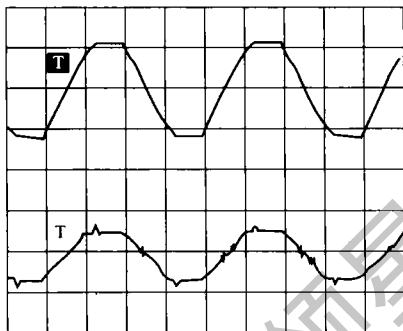


图 6-11 输入电压有效值为 220V, 输出满载时的输入电压和输入电流波形

表 6-7 和表 6-8 分别为输入电压在 110V 和 220V 情况下, 输出负载变化时的实验数据。从这些数据可以看出, 当负载从满载到空载变化时, 输出电压保持恒定不变, 输入功率因数始终都维持在较高水平。实验表明该数字控制的功率因数校正系统在较大负载变化范围内均有较好的性能。

表 6-7 输入电压在 110V 情况下, 输出负载变化时的实验数据

$V_{in}/V$	$I_{in}/A$	$V_o/V$	$P_o/W$	$PF$
112.0	0.80	381.9	73.7	0.968
111.3	1.50	382.3	141.6	0.993
111.1	2.17	382.2	217.6	0.997
110.5	2.93	382.4	289.8	0.988
110.4	3.60	382.4	362.0	0.991
110.6	4.32	382.5	434.0	0.993
110.1	5.04	382.4	506.0	0.994
109.4	5.78	382.3	576.5	0.994

表 6-8 输入电压在 220V 情况下, 输出负载变化时的实验数据

$V_{in}/V$	$I_{in}/A$	$V_o/V$	$P_o/W$	$PF$
223.4	0.39	382.2	73.0	0.976
222.8	0.73	382.4	145.0	0.988
222.1	1.06	382.2	216.8	0.990
221.7	1.41	382.2	288.9	0.992
221.6	1.74	382.1	361.0	0.992
220.8	2.09	382.1	433.2	0.993
220.1	2.45	382.2	505.5	0.993
219.8	2.78	381.9	578.4	0.994

数字控制已成为电力电子研究领域的一个重要发展方向，基于 DSP 的控制技术在电力电子领域的运用也逐渐普及并受到市场的充分肯定。数字控制在功率因数校正模块中的应用研究，不仅给出了完整的功率因数校正中的 DSP 控制解决方案，而且将 DSP 控制与电力电子专业应用更紧密地结合在一起，为电力电子设计提供了一种新思路。

## 第六节 高性能软开关功率因数校正电路的设计

随着计算机等一些通信设备的日益普及，用户对电源的需求也在不断增长，要求电源厂商能生产更高效、更优质的绿色电源，以减小电能消耗，减轻电网负担。这就必须对电源产品如 UPS、高频开关整流电源等的输入电路进行有源功率因数校正，以最大限度减少谐波电流。实际测量计算机等整流性负载的  $PF=0.7$  时，输入电流的总谐波失真度近 80%，即无功电流是有功电流的 80%。不间断电源国标 (GB 7286—1987) 规定，输入总相对谐波含量  $\leq 10\%$ ，整流器产品国家行业标准规定输入功率因数  $> 0.9$ ，所以，如何设计优秀的 PFC 电路是很关键的技术，正确的 PFC 电路设计技术主要由以下几个部分组成：控制电路、功率主电路、元器件选择及其参数设计。

### 一、控制电路

20 世纪 90 年代初，由于 PFC 的控制芯片还未上市，1992 年由分立元器件组成的控制电路，原理如图 6-12 中虚线框内所示。在实验室和小批量做出的 48V/50A 整流器产品中，前级 PFC 电路的  $PF$  为 0.98 左右， $\eta = 93\%$  (AC/DC,  $V_{DC} = 395V$ ,  $P_o = 2000W$ )。但由于抗扰能力差，工艺复杂，调试过程很长，所以，一直未在大批量产品中运用。随着 UC 公司控制 IC 如 UC3854、UC3854A、UC3855 的推出，由分立元器件组成的控制电路便被专用控制 IC 所取代。

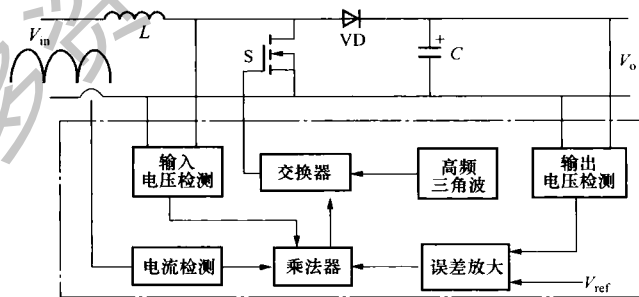


图 6-12 由分立元器件组成的 PFC 电路

### 二、PFC 功率主电路

功率主电路的选用关系到整个 PFC 电路的变换效率以及 EMI 的大小，是电路设计的关键技术。早期的 PFC 功率主电路如图 6-13 所示。

这是个典型的 Boost 电路，但是个硬开关电路，由于未考虑开关器件的实际特性，



高压整流二极管的反向恢复特性，主开关功率管的开关损耗特性，导致开关器件的  $dv/dt$  及  $di/dt$  很高，相应对器件应力要求加大。二极管特性如图 6-14 所示， $i_d$  为二极管电流波形， $v_d$  为二极管电压波形，在开关管 S 导通时，二极管 VD 的反向恢复电荷  $Q_n$  所形成的反向恢复电流几乎全部损耗在主开关管上，增大了开关管的开关损耗，在  $t_a \sim t_c$  的时间内，二极管 VD 还是正压降，也即开关管 S 的漏极电压为  $V_o$  时，已有负反向恢复电流流过开关管 S，在  $t_c \sim t_b$  的时间内二极管 VD 的  $di/dt > 0$ ，则二极管 VD 正端处会产生瞬间负电压值，电路上会出现大的 EMI，由于分布参数的存在，在开关过程中所产生的传导和辐射干扰会严重影响整个系统的稳定性。

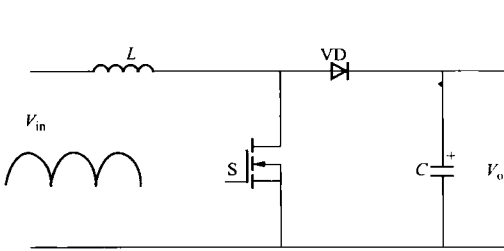


图 6-13 早期的 PFC 功率主电路

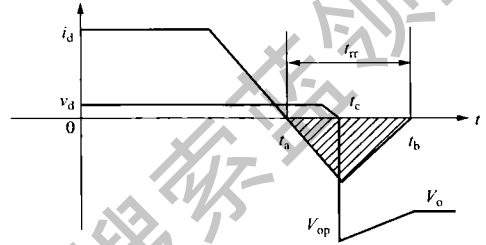


图 6-14 二极管特性

为了克服上述的不足，改进的 PFC 电路如图 6-15 所示。增加了主开关二极管的附加电路，其原理则是充分利用了  $L_1$  的线性区和非线性区，在主开关管导通时把整流二极管的反向恢复能量存储到电感  $L_1$  中，不增加主开关管的开通损耗，在主开关管关断时把电感  $L_1$  存储能量以热能的形式消耗在电阻上。由于饱和电感  $L_1$  的存在， $dv/dt$  及  $di/dt$  减少约近 1 个数量级，主开关器件开关应力锐减，EMI 大大减少了。这种电路的  $PF$  为 0.99 左右（AC/DC， $V_{DC} = 395V$ ， $P_o = 2500W$ ），效率  $\eta = 94\%$  左右。

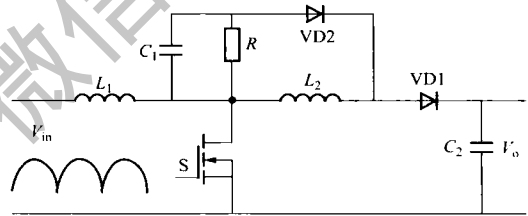


图 6-15 改进的 PFC 电路

为了进一步提高效率，把二极管的存储电荷形成的储能和电阻  $R$  上消耗的能量充分利用便开发出如图 6-16 所示无源无损缓冲结构电路。

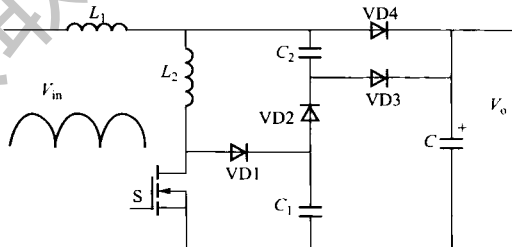


图 6-16 无源无损缓冲结构电路

这是一种无源无损缓冲结构电路，其原理是：在 S 导通时，以  $L_1$  作为二极管的缓冲电感，把二极管反向恢复的能量存储到小电感  $L_1$  中，同时  $C_1$  放电， $C_2$  充电，把  $C_1$  储能转移入  $C_2$ ；在 S 关断时  $L_1$  的储能向  $C_1$  充电并通过二极管 VD1、VD2、VD3 把储能转移到  $C$  中，这时  $C_2$  也向  $C$  放电，

通过调节  $L_1$ 、 $C_1$ 、 $C_2$  的参数并协调 S 的开关频率，由于电容（由主开关管的漏—源极分布电容  $C_{DS}$  或集电极—发射极分布电容  $C_{CE}$  和  $C_1$  组成）上的电压不能突变，当 S 关断瞬间  $V_{C1}$  约等于零，S 可实现零电压关断。由于电感（由  $L_1$  和线路杂感组成）上的电流不能突变，当 S 导通时瞬间， $i_{L1}$  约等于零，S 可实现零电流导通。

此电路的 PF 为 0.99 左右，(AC/DC,  $V_{DC} = 395V$ ,  $P_o = 2500W$ )，效率  $\eta = 96\% \sim 97\%$ ，输入端几乎没有 EMI，指标完全能达到并优于 VDEA 级标准。这种无源软开关升压电路性能优异，可靠性优于 UC3855 组成的有源软开关 PFC 电路，是智能高频化 UPS 和 高频开关整流电源理想的输入级电路，具有很高的应用价值。

### 三、主要元器件的选择

#### 1. Boost 电感磁性材料的选择

早期，Boost 电感磁性材料一般为铁氧体磁心，如 EE 或 EI 等，通过加气隙  $\delta$  来调节  $\mu$  值，从而调节电感量，这种方法的成本相对较低，但  $L$  值的温度特性相对略差，而且气隙的漏磁会增加电磁骚扰。现在，一般采用金属磁粉芯，如铁粉芯、铁镍粉芯、钼坡莫合金、铁硅铝合金、非晶合金等磁环。各种材料有各自的优缺点，如铁粉芯成本低而  $Q$  值、 $\mu$  值的各种特性，如温度、线性等相对较差，铁镍粉芯次之，铁硅铝合金、钼坡莫合金相对较好，但价格贵些，所以，PFC 电感磁性材料采用铁硅铝合金磁环较好。

#### 2. 电感 $L$ 值的计算

功率因数校正的前提条件是使输入电感中电流保持连续状态，即纹波电流  $\Delta I$  要小于最小输入交流电流峰值的两倍。则取电感  $L \geq$  临界电感  $L_{min}$ 。而  $L_{min}$  (mH) 为

$$L_{min} = \frac{V_{min(p)} \times \left[ 1 - \frac{V_{min(p)}}{V_o} \right]}{\Delta I \times f}$$

式中

$$\Delta I = \sqrt{2} \times \frac{P_o}{V_{min}}$$

式中： $V_{min(p)}$  为最小输入正弦波电压的峰值，V； $V_o$  为输出直流电压，V； $f$  为开关调制频率，Hz； $P_o$  为输出直流功率，W； $V_{min}$  为最小输入正弦波电压的有效值。

磁性元件磁环（材质为铁粉或铁硅铝合金）的选择为

$$L = 4\mu N^2 (S/D) \times 10^{-6}$$

式中： $L$  为电感量，mH； $\mu$  为磁心有效磁导率； $N$  为线圈匝数； $S$  为磁心导磁截面积， $cm^2$ ； $D$  为磁心平均磁环直径，cm。

#### 3. 电容的选择

电容一般采用低损耗，高纹波电流型的电解电容，电容值  $C$  为

$$C = P_o / (2\omega_o V_o \Delta V_o)$$

式中： $\omega_o$  为市电角频率； $\Delta V_o$  为允许输出直流纹波电压，V。

#### 4. 二极管的选择

选  $t_{rr}$  小，正向压降小且软恢复（软度好）特性好的二极管。

### 5. 开关器件的选择

选 MOS 或 IGBT：由于 IGBT 关断存在一点拖尾现象，则当开关频率  $> 20\text{kHz}$  时，要选 MOS。对 MOS 主要关心的是导通损耗，应选导通电阻  $R_{DS}$  小的；对 IGBT 主要关心的是开关损耗，应选开关特性好的 IGBT。当然，最理想的是把 IGBT 与 MOS 根据各自的频率特性直接并联而控制信号按各自的特性做相应时序调整。

# 第七章 抗 扰 设 计 举 例

## 第一节 移动通信基站的防雷接地系统的设计

雷电具有很强的破坏性，主要有直击雷、雷电感应、雷电波侵入和地电压反击四种形式。由于移动通信基站的天线设备不仅安装在建筑物顶上，而且还有相当一部分安装在铁塔上，相对周围环境而言，形成十分突出的目标，从而导致雷击概率增多，移动基站常常遭受雷害，导致通信设备损坏、通信中断。怎样才能有效地预防雷害，确保移动通信基站设备和工作人员的安全呢？

### 1. 找出移动基站雷害的隐患

移动基站防雷是一个复杂的系统工程。过去，为了提高基站防雷系统的泄流能力，选用了 80kA 甚至 100kA 的大型防雷器，但是防雷效果却不令人满意，而且防雷器都是检测合格的人网产品。经查，是没有按照基站的实际情况设计防雷系统。近年来，基站内设备被直击雷和雷电感应破坏的概率为零。这是因为基站设备（包括基站室外电力变压器）的位置普遍较低，完全处于建筑防雷设施或铁塔以及架空线路避雷系统的保护之下，雷电流只能沿铁塔避雷系统、架空线路避雷系统和建筑防雷等外围的避雷系统泄放，所以基站设备很难遭到直击雷损害。另外基站内的设备外壳、天馈线、走线架等金属物全部安装了保护接地，再加上与室外的雷击点和避雷器接地引线有足够的距离，所以雷电感应也很难发挥作用。几年来雷击事故的主要现象为：基站 B 级防雷器保护空开动作，部分单相交流设备和直流设备损坏。不难看出，地电压反击和雷电波侵入是造成基站设备损坏的主要原因。所以基站防雷系统应以防止地电压反击和雷电波侵入为主要目标。

### 2. 防止地电压反击

地电压反击是当雷电流沿基站附近的避雷器对地泄放时，由于接地电阻的存在引起基站的地电位升高。基站直流负荷如 BTS 电源、开关电源的监控单元、基站的动力环境监控器等设备相对远端地一般都存在寄生电容，这些设备一端与工作接地相连，

无流的远端地与基站的工作接地间存在电位差，因而产生差模脉冲电压，当超过设备的允许限度时必然造成设备的损坏。基站的单相交流负荷如基站空调、照明等设备的零线接在变压器的交流地上，当雷电流沿基站附近的避雷器对地泄放时，变压器的交流地和交流重复接地的电位也会升高，因此基站的单相交流设备也同样存在地电压反击的问题。

基站设备接地的简单等效电路为线路电阻、线路寄生电感（可忽略不计）、线路负载（如传感器、BTS、空调、灯具等）终端对远端地的寄生电容组成的串联回路。假设基站的冲击接地电阻 $r$ 为 $2\Omega$ ，避雷器对地的泄放电流为 $2\text{kA}$ ，这时基站接地排的瞬间电压为 $U=I\times r=4\text{kV}$ ，负载两端的瞬间浪涌电压可达 $4\text{kV}$ ，如不采取措施，必然造成设备损坏。

### 3. 因地制宜消减反击电压

如何避免地电压反击造成的损失呢？一般很自然会想到使用交流过电压保护器和直流浪涌抑制器，即在交流变压器的低压侧、基站交流配电箱的地零间加装交流过电压保护器，在直流负载的电源输入端加装浪涌抑制器。所有交流过电压保护器和直流浪涌抑制器必须靠近被保护的设备安装，避免被保护设备由于接地或电源引线过长引起脉冲反射。另外一个非常重要的问题就是将基站的工作接地与室外避雷器接地在基站地网上的引接点分开焊接，这样可以大大降低基站工作接地母排的电涌电压幅值。雷电流沿地网泄放时，在避雷器引下线与地网连接点附近土壤内形成一个强电位场，距离越近电压越高，将基站工作接地与室外避雷器接地分开，可以降低基站的反击电压。所以 YD 5068—1998《移动通信基站防雷与设计规范》明确指出：基站工作地与防雷地在基站联合接地网上的引接点距离不应小于 $5\text{m}$ ，条件允许时宜间距 $10\sim 15\text{m}$ 。实际上除电力线路外，基站的铁塔遭雷击次数最多，与铁塔共用接地网的基站经常受到地电压反击的损害，如果铁塔地网边缘距离基站大于 $5\text{m}$ ，应在基站附近另建环形工作接地网；条件差的基站可以沿铁塔地网与基站工作接地的引接线，补设接地桩；只能利用铁塔地网的基站也应把铁塔避雷接地的引接点与工作接地的引接点分别安装在对角塔基上。对于山顶基站尤其应注意将基站的工作接地与铁塔避雷接地及基站室外接地分开，因为山顶基站的接地电阻较大，接地引线较长，雷电流泄放相对缓慢，所以地电压反击比较严重。

降低接地电阻也有利于防止反击事故。接地电阻较大的山上基站，可利用塔基钢筋、蓄水池、无爆炸电击危险的金属管路等自然接地体降低接地电阻，埋设地桩有困难的山上基站也可从塔基沿山体的自然沟壑（最好选择阴暗潮湿的地方）制作横向辐射接地网，辐射接地网长度应小于 $30\text{m}$ ，塔基四周辐射的横向接地网越多越有利于雷电散流。

### 4. 适当选用电源线路保护空开防止雷电波侵入

避雷器的响应特性有软硬之分：气体放电管和火花间隙防雷器是基于斩弧技术的角形火花隙和同轴放电火花隙，当线路电压超过防雷器的击穿电压后，防雷器的绝缘电阻立刻急剧下降，放电能力较强，残压相对较高，恢复电压低于原来的击穿电压，属于硬响应特性；属于软响应特性的是压敏电阻和浪涌抑制二极管，其特点是响应时

间短、放电电流小、残压低而且恢复电压基本不变。避雷器的直流 1mA 参考电压是我们选择避雷器的绝缘要求，硬响应避雷器的工频后续电流和避雷器绝缘劣化可能造成线路短路，所以避雷器前面应该配置过流保护空气开关或熔丝，其额定电流应小于避雷器的最大短路允许强度。如果主电路保护空开大于避雷器的最大熔丝强度，应设避雷器分路保护空开。

雷电波的脉冲宽度为纳秒级，所以一般避雷器均以响应时间达到纳秒为标准，有人就把基站的防雷系统按照纳秒级防雷时间进行设计，比如在 C 级避雷器上加装了很小的保护空开，如 20A 或 32A，认为这样既防雷又安全。实际上，在所有基站设备发生过电压损坏的雷击事故中，由于避雷器保护空开的断路作用，避雷器并没有完全起到泄放雷电、限制电压的作用。这种事例从反面证实了应该选用较小设备的保护空开，并且使避雷器紧靠被保护设备安装，使被保护设备与避雷器具有相同的安全级别。

纳秒级的雷电波在对地泄放中产生的地电压反击和雷电波侵入作用时间可能被延长至毫秒级甚至更长，在选用避雷器和设备的保护空开时，应根据避雷器的最大允许熔丝电流和线路的进线允许短路电流以及设备的负荷电流综合考虑，一般应按如下标准选择：

设备的总保护空开额定电流 > 设备的负荷电流，设备的总保护空开额定电流 ≤ 避雷器的最大允许熔丝电流，设备的总保护空开额定电流 < 电路进线的允许短路电流。

#### 5. 实现分级防雷

避雷器的残压是保护基站设备的重要参数，一般来讲，泄流能力强的避雷器，响应时间长，残压高。世界上没有任何一种避雷器能满足所有混合雷电冲击波、残压以及响应时间指标的要求，所以应根据基站电源设备的绝缘等级划分防雷层次，实现多级防护，对雷电能量逐级减弱，使各级避雷器残压相互配合，最终使过电压值限制在设备绝缘强度之内。我们认为应该结合 YD 5078—1998《通信工程电源系统防雷技术规范》和基站的实际情况，从交流电力网高压线路开始，根据基站主要电源配套设备的耐雷电冲击指标和避雷器残压要求，采取分级协调的防护措施，进行基站的防雷系统设计。

实现各级避雷器的能量分配与电压配合的要点在于利用两级避雷器之间线缆本身的感抗。线缆本身的感抗有一定的阻碍电流及分压的作用，使雷电流更多地被分配到前级泄放。当保护地线与其他线缆紧贴敷设或处于同一条线缆之内时，要求两级避雷器之间线缆长度在 15m 左右，当避雷器接地线与被保护电缆有一定距离（> 1m）时，要求线缆长度大于 5m 即可。在一些不适合采用线缆本身作退耦措施的，如两级避雷器靠近或线缆长度较短时，可利用专门的退耦器件，此处没有距离方面的要求。

当电力变压器设在站内时，在变压器高压侧和低压侧的三相线应分别对地加装无间隙氧化锌避雷器，作为供电线路的 A 级和 B 级过电压保护；当 220V/380V 低压供电线路直接进入基站时，应首先进入一楼进行 B 级过电压保护，在一楼设置 B 级过电压保护有困难时，应在机房所在楼层配电箱处设置 B 级过电压保护，此时须保证 B 级与 C 级电源避雷器之间的供电线路有 15m 以上的距离，以确保 B 级避雷器的正常响应。

如果距离太近，势必造成 C 级防雷器响应超前于 B 级防雷器，B 级防雷器没动作，C 级防雷器可能被烧毁。基站的交流稳压器应该安装在 B 级防雷器的后面，C 级防雷器的前面。

市电进入基站机房后，应在机房内配电箱的输出端加装相应的 C 级电源避雷器，C 级电源避雷器技术参数如下：

雷电通流量  $\geq 2\text{kA}$ 、响应时间  $\leq 25\text{ns}$ 、残压峰值  $\leq 1.3\text{kV}$ （标称放电电流为  $1.5\text{kA}$  等级）。

为了进一步防止雷电过电压的危害及当供电线路发生故障时造成的危害过电压，需在开关电源等交流负荷电源进线端的空开后加装 D 级防雷器，在直流配电屏的输出端上安装浪涌吸收装置（直流避雷器），作为电源线路的 E 级过电压保护，并在直流负荷设备的电源入口处安装浪涌吸收装置。对于雷害严重的地区或有雷害史的移动通信基站可考虑多加装一级交流电源避雷器，确保供电线路的防雷安全。交流配电箱、开关电源等所有负荷设备的内部防雷器接地端子应与机壳就近连接。如果负荷设备的内部防雷器与上一级避雷器之间的距离太近，无法达到  $15\text{m}$ ，则负荷设备的内部防雷器则可采用串联型避雷器，即去耦合电感。

#### 6. “3+1” 防雷器更适用于基站电源系统

防雷器连接形式与基站低压供电系统保护相符合，也是基站防雷不容忽视的问题。目前基站的交流电源无论是自建变压器还是转供电都属于 TT 系统，过去通常使用  $4 \times 1$  防雷器，即 4 只相同的防雷器分别接在相线和中性线上，尽管防雷器具有较强的放电能力，但是超载并不能完全排除，其后果是产生 L-PE 间的漏电流，另外设备或线路的绝缘故障也同样产生 L-PE 间的漏电流。由于 TT 系统的接地电阻较大，漏电流不能很快使线路熔丝或空开断开，共用基站接地排的设备外壳可能带电，危及人身和设备安全。排除这个隐患的最佳办法就是使用“3+1”方案。

使用该方案应首先给相线和中性线分别接入 3 个与前面相同的防雷器，在地和中性线防雷器之间接入一个总和电流防雷器。当相-零间防雷器出现漏电时，漏电流通过中性线回到变压器，由于中性线电阻较小，所以经过一个短暂的时间防雷器热敏开关断开这个漏电流。另外当出现地电压反击时，地和中性线防雷器之间的防雷器动作很快，可以更有效地保护单相电源设备。

众所周知： $U = L \cdot di/dt$ ，线路寄生的电感量与线路长度成正比，与线路的弯曲正相关，只有降低线路的寄生电感，才能降低雷电流泄放路径中产生的电压，因此基站的 B 级防雷器应尽量安装在距室内地排最近的地方。相线、零线与防雷器的连接尽量采用凯文接法，即被保护设备的电源应单独从避雷器的端子上引出，使防雷器端子至被保护设备电源引线的连接点的距离缩短至零。防雷器的接地线应短、直，尽量不与其他线路靠近或平行敷设。

基站防雷系统工程是保证通信网络畅通、人员和设备安全的重要环节，涉及基站铁塔、天馈线、土建、供电、设备安装以及周围建筑等许多方面，需要我们树立长远的战略目标，不断总结经验，从实际情况入手，不断提高防雷技术水平和基站的防雷能力。

## 第二节 银行系统电子设备防雷设计及运行维护解决方案

随着金融电子化建设的步伐不断加快，电子设备被广泛应用于金融网络的运行系统中。这些高精密的电子计算设备包含大量的 CMOS 半导体集成模块，耐过电压电流能力极低，无法保证在特定的空间里遭受雷击时仍能安全运行。

本方案的制定，目的是提供出一套完整而易于操作防雷设计和运行解决方案予有关部门进行参考实施，从而达到使金融网络系统安全运行的效果。

### 一、总则

(1) 银行系统电子设备雷电过电压及电磁干扰防护，是保护通信线路、设备及人身安全的重要技术手段，是确保通信线路、设备运行必不可少的技术环节，是银行系统金融电子化建设及运行管理工作的重要组成部分。

(2) 本方案的设计依据 IEC1312《雷电电磁脉冲的防护》、GB 50057—1994《建筑物防雷设计规范》、VDE0675《过电压保护器》、GA 173—1998《计算机信息系统防雷保安器》及 GB 50174—1993《计算机房防雷设计规范》、GB 2887—1989《计算机场地技术条件》等。

(3) 本方案中所采用的过电压保护产品是由世界知名防雷器生产商德国 OBO BETTERMANN 公司精工设计制造的电源及通信信号的过电压保护器 (SPD)，其产品符合 VDE、IEC 及 GB 相关标准，并通过国内邮电、铁道、电力等有关权威检测机构检测认证。

(4) 银行系统计算机房直击雷防护措施严格依据 GB 50057—1994 第二类建筑物设计标准，其避雷针、引下线、地网系统应合乎规定要求。

### 二、防雷设计

#### 1. 银行系统的瞬态过电压保护设计

(1) 银行系统过电压保护必须运用电磁兼容原理将银行系统局部的防护归结到银行系统的整体雷电过电压保护。

(2) 银行电子设备所处的建筑物作为一个欲保护的空間区域，从电磁兼容的角度出发，可由外到内分为几个雷电保护区，以规定各部分空间不同的雷电磁脉冲 (LEMP) 的严重程度。建筑物雷电保护区如图 7-1 所示。

(3) 根据雷电保护区的划分要求，银行建筑物外部是直接雷的区域，在这个区域内的设备最容易遭受损害，危险性最高，是暴露区，为 0 区；建筑物内部及计算机房所处的位置为非暴露区，可将其分为 1 区、2 区，越往内部，危险程度越低，雷电过电压对内部电子设备的损害主要是沿线路引入。保护区的界面通过外部的防雷系统、建筑物的钢筋混凝土及金属外壳等构成的屏蔽层而形成。电气通道以及金属管则通过这些界面，穿过各级雷电保护区的金属构件必须在每一穿过点做等电位连接。

(4) 进入银行大楼的电源线和通信线应在 LPZ0 与 LPZ1、LPZ1 与 LPZ2 区交界处以及终端设备的前端根据 IEC1312——雷电磁脉冲防护标准，安装上 SIEMENS 之不



同类别的电源类 SPD 以及通信网络类 SPD (SPD 瞬态过电压保护器)。安装上不同类别的 SPD 如图 7-2 所示。

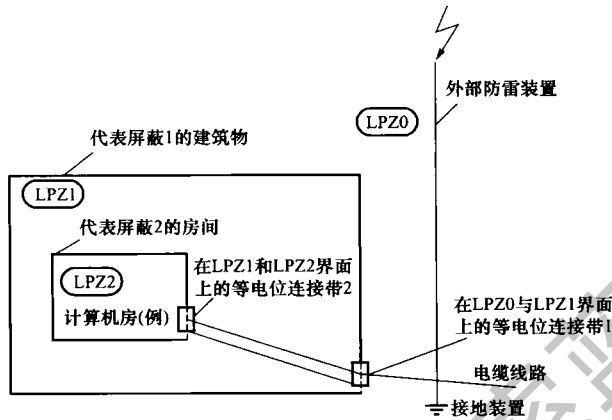


图 7-1 建筑物雷电保护区

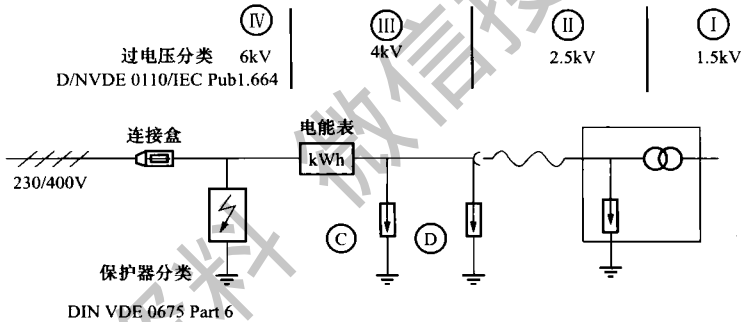


图 7-2 安装上不同类别的 SPD

(5) SPD 是用以防护电子设备遭受雷电闪击及其他干扰造成传导电涌过电压的有效手段。

(6) 选用和使用 SPD 注意事项简介：

1) 应在不同使用范围内选用不同性能的 SPD。在选用电源 SPD 时要考虑供电系统的形式、额定电压等因素。LPZ0 与 LPZ1 区交界处的 SPD 必须是经过 10/350 $\mu$ s 波形冲击试验达标的产品。对于信号 SPD 在选型时应考虑 SPD 与电子设备的相容性。

2) SPD 保护必须是多级的，例如对银行电子设备电源部分雷电保护而言，至少应采取泄流型 SPD 与限压型 SPD 前后两级进行保护。

3) 为各级 SPD 之间做到有效配合，当两级 SPD 之间电源线或通信线距离未达规定要求时，应在两级 SPD 之间采用适当退耦措施。

4) 建在城市、郊区、山区不同环境下银行营业网点，设计选用过压型 SPD 时，必须考虑网点供电电源不稳定因素，选用合适工作电压的 SPD。

5) 对于无人值守场合，可选用 SIEMENS 之带有遥信触点的电源 SPD；对于有人

值守场合，可选用 SIEMENS 之带有声光报警之电源 SPD，所有 SIEMENS 电源防雷器都具有老化显示。

6) 信号 SPD 应满足信号传输带率、工作电平、网络类型的需要，同时接口应与被保护设备兼容。

7) 信号 SPD 由于串接在线路中，在选用时应选用插入损耗较小的 SPD。

8) 在选用 SPD 时，应让 SIEMENS 指定供应商提供相关 SPD 技术参数资料。

9) 正确的安装才能达到预期的效果。SPD 的安装应严格依据厂方提供的安装要求进行安装。

## 2. 等电位连接

(1) 实行等电位连接的主体应为：设备所在建筑物的主要金属构件和进入建筑物的金属管道，供电线路含外露可导电部分，防雷装置及由电子设备构成的信息系统。

(2) 实行等电位连接的连接体为金属连接导体，如图 7-3 所示。无法直接连接时做瞬态等电位连接的电涌保护器 (SPD)。

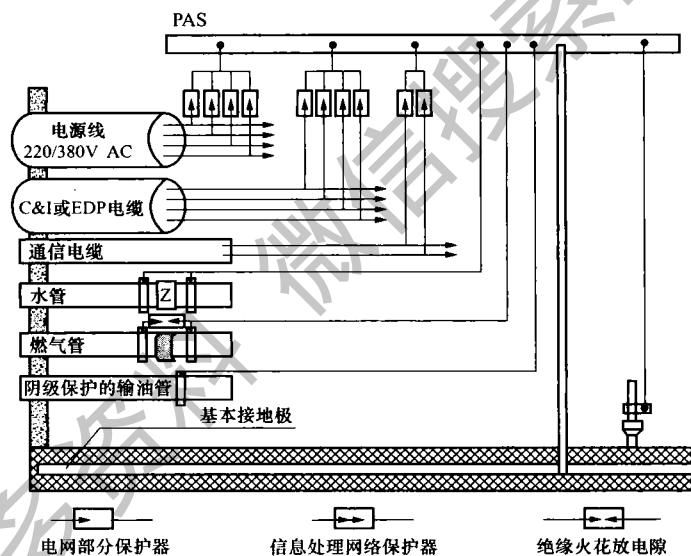


图 7-3 等电位连接的连接体为金属连接导体

(3) 银行大楼的计算机房六面应敷设金属蔽网，屏蔽网应与机房内环形接地母线均匀多点相连。

(4) 通过星型 (S 结构或 M 网型) 结构 (见图 7-4) 把设备直流地以最短的距离连到邻近的等电位连接带上。小型机房选 S 结构，在大型机房选 M 网型结构。

(5) 机房内的电力电缆 (线)、通信电缆 (线) 宜尽量采用屏蔽电缆。

(6) 架空电力线由终端杆引下后应更换为屏蔽电缆，进入大楼前应水平直埋 50m 以上，埋地深度应大于 0.6m，屏蔽层两端接地，非屏蔽电缆应穿镀锌铁管并水平直埋 50m 以上，铁管两端接地。

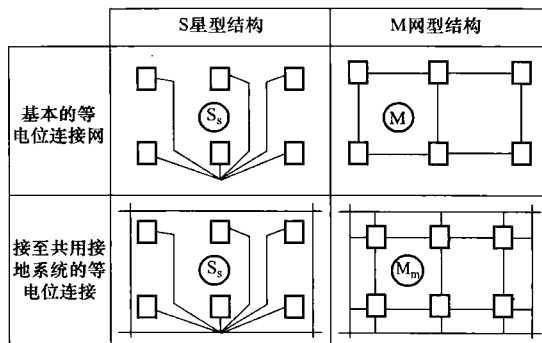


图 7-4 星型 (S 结构或 M 网状) 结构

### 3. 接地

(1) 根据 GB 50174—1993 《电子计算机房设计规范》要求, 电子计算机机房接地装置应满足下列接地要求:

- 1) 交流工作接地。接地电阻不大于  $4\Omega$ 。
- 2) 安全保护接地。接地电阻不大于  $4\Omega$ 。
- 3) 直流工作接地。接地电阻应按计算机系统具体要求确定。
- 4) 防雷接地。接地应接现行 GB 50057—1994 《建筑物防雷设计规范》执行。

(2) 交流工作接地、安全保护接地、直流工作接地、防雷接地等 4 种接地共用一组接地装置时, 其接地电阻按其中最小值确定; 若防雷接地单独设置接地装置时, 其余三种接地共用一组接地装置, 其接地电阻不大于其中最小值, 并应采用 OBO 之防地电位反击的等电位连接保护器。

1) 机房内通信电缆以及地线的布放和连接。通过模拟不同的布线、屏蔽和接地方式时, 空间电磁场对通信线路的电磁感应影响情况试验, 对计算机通信网络系统在建筑物楼内的布线和接地方式有如下结论:

通信电缆以及地线的布放应尽量集中在建筑物的中部。

通信电缆线槽以及地线线槽的布放应尽量避免紧靠建筑物立柱或横梁并沿建筑物立柱或横梁布线较长的距离, 通信电缆线槽以及地线线槽的设计应尽可能位于距离建筑物立柱或横梁较远的位置。

2) 卫星接收机高频电缆在进入机房前其金属屏蔽外皮, 至少有两处与避雷设备引下线连接。

### 三、运行维护

(1) 每年雷雨季节前应对接地系统进行检查和维护。主要检查连接处是否紧固、接触是否良好、接地引下线有无锈蚀、接地体附近地面有无异常, 必要时应挖开地面抽查地下隐蔽部分锈蚀情况, 如果发现问题应及时处理。

(2) 接地网的接地电阻应每年进行一次测量。

(3) 每年雷雨季节前应对运行中的 SIEMENS 防雷器利用 SIEMENS 元件老化测试仪进行一次检测, 雷雨季节中要加强外观巡视, 发现 SIEMENS 防雷模块显示窗口出现

错误及时处理。

#### 四、竣工验收

(1) 防雷工程施工单位须按设计要求精心施工，工程建设管理部门应有专人负责监督。对于隐蔽工程应实行随工验收，重要部位应进行拍照和专用设备项记录。

(2) 设计资料和施工记录应由相应的防雷主管部门妥善存档备查。通信站应有本站防雷设计资料。

(3) 工程竣工时，应由通信工程建设管理部门组织验收，通信运行部门和防雷专责工程参加。

#### 五、雷害分析与统计

##### 1. 雷害分析

(1) 设备遭受雷击后应对损坏情况进行调查分析，调查分析内容主要包括：

1) 各种电气绝缘部分有无击穿闪络的痕迹，有无烧焦气味，设备元件损坏部位。

2) SIEMENS 防雷器损坏情况，利用 SIEMENS 元件老化测试仪，测试元件老化或损坏情况。

3) 安装 SIEMENS O 峰值电流记录卡，记录测量数据，寄回 SIEMENS 客户服务中心，量度峰值电流数据加以记录存档。

4) 了解雷害事故地点附近的情况，分析附近地质、地形和周围环境特点及当时的气象情况。

5) 保留雷击损坏部件，对现场进行拍照或录像，做好各种记录。

(2) 根据上述调查情况，组织有关专家分析，写出调查分析报告及改进措施。

##### 2. 雷害统计

为了做好通信站防雷工作，应了解雷电活动强度、雷击概率，掌握设备损坏情况及雷电入侵途径等，积累必要的资料。

#### 六、防雷设计配置图

(1) 接地系统施工图如图 7-5 所示。

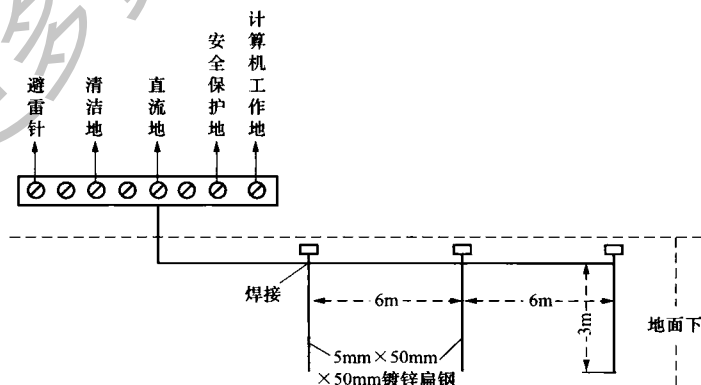


图 7-5 接地系统施工图

(2) 网络系统电源供应如图 7-6 所示。

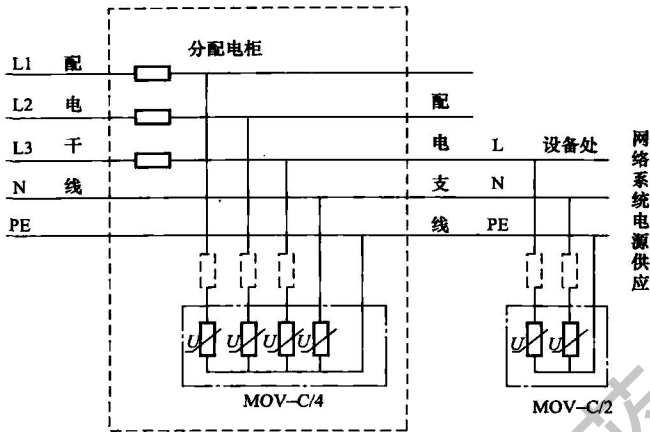


图 7-6 网络系统电源供应

(3) 通信防雷器配置图如图 7-7 所示。

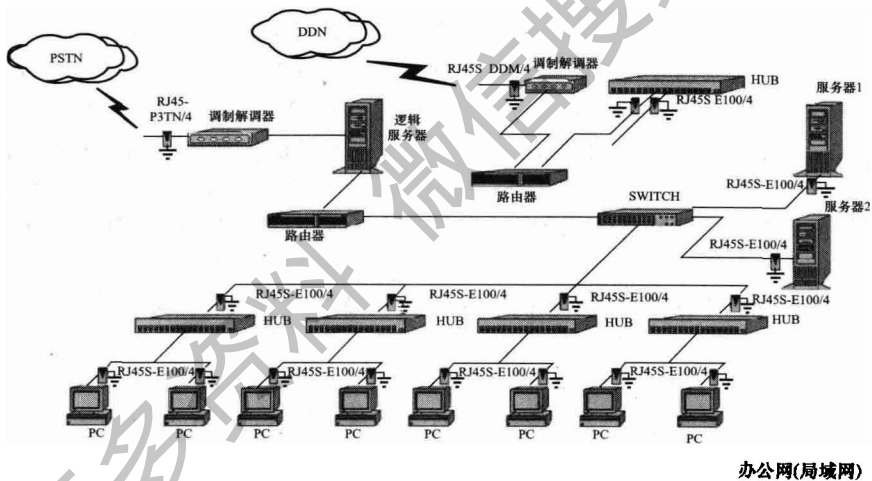


图 7-7 通信防雷器配置图

### 第三节 中国国家图书馆计算机网络系统的雷电防护

中国国家图书馆的自动化系统起步于 20 世纪 70 年代中期。80 年代中期开始进行图书馆自动化应用系统的开发与实践，1989 年成功地引进安装了国外大型自动化应用系统 (NEC)。1999 年，在国内图书馆界率先采用先进的千兆以太网技术，开通了拥有 3000 个信息节点的馆内局域网，将各个应用子系统连接起来。在互联网建设方面，开通了国际互联网中国国家图书馆站点；分别与国务院办公厅、清华大学、北京大学等国家重要部门、重点高校实现了 100M 速率的专线连接；与中国计算机公用网、中国

教育科研网、中国科技网及北京有线电视网、国家广播电影电视总局、全国有线电视网、中国网通等实现了高速互联，使中国国家图书馆成为我国网上信息资源的中心枢纽。2003年10月，国家图书馆 ALEPH 500 计算机综合管理系统建成并全面投入运行，为中国国家图书馆迈进世界先进图书馆的行列奠定了基础。

现代计算机信息网络的使用给人类带来了极大的便利，但设计不当也会潜伏下火灾隐患。如何确保计算机网络系统的安全，特别是预防雷电对计算机网络系统的破坏，是摆在我们面前的一个重要课题。

### 一、雷电对计算机网络系统的危害

雷电灾害是一种自然灾害。雷电的热效应和电效应常造成火灾，致使建筑物损坏和人身伤亡。250年前科学家发明了避雷针，有效地防止和减轻了雷电对建筑物的破坏。然而，进入20世纪70年代以后，人们忽然发现在一阵电光闪闪，雷声隆隆之后，既未见到建筑物着火，又未见到建筑物结构损坏的情况下，室内的电子计算机网络系统却遭受到了严重破坏，电子元器件被雷电击穿、焚毁，设备停止运行，损失惨重。这种情况年复一年日趋严重，国内国外莫不如此。日本《预防时报》载文称，日本的大型计算机房，平均每年要有20处遭受雷击。我国《火灾统计年鉴》显示：2003年我国共发生雷击火灾254起。一位奥地利大学教授，对1960年~1992年33年间的雷电灾害次数进行统计后发现，33年中因直接雷击的灾害次数每年都在100起左右，而电子设备的损坏件数由1960年的全年931件剧增到1992年的全年23768件，33年间增加了2553%。我国的计算机网络系统起步较晚，发展较快，雷电灾害的破坏更加明显。

1999年6月17日早晨，在北京的一场雷雨之后，中国国家图书馆消防控制室的控制线路板被雷击坏，导致全部防火联动设备失控，造成直接经济损失3000多元，维修期间影响防火设备的正常使用达20天。1992年6月22日，北京气象中心计算机房遭受雷击，造成大型计算机房和小型机网络中断，6条北京同步线路和1条国际同步线路被击断，工作中断46rain，经济损失10万元。

2004年6月20日晚，崇文区某单位通信机房遭雷击，造成UPS逆变器大功率管、电容、交换机、服务器接口、多台交换机及网卡和通信塔顶的天线系统等多项通信设备被击坏，致使通信工作中断，直接经济损失达30余万元。2004年6月21日下午，崇文区某公司遭雷击，造成计算机网络瘫痪，30多台计算机被击坏。2004年6月24日晚，朝阳区某单位遭雷击，造成保安监控系统、消防自动报警系统、程控电话机、卫星接收系统等多项设备被击坏，直接经济损失35万元。

2004年北京市防雷中心共接到雷击报告100多起，较2003年的30多起成倍增加。其中80%以上惹祸的仍为感应雷。2004年6月下旬，北京地区本市出现近年罕见的持续一周的雷暴天气，雷击事故频发，仅6月23日市防雷中心就接到雷击灾害报告32起。2004年雷暴终止时间推迟到了11月9日，打破近百年气象历史的纪录。当天，一家图书馆因楼顶广告牌防雷存在隐患，导致大楼交换机和网络系统遭雷击损毁，造成经济损失十几万元。

在计算机网络系统迅速发展的今天，雷电这种常见的自然现象，给人类经济和社会生活带来的严重危害是值得引起关注的。

## 二、计算机设备遭受雷击的原因和雷电入侵的途径

计算机设备遭受雷击灾害的原因有两方面：① 计算机的广泛应用，使计算机损坏的件数增加；② 高集成化技术的发展，使计算机遭受雷击灾害的机会增加。据有关统计资料显示：当设备的主要元件是电子管时，其耐雷击单位能量约为 10Ws，而集成电路的耐雷击单位能量约为  $10^{-2}$ Ws，两者相差达一千倍。也就是说在计算机设备先进的同时，对雷电过电压更为敏感和“娇嫩”了。因此，计算机设备遭受雷击后，轻则导致计算机系统紊乱，重则造成计算机设备损坏。

近年来，专家对计算机网络雷害情况进行调查统计发现，分布于同一建筑物或相邻建筑物之间的计算机局域网遭受雷击损坏的情况最为严重，其中计算机同轴网络适配卡的损坏数量最多，其次，一些具有特定功能的接口适配卡也有相当程度的损坏。在远程通信中，因调制解调器多与市话线路相连，雷电通过市话线路感应而导致调制解调器损坏也有相当数量。

从统计资料可以看出，除直击雷以外，计算机网络系统遭到雷击的侵害途径主要有两种即场和路。其中场为雷击建筑物或邻近地区雷电放电导致空间电磁场感应产生瞬态过电压损坏。路为雷电通过供电线路、信号线（通信线）路、天馈线路三条主要线路引入过电压和过电流造成损坏。这与 IEC/TC81 关于雷击电磁耦合过程起因于磁场耦合、电场耦合及电阻耦合的结论是一致的。

## 三、计算机网络系统防雷措施

(1) 将计算机房的低压配电系统 TN—C 型改为 TN—S 型。TN—C 的 PE 线和 N 线共用一根金属线。而计算机的工作接地是用一根专门的金属线引至一专用的工作接地的。当建筑物上落雷时，瞬间内在主钢筋上电位突然抬升，此时基础地网与专用工作地之间会出现很高的电位差，极易发生击穿（地下网络）。高电压会沿着专用地网的引下线反击到计算机的设备上，造成人身伤亡或损坏设备。因此，执行《建筑物防雷设计规范》规定，“当电源采用 TN 系统时，从建筑物内总配电盘（箱）开始引出的配电线路和分支线路必须采用 TN—S 系统”，是很重要的。

(2) 为预防直击雷，采用金属材料接闪器、引下线，并通过接地装置将雷电流的 50% 部分泄入地中，为雷电流提供一条低阻抗的通道。对于暴露在建筑物外的计算机通信设备，线缆必须处在避雷针有效保护范围之内。

(3) 进入楼内的所有线缆，包括有线电视光纤系统，电信局光纤均采用屏蔽接地后引入。供电线从配电室引入也采取穿金属管埋地引入的方法。将架设架空电力及电讯电缆入户，改为地下电缆入户，以减少雷电入侵的可能。

(4) 过电压保护。为抑制沿线路传导来的过电压和过电流以及对等电位连接网中无法使用导体直接连接的部位实行等电位连接，应使用电涌（过电压）保护器（SPD）。SPD 只适用于 1000V 以下的低压系统。这种元件在没有电涌时呈高阻值，一旦响应电涌电压会突变为低阻值，但随着电涌电流和电压的增加其阻抗会不断减少。并联在线路中会泄放电涌电流，达到电涌保护的目。

(5) 等电位连接。等电位连接是内部防雷装置的一部分，其目的在于减少雷电流所引起的电位差。等电位是用连接导线或过电压（电涌）保护器将处在需要防雷的空

间内的防雷装置，建筑物的金属构架、金属装置、外来的导线、电气装置、电信装置等连接起来，形成一个等电位连接网络，以实现均压等电位，预防火灾、爆炸、生命危险和设备损坏。

(6) 屏蔽措施。屏蔽是利用各种金属屏蔽体来阻挡和衰减施加在电子设备上的电磁干扰或过电压能量。具体可分为建筑物屏蔽、设备屏蔽和各种线缆（包含管道）的屏蔽。建筑物的屏蔽可利用建筑物的钢筋、金属构架、金属门窗、地板等均相互连接在一起，形成一个法拉第笼，并与地网有可靠的电气连接，形成初级屏蔽网。设备的屏蔽应在对电子设备耐过电压水平调查的基础上，按 IEC 划分的雷电防护区（LPZ）施行多级屏蔽。屏蔽的效果首先取决于初级屏蔽网的衰减程度，其次取决于屏蔽层对于入射电磁波的反射损耗和吸收损耗程度。对入户的金属管道、通信线路，电力线缆要在入户前进行屏蔽（使用屏蔽线缆或穿金属管）接地处理。

(7) 大型计算机机房周围环境，尽量保持一个防雷空间，不种高大树木，以防树大招雷。计算机网络系统防雷是一个复杂的系统工程，只有提高忧患意识，采用先进的技术措施，选用安全可靠的防雷装置，建立完善的管理制度，相信会保障防雷安全的。



## Chapter 8

### 第八章

# 电磁兼容设计与抗骚扰设计举例

## 第一节 PLC 与工业控制系统抗骚扰分析

### 一、PLC 控制系统抗骚扰分析

随着科学技术的发展, PLC 在工业控制中的应用越来越广泛。PLC 控制系统的可靠性直接影响到工业企业的安全生产和经济运行, 系统的抗骚扰能力是关系到整个系统可靠运行的关键。自动化系统中所使用的各种类型 PLC, 有的是集中安装在控制室, 有的是安装在生产现场和各种机电设备上, 它们大多处在强电电路和强电设备所形成的恶劣电磁环境中。要提高 PLC 控制系统可靠性, 一方面要求 PLC 生产厂家提高设备的抗骚扰能力, 另一方面, 要求工程设计、安装施工和使用维护中引起高度重视, 多方配合才能完善解决问题, 有效地增强系统的抗骚扰性能。

#### (一) PLC 控制系统中电磁骚扰的主要来源

##### 1. 来自空间的辐射骚扰

空间的辐射骚扰主要是由电力网络、电气设备的暂态过程、雷电、无线电广播、电视、雷达、高频感应加热设备等产生的, 通常称为辐射骚扰, 其分布极为复杂。若 PLC 系统置于射频场内, 就会受到骚扰, 其影响主要通过两条路径: ① 直接对 PLC 内部的辐射, 由电路感应产生; ② 对 PLC 通信网络的辐射。辐射骚扰与现场设备布置, 特别是和频率有关, 一般需通过设置屏蔽电缆和局部屏蔽及安装过电压保护元件进行保护。

##### 2. 来自系统外引线的骚扰

主要通过电源线和信号线引入, 通常称为传导骚扰。这种骚扰在我国工业现场较严重。

(1) 来自电源线的骚扰。实践证明, 因电源线引入的骚扰造成 PLC 控制系统故障的情况很多。PLC 系统的正常供电电源均由电网供电。由于电网覆盖范围广, 它将受到所有空间的电磁骚扰, 而在线路上感应电压和电流。尤其是电网内部的变化, 开关

操作、大型电力设备起停、交直流传动装置引起的谐波、电网短路暂态冲击等，都通过输电线路传到电源一次侧。PLC 电源通常采用隔离电源，但其机构及制造工艺因素使其隔离性并不理想。由于分布参数特别是分布电容的存在，绝对隔离是不可能的。

(2) 来自信号线的骚扰。与 PLC 控制系统连接的各类信号传输线，除了传输有用的各类信息之外，总会有外部骚扰侵入。此骚扰主要有两种途径：① 通过变送器供电电源或共用信号仪表的供电电源串入的电网骚扰；② 信号线受空间电磁辐射感应的骚扰，即信号线上的外部感应骚扰。由信号线引入骚扰会引起 I/O 信号工作异常和测量精度大大降低，严重时将引起元器件损伤。对于隔离性能差的系统，还将导致信号间互相骚扰，引起共地系统总线回流，造成逻辑数据变化、误动和死机。PLC 控制系统因信号线引入骚扰造成 I/O 模件损坏，数量相当严重，由此引起系统故障的情况也很多。

(3) 来自接地系统混乱时的骚扰。接地是提高电子设备电磁兼容性的有效手段之一。正确的接地，既能抑制电磁骚扰的影响，又能抑制设备向外发出骚扰；而错误的接地，反而会引入严重的骚扰，使 PLC 系统无法正常工作。

PLC 控制系统的地线包括系统地、屏蔽地、交流地和保护地等。接地系统混乱对 PLC 系统的影响，主要是各个接地点电位分布不均，不同接地点间存在地电位差，引起地环路电流，影响系统正常工作。例如电缆屏蔽层必须一端接地，如果电缆屏蔽层两端 A、B 都接地，就存在地电位差，有电流流过屏蔽层，当发生异常状态如雷击时，地线电流将更大。

此外，屏蔽层、接地线和大地有可能构成闭合环路，在变化磁场的作用下，屏蔽层内会出现感应电流，通过屏蔽层与芯线之间的耦合，骚扰信号回路。若系统地与其他接地处理混乱，所产生的地环流就可能在地线上产生不等电位分布，影响 PLC 内逻辑电路和模拟电路的正常工作。PLC 工作的逻辑器件抗扰容限较低，地电位的骚扰容易影响 PLC 的逻辑运算和数据存储，造成数据混乱、程序跑飞或死机。对模拟地电位的骚扰将导致测量精度下降，引起对信号测控的严重失真和误动作。

### 3. 来自 PLC 系统内部的骚扰

主要由系统内部元器件及电路间的相互骚扰产生，如逻辑电路相互骚扰及其对模拟电路的影响，模拟地与逻辑地的相互影响及元器件间的相互不匹配使用等。

## (二) PLC 控制系统工程应用的抗骚扰设计

为了保证系统在工业电磁环境中免受或减少内外电磁骚扰，必须从设计阶段开始便采取三个方面抑制措施，即：① 抑制骚扰源；② 切断或衰减电磁骚扰的传播途径；③ 提高装置和系统的抗骚扰能力。PLC 控制系统的抗骚扰是一个系统工程，要求制造单位设计生产出具有较强抗骚扰能力的产品，且有赖于使用部门在工程设计、安装施工和运行维护中予以全面考虑，并结合情况进行综合设计，才能保证系统的电磁兼容性和运行可靠性。进行具体工程的抗骚扰设计时，应主要做好以下两个方面。

### 1. 设备选型

在选择设备时，首先，要选择有较高抗骚扰能力的产品，包括电磁兼容性 (EMC)，尤其是抗外部骚扰的能力，如采用浮地技术、隔离性能好的 PLC 系统；其

次，还应了解生产厂给出的抗骚扰指标，如共模抑制比、差模抑制比，耐压能力、允许在多大骚扰场强的环境中工作；另外是靠考查其在类似工作中的应用实际效果。在选择国外进口产品要注意：我国是采用 220V 电网制式，而欧美地区是 110V 电网。由于我国电网零点电位漂移大，地电位变化大，工业企业现场的电磁骚扰至少要比欧美地区高 4 倍以上，对系统抗骚扰性能要求更高，在国外能正常工作的 PLC 产品，在国内就不一定能可靠运行，这就要在采用国外产品时，按我国的标准合理选择。

## 2. 综合抗骚扰设计

主要考虑来自系统外部的骚扰如何抑制。主要内容包括：① 对 PLC 系统及外引线进行屏蔽以防空间辐射骚扰；② 并对外引线进行隔离、滤波，特别是动力电缆应分层布置，以防通过外引线引入传导骚扰；③ 正确设计接地点和接地装置，完善接地系统。另外还必须利用软件手段，进一步提高系统的安全可靠性。

### (三) 主要抗骚扰措施

#### 1. 采用性能优良的电源，抑制电网引入的骚扰

在 PLC 控制系统中，电源占有极重要的地位。电网骚扰串入 PLC 控制系统主要通过 PLC 系统的供电电源（如 CPU 电源、I/O 电源等）、变频器供电电源和与 PLC 系统具有直接电气连接的仪表供电电源等耦合进入的。现在，对于 PLC 系统供电的电源，一般都采用隔离性能较好的电源，而对于变频器供电的电源和 PLC 系统有直接电气连接的仪表的供电电源，并没受到足够的重视，虽然采取了一定的隔离措施，但普遍还不够，主要是使用的隔离变压器分布参数大，抑制骚扰能力差，经电源耦合而串入共模骚扰、差模骚扰。所以，对于变频器和共用信号仪表供电应选择分布电容小、抑制带大（如采用多次隔离和屏蔽及漏感技术）的配电器以减少 PLC 系统的骚扰。此外，为保证电网馈电不中断，可采用在线式不间断供电电源（UPS）供电，提高供电的安全可靠性。并且 UPS 还具有较强的骚扰隔离性能，是一种 PLC 控制系统的理想电源。

#### 2. 电缆选择与敷设

为了减少动力电缆辐射电磁骚扰，尤其是变频装置馈电电缆，可采用铜带铠装屏蔽电力电缆，从而降低动力线生产的电磁骚扰，取得满意的效果。不同类型的信号分别由不同电缆传输，信号电缆应按传输信号种类分层敷设，严禁用同一电缆的不同导线同时传送动力电源和信号，避免信号线与动力电缆靠近平行敷设，以减少电磁骚扰。

#### 3. 硬件滤波及软件抗骚扰措施

信号在接入计算机前，在信号线与地间并接电容，以减少共模骚扰；在信号两极间加装滤波器，可减少差模骚扰。

由于电磁骚扰的复杂性，要根本消除骚扰是不可能的，因此在 PLC 控制系统的软件设计和组态时，还应在软件方面进行抗骚扰处理，进一步提高系统的可靠性。常用的一些措施包括：① 数字滤波和工频整形采样，可有效消除周期性骚扰；② 定时校正参考点电位，并采用动态零点，可有效防止电位漂移；③ 采用信息冗余技术，设计相应的软件标志位；④ 采用间接跳转，设置软件陷阱等提高软件结构可靠性。

#### 4. 正确选择接地点，完善接地系统

接地的目的通常有两个，其一为了安全，其二是为了抑制骚扰。完善的接地系统

是 PLC 控制系统抗电磁骚扰的重要措施之一。系统接地方式有：浮地方式、直接接地方式和电容接地三种方式。对 PLC 控制系统而言，它属高速低电平控制装置，应采用直接接地方式。由于信号电缆分布电容和输入装置滤波等的影响，装置之间的信号交换频率一般都低于 1MHz，所以 PLC 控制系统接地线采用一点接地。集中布置的 PLC 系统适于并联一点接地方式，各装置的柜体中心接地点以单独的接地线引向接地极。如果装置间距较大，应采用串联一点接地方式。用一根大截面铜母线（或绝缘电缆）连接各装置的柜体中心接地点，然后将接地母线直接连接接地极。接地线采用截面大于  $22\text{mm}^2$  的铜导线，总母线使用截面大于  $60\text{mm}^2$  的铜排。接地极的接地电阻小于  $2\Omega$ ，接地极最好埋在距建筑物 10 ~ 15m 远处，而且 PLC 系统接地点必须与强电设备接地点相距 10m 以上。信号源接地时，屏蔽层应在信号侧接地；不接地时，应在 PLC 侧接地；信号线中间有接头时，屏蔽层应牢固连接并进行绝缘处理，一定要避免多点接地；多个测点信号的屏蔽双绞线与多芯对绞总屏蔽电缆连接时，各屏蔽层应相互连接好，并经绝缘处理。选择适当的接地处单点接点。

PLC 控制系统中的骚扰是一个十分复杂的问题，因此在抗骚扰设计中应综合考虑各方面的因素，合理有效地抑制骚扰，对有些骚扰情况还需做具体分析，采取对症下药的方法，才能够使 PLC 控制系统正常工作。

## 二、工控软件的抗骚扰设计

计算机系统在工业现场使用时，大量的骚扰源虽不能造成硬件系统的损坏，但常常使计算机系统不能正常运行，致使控制失灵，造成重大事故。计算机系统的抗骚扰不可能完全依靠硬件解决，因此，软件抗骚扰问题的研究愈来愈引起人们的重视。

### （一）工控软件的结构特点及骚扰途径

在不同的工业控制系统中，工控软件虽然完成的功能不同，但就其结构来说，一般具有如下特点：

（1）实时性。工业控制系统中有些事件的发生具有随机性，要求工控软件能够及时地处理随机事件。

（2）周期性。工控软件在完成系统的初始化工作后，随之进入主程序循环。在执行主程序过程中，如有中断申请，则在执行完相应的中断服务程序后，继续主程序循环。

（3）相关性。工控软件由多个任务模块组成，各模块配合工作，相互关联，相互依存。

（4）人为性。工控软件允许操作人员干预系统的运行，调整系统的工作参数。

在理想情况下，工控软件可以正常执行。但在工业现场环境的骚扰下，工控软件的周期性、相关性及时时性受到破坏，程序无法正常执行，导致工业控制系统的失控，其表现是：程序计数器 PC 值发生变化，破坏了程序的正常运行。PC 值被干扰后的数据是随机的，因此引起程序执行混乱，在 PC 值的错误引导下，程序执行一系列毫无意义的指令，最后常常进入一个毫无意义的“死循环”中，使系统失去控制。

输入/输出接口状态受到骚扰，破坏了工控软件的相关性和周期性，造成系统资源被某个任务模块独占，使系统发生“死锁”。

数据采集误差加大，骚扰侵入系统的前向通道，叠加在信号上，导致数据采集误差加大。特别是当前向通道的传感器接口是小电压信号输入时，此现象更加严重。

RAM 数据区受到骚扰发生变化。根据骚扰窜入渠道、受骚扰数据性质的不同，系统受损坏的状况不同，有的造成数值误差，有的使控制失灵，有的改变程序状态，有的改变某些部件（如定时器/计数器、串行口等）的工作状态等。

控制状态失灵。在工业控制系统中，控制状态的输出常常是依据某些条件状态的输入和条件状态的逻辑处理结果而定。在这些环节中，由于骚扰的侵入，会造成条件状态错误，致使输出控制误差加大，甚至控制失常。

## （二）程序运行失常的软件对策

系统受到骚扰侵害致使 PC 值改变，造成程序运行失常。对于程序运行失常的软件对策主要是发现失常状态后及时引导系统恢复原始状态。

### 1. 设置监视跟踪定时器

使用定时中断来监视程序运行状态。定时器的定时时间稍大于主程序正常运行一个循环的时间，在主程序运行过程中执行一次定时器时间常数刷新操作。这样，只要程序正常运行，定时器不会出现定时中断。而当程序运行失常，不能及时刷新定时器时间常数而导致定时中断，利用定时中断服务程序将系统复位。在 8031 应用系统中作为软件抗骚扰的一个实例，具体做法是：

（1）使用 8155 的定时器所产生的“溢出”信号作为 8031 的外部中断源 INT1。用 555 定时器作为 8155 中定时器的外部时钟输入。

（2）8155 定时器的定时值稍大于主程序的正常循环时间。

（3）在主程序中，每循环一次，对 8155 定时器的定时常数进行刷新。

（4）在主控程序开始处，对硬件复位还是定时中断产生的自动恢复进行分类判断处理。

### 2. 设置软件陷阱

当 PC 失控，造成程序“乱飞”而不断进入非程序区，只要在非程序区设置拦截措施，使程序进入“陷阱”，然后强迫使程序进入初始状态。例如 Z80 指令系统中数据 FFH 正好对应为重新起动脉令 RST56，该指令使程序自动转入 0038H 入口地址。因此，在 Z80CPU 构成的应用系统中，只要将所有非程序区全部置成 FFH 用以拦截失控程序，并在 0038H 处设置转移指令，使程序转至抗干扰处理程序。

## （三）系统“死锁”的软件对策

在工业控制系统中，A/D、D/A、显示等输入/输出接口电路是必不可少的。这些接口与 CPU 之间采用查询或中断方式工作，而这些设备或接口对骚扰很敏感，骚扰一旦破坏了某一接口的状态字后，就会导致 CPU 误认为该接口有输入/输出请求而停止现行工作，转去执行相应的输入/输出服务程序。但由于该接口本身并没有输入/输出数据，从而使 CPU 资源被该服务程序长期占用，而不释放，其他任务程序无法执行，使整个系统出现“死锁”。对这种干扰造成的“死锁”问题，在软件编程中，可采用“时间片”的方法来解决。其具体步骤为：

根据不同的输入/输出外设对时间的要求，分配相应的最大正常的输入/输出时间。

在每一输入/输出的任务模块中，加入相应的超时判断程序。这样当骚扰破坏了接口的状态造成 CPU 误操作后，由于该外设准备好信息长期无效，经一定时间后，系统会从该外设的服务程序中自动返回，保证整个软件的周期性不受影响，从而避免“死锁”情况的发生。

#### (四) 数据采集误差的软件对策

根据数据受骚扰性质及骚扰后果的不同，采取的软件对策各不相同，没有固定的模式。对于实时数据采集系统，为了消除传感器通道中的骚扰信号，在硬件措施上常采取有源或无源 *RLC* 网络，构成模拟滤波器对信号实现频率滤波。同样，运用 CPU 的运算，控制功能也可以实现频率滤波，完成模拟滤波器类似的功能，这就是数字滤波。在许多数字信号处理专著中都有专门论述，可以参考。随着计算机运算速度的提高，数字滤波在实时数据采集系统中的应用将愈来愈广。在一般数据采集系统中，可以采用一些简单的数值、逻辑运算处理来达到滤波的效果。下面介绍几种常用的方法。

##### 1. 算术平均值法

对于一点数据连续采样多次，计算其算术平均值，以其平均值作为该点采样结果。这种方法可以减少系统的随机骚扰对采集结果的影响。一般 3~5 次平均即可。

##### 2. 比较取舍法

当控制系统测量结果的个别数据存在偏差时，为了剔除个别错误数据，可采用比较取舍法，即对每个采样点连续采样几次，根据所采数据的变化规律，确定取舍，从而剔除偏差数据。例如，“采三取二”即对每个采样点连续采样三次，取两次相同的数据为采样结果。

##### 3. 中值法

根据骚扰造成采样数据偏大或偏小的情况，对一个采样点连续采集多个信号，并对这些采样值进行比较，取中值作为该点的采样结果。

##### 4. 一阶递推数字滤波法

这种方法是利用软件完成 *RC* 低通滤波器的算法，实现用软件方法代替硬件 *RC* 滤波器。一阶递推数字滤波公式为

$$Y_n = QX_n + (1 - Q)Y_{n-1}$$

式中： $Q$  为数字滤波器时间常数； $X_n$  为第  $n$  次采样时的滤波器输入； $Y_n$  为第  $n$  次采样时的滤波器输出。采用软件滤波器对消除数据采集中的误差可以获得满意的效果。但应注意，选取何种方法应根据信号的变化规律选择。

#### (五) RAM 数据出错的软件对策

在实时控制过程中，骚扰造成比较严重的危害之一就是冲毁 RAM 中的数据，由于 RAM 中保存的是各种原始数据、标志、变量等，如果被破坏，会造成系统出错或无法运行，根据数据被冲毁的程度，一般可分为三类：

- (1) 整个 RAM 数据被冲毁。
- (2) RAM 中某片数据被冲毁。
- (3) 个别数据被冲毁。

在工业控制系统中，RAM 的大部分内容是为了进行分析、比较而临时存放的，不

允许丢失的数据只占极少部分。在这种情况下，除了这些不允许丢失的数据外，其余大部分内容允许短时间被破坏，最多只引起系统的一个很短时间的波动，很快能自动恢复正常。因此，在工控软件中，只要注意对少数不允许丢失的数据保护，一般常用的方法有“校验法”和“设标法”。这两种方法各有千秋，校验法比较烦琐，但查错的可信度高。设标法简单，但对数据表中个别数据冲毁的情况，查错则无能为力。在编程中一般应综合使用，其具体做法为：

- (1) 将 RAM 工作区重要区域的始端和尾端各设置一个标志码“0”或“1”；
- (2) 对 RAM 中固定不变的数据表格设置校验字。

在程序的执行过程中，每隔一定的时间通过事先设计的查错程序来检查其各标志码是否正常，如果不正常，则利用数据冗余技术通过抗骚扰处理程序来进行修正，冗余数据表的一般设计原则是：

- (1) 各数据表应相互远离分散设置，减少冗余数据同时被冲毁的概率。
- (2) 数据表应尽可能远离栈区，减少由于操作错误造成堆栈被成数据冲毁的可能。

上述对 RAM 区域的恢复处理方法，在不同的应用系统中应根据的具体情况进行取舍。

#### (六) 控制状态失常的软件对策

在条件控制系统中，人们关注的问题是能否确保正常的控制状态。如果骚扰进入系统，会影响各种控制条件、造成控制输出失误。为了确保系统安全可以采取下述软件抗骚扰措施：

##### 1. 软件冗余

对于条件控制系统，将控制条件的一次采样、处理控制输出，改为循环采样、处理控制输出。这种方法具有良好的抗偶然因素骚扰作用。

##### 2. 设置当前输出状态寄存单元

当骚扰侵入输出通道造成输出状态破坏时，系统可以及时查询当前输出状态寄存单元的输出状态信息，及时纠正错误的输出状态。

##### 3. 设置自检程序

在计算机系统内的特定部位或某些内存单元设状态标志，在运行中不断循环测试，以保证系统中信息存储、传输、运算的高可靠性。

在设计工控软件的过程中只要采取相应的抗骚扰措施，就可获得较好的抗骚扰效果。如果结合各种硬件抗骚扰措施一起使用，将会大大提高系统的可靠性。

### 三、工控软件抗骚扰设计的方法

随着计算机技术、电磁兼容技术、传感器技术和信息技术的飞速发展和普及，现场实时数据的采集与处理也越来越重要。例如，在生产过程中，应用这一技术可对生产现场的工艺参数进行采集、监视和记录，为提高产品质量，降低生产成本提供信息资源和手段保证；在科学研究中，应用这一技术可获得大量的动态信息，是研究瞬间物理过程的有力工具，也是获得科学奥秘的重要手段之一。然而，一般实时数据采集的工作现场较为恶劣，充斥着各种工业骚扰（来自系统内部和外部的），这些骚扰通常称之为噪声，当被测信号很微弱时，就会被噪声“淹没”掉，导致很大的数据采集误

差,可靠性就会降低,可能造成系统失灵,甚至酿成重大事故。因此,噪声的有效处理在系统控制中至关重要。

### (一) 骚扰的表现

工业测控系统中的实时数据采集部分,由传感器、编码器、采集卡和测控软件组成。在没有经过处理的原始数据中,得到的数据无效数据太多,造成由实时数据而绘出的实时曲线上、下、左右的波动非常大、线条乱,其原因是由于骚扰的出现,主要表现为:

(1) 程序计数器 PC 值发生变化,破坏了程序的正常运行。PC 值被骚扰后的数据是随机的,因此引起程序执行混乱,在 PC 值的错误引导下,程序执行一系列毫无意义的指令,最后常常进入一个毫无意义的“死循环”中,使系统失去控制。

(2) 数据采集误差加大,骚扰侵入系统的前向通道,叠加在信号上,导致数据采集误差加大。特别是当前向通道的传感器接口是小电压信号输入时,此现象更加严重。

(3) 输入/输出接口状态受到骚扰,破坏了工控软件的相关性和周期性,造成系统资源被某个任务模块独占,使系统发生“死锁”现象。

(4) 控制状态失灵,在工业控制系统中,控制状态的输出常常是依据某些条件状态的输入和条件状态的逻辑处理结果而定。在这些环节中,由于骚扰的侵入,会造成条件状态错误,致使输出控制误差加大,甚至控制失常。因此,为了使系统正常运行,为了得到有效的数据,使能绘出平滑的曲线,以提高采集数据的可靠性和稳定性,因此骚扰信息的有效处理(从掺杂着骚扰的采集信息中获取有效数据)是必不可少的。

### (二) 系统抗骚扰的软件措施

#### 1. 采用拦截失控程序的方法

(1) 在程序设计时应多采用单字节指令,并在关键处插入一些空操作指令,或将有效单字节指令重复几次,这样可保护其后的指令不被拆散,使程序运行走上正轨;

例如: for I = 1 to 20;重复采集  
temp(i) = ad\_read(ad\_base);采集数据语句  
for j = 1 to 10000;空操作  
next  
next  
Function ad\_read(ch as integer) as single  
vboout ad\_basse, ch  
temp = vbinp(ad\_base + 1) and 255  
datah = vbinp(ad\_base + 1) and 15  
datal = vbinp(ad\_base + 2) and 255  
End Function

此例对基地址(ad\_base)加1这个单个字节进行重复多次数的采集,然后对采集到的数据进行其他处理以使其后的语句指令不被拆散。

(2) 加入软件陷阱。当 PC 值失控使程序失控后, CPU 进入非程序区,冗余指令便无法起作用,这时可用一条引导指令,强迫程序进入初始入口状态,进入程序区。



可每隔一段设置一个陷阱。

例如：以国家汽车行业标准为依据，规定一个足够大的数据采集范围，如所采集到的数据超出了这个范围就会使程序无法正常运行，并且这些无效数据加重了系统的处理载荷，造成系统异常，严重时会出现系统“死锁”现象，这时这个导致系统无法运行的数据信号视为干扰信号，叫做“噪声”。规定了“噪声”出现的范围，就便于加入软件陷阱。当每采集到一个数据信号时就进行判断，如果是“噪声”就进入引导指令处理，再强迫程序进入正规状态。

(3) 设置监视跟踪定时器。使用定时中断来监视程序运行状态。定时器的定时时间稍大于主程序正常运行一个循环的时间，在主程序运行过程中执行一次定时器时间常数刷新操作。这样，只要程序正常运行，定时器不会出现定时中断；而当程序运行失常，不能及时刷新定时器时间常数而导致定时中断，利用定时中断服务程序将系统复位。在 8031 应用系统中作为软件抗骚扰的一个事例，具体做法是：使用 8155 的定时器所产生的“溢出”信号作为 8031 的外部中断源 INT1。用 555 定时器作为 8155 中定时器的外部时钟输入，8155 定时器的定时值稍大于主程序的正常循环时间。在主程序中，每循环一次，对 8155 定时器的定时常数进行刷新；在主控程序开始处，对硬件复位还是定时中断产生的自动恢复进行分类判断处理。

## 2. 设立标志判断

(1) 定义某单元为标志，在模块主程序中将该单元的值设为某个特征值，然后在主程序的最后判断该单元的值是否有所变化，不同则说明有误，程序就转入错误处理子程序中执行。

(2) 定义当前采集数据的前一个值或前第 1 或 5 个值都可（不宜太远）为标志判断值。将当前采集的数据与标志数据相比得到的差值如大于在没有出现干扰信号情况下的两数据差值的最大范围就视为有效数据，其原因是产品试验中各项测试项目都要按照国家行业标准规定设计，即试验项目的试验数据定应在规定的范围内变化，并有一定的变化趋势，近而根据这一个变化趋势计算出相应的差数值最大范围，做为标志判断的条件之一。

## 3. 采用主动初始化及数据冗余化技术

对单位机及片外扩展器的各种功能端口或方式、状态进行设置，保证在上电或复位后软件能实现各级的初始代码，且在程序每次使用某种功能前都再一次对相应的控制寄存器设定动作模式；给重要的数据加冗余位，延长数据和代码之间的敏感距离以增强检测和纠正错误的能力。在工程实践中，为了更好的处理好骚扰问题，使得到的数据干干净净，绘出平滑的实时曲线，通常都是几种抗骚扰方法并用，互相补充、完善，才能取得较好的抗骚扰效果。

## 4. 数据采集误差的软件对策

根据数据受骚扰性质及干扰后果的不同，采取的软件对策各不相同，没有固定的模式。对于实时数据采集系统，为了消除传感器通道中的骚扰，在软件措施上常采取运用 CPU 的运算、控制功能也可以实现频率滤波，完成模拟滤波器类似的功能，这就是数字滤波。随着计算机运算速度的提高，数字滤波在实时数据采集系统中的应用将

愈来愈广。在一般数据采集系统中，可以采用一些简单的数值、逻辑运算处理来达到滤波的效果。下面介绍几种常用的方法。

(1) 算术平均值法。对于一点数据连续采样多次，计算其算术平均值，以其平均值作为该点采样结果。这种方法可以减少系统的随机骚扰对采集结果的影响，一般3~5次平均即可。

(2) 比较取舍法。当控制系统测量结果的个别数据存在偏差时，为了剔除个别错误数据，可采用比较取舍法，即对每个采样点连续采样几次，根据所采数据的变化规律，确定取舍，从而剔除偏差数据。例如，“采三取二”即对每个采样点连续采样三次，取两次相同的数据为采样结果。

(3) 中值法。根据骚扰造成采样数据偏大或偏小的情况，对一个采样点连续采集多个信号，并对这些采样值进行比较，取中值作为该点的采样结果。在此要注意每连续两次的采集过程中增加一些空操作是很有必要的，其空操作的度须由现场调试，以求最佳效果。

#### 5. 系统“死锁”的软件对策

在工业控制系统中，A/D、D/A、显示等输入/输出接口电路是必不可少的。这些接口与CPU之间采用查询或中断方式工作，而这些设备或接口对干扰很敏感，骚扰一旦破坏了某一接口的状态字后，就会导致CPU误认为该接口有输入/输出请求而停止现行工作，转去执行相应的输入/输出服务程序。但由于该接口本身并没有输入/输出数据，从而使CPU资源被该服务程序长期占用，而不释放，其他任务程序无法执行，使整个系统出现“死锁”。对这种骚扰造成的“死锁”问题，在软件编程中，可采用“时间片”的方法来解决。其具体步骤为：根据不同的输入/输出外设对时间的要求，分配相应的最大正常输入/输出时间。在每一输入/输出的任务模块中，加入相应的超时判断程序。这样当骚扰破坏了接口的状态造成CPU误操作后，由于该外设准备的信息长期无效，经一定时间后，系统会从该外设的服务程序中自动返回，保证整个软件的周期性不受影响，从而避免“死锁”情况的发生。

在工业生产中，骚扰的来源是多方面的，有时是错综复杂的。为了解决这些问题更是想尽方法。从减少骚扰源、抑制骚扰在传播路径上加大力度，才能保证数据采集的正常运行，即而不断利用新的电磁兼容理论，新的技术，才能使电子设备更为我们人类使用。在提高硬件系统抗骚扰能力的同时，软件抗骚扰本着以设计灵活、节省硬件资源、可靠性好越来越好而大力开发新的高科技软件系统，以便更好的为工业自动化、为人们服务。

#### 四、定位控制系统的抗骚扰分析

随着计算机、电子电力和传感器技术的发展，我国的机电一体化水平也越来越高，机床、汽车仪表、家用电器、轻工机械、纺织机械、包装机械、印刷机械、冶金机械、化工机械以及工业机器人、智能机器人等许多门类产品每年都有新发展。因此，机电一体化技术已越来越受到各方面的关注，它在改善人民生活、提高工作效率、节约能源、降低材料消耗、增强企业竞争力等方面起着极大的作用。目前，很多的自动化设备对定位的要求越来越严格，定位控制技术作为机电一体化系统的核心部分，其可靠

性和稳定性直接影响设备的性能，影响其可靠性和稳定性的主要因素之一是抗骚扰问题，如何有效地解决骚扰问题是定位控制系统设计中的一个不容忽视的课题。

### (一) 定位控制系统的组成

一个完整的定位控制系统一般是由上位控制器、执行电动机、机械传动机构和位置检测元件等组成（见图 8-1）。上位控制器将分析、计算所得出的运动命令以数字脉冲信号或模拟量的形式送到电动机驱动器中，驱动器进行功率变换，并驱动电动机根据上位控制指令转动，同时，若执行机构为交流伺服系统，电动机端部的光电编码器或检测直线轨迹的光栅（或磁栅尺）将检测到的位置反馈到控制器或驱动器中，构成半闭环或全闭环控制。

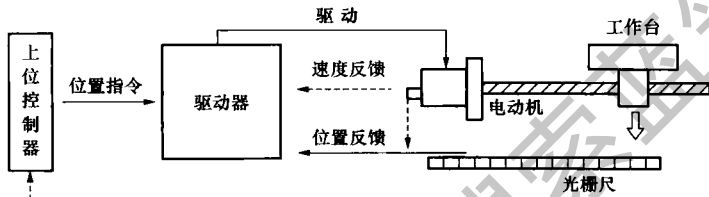


图 8-1 定位控制系统的组成

### (二) 骚扰现象

在应用中，常会遇到以下几种主要骚扰现象：

- (1) 控制系统未发指令时，电动机无规则地转动。
- (2) 伺服电动机在静止状态时，读电动机的实际位置时，由电动机端部的光电编码器反馈回的数值乱跳。
- (3) 伺服电动机运行时，所读取的编码器的值与所发出指令值不吻合且误差值是随机的。
- (4) 伺服电动机运行时，所读取的编码器的值与所发出指令值的差值为一稳定的值或呈周期性变化。
- (5) 使交流伺服系统共用同一电源的设备（如显示器等）工作不正常。

### (三) 骚扰源分析

骚扰进入定位控制系统的渠道主要有两类：

- (1) 信号传输通道骚扰。通过与系统相连的信号输入通道、输出通道进入。信号传输通道是控制系统或驱动器接收反馈信号和发出控制信号的途径，因为脉冲波在传输线上会出现延时、畸变、衰减与通道骚扰，在传输过程中，长线的骚扰是主要因素。
- (2) 供电系统骚扰。任何电源及输电线路都存在内阻，正是这些内阻才引起了电源的骚扰，如果没有内阻，无论何种噪声都会被电源短路吸收，在线路中不会建立起任何骚扰电压；此外，交流伺服系统驱动器本身也是较强的骚扰源，它可以通过电源对其他设备进行骚扰。

### (四) 抗骚扰的措施

#### 1. 供电系统的抗骚扰设计

- (1) 实行电源分组供电。例如，将执行电动机的驱动电源与控制电源分开，以防

止设备间的骚扰。

(2) 采用滤波器也可以有效地抑制交流伺服驱动器对其他设备的骚扰。该措施对以上几种骚扰现象都可以有效地抑制。

(3) 采用隔离变压器。考虑到高频骚扰通过变压器主要不是靠初次级线圈的互感耦合,而是靠初次级寄生电容耦合的,因此隔离变压器的一、二次之间均用屏蔽层隔离,减少其分布电容,以提高抗共模骚扰能力。

## 2. 信号传输通道的抗骚扰设计

(1) 光电耦合隔离措施。在长距离传输过程中,采用光耦合器,可以将控制系统与输入通道、输出通道以及伺服驱动器的输入、输出通道,切断电路之间的联系。如果在电路中不采用光电隔离,外部的尖峰骚扰会进入系统或直接进入伺服驱动装置,产生第一种骚扰现象。

光电耦合的主要优点是能有效地抑制尖峰脉冲及各种噪声骚扰,从而使信号传输过程中的信噪比大大提高。主要原因是:骚扰噪声虽然有较大的电压幅度,但能量小,只能形成微弱电流,而光电耦合器输入部分的发光二极管是在电流状态下工作,一般导通电流为 $10 \sim 15\text{mA}$ ,所以即使有很高的大幅度的骚扰,由于不能提供足够的电流而被抑制掉。

(2) 双绞屏蔽线长线传输。信号在传输过程中会受到电场、磁场和地阻抗等骚扰因素的影响,采用接地屏蔽线可以减小电场的骚扰。

双绞线与同轴电缆相比,虽然频带较差,但波阻抗高,抗共模噪声能力强,能使各个小环节的电磁感应骚扰相互抵消。

另外,在长距离传输过程中,一般采用差分信号传输,提高抗骚扰性能。采用双绞屏蔽线长线传输可以有效地抑制第2、3、4种骚扰现象的产生。

(3) 接地。接地可以消除电流流经地线时所产生的噪声电压,除了要将伺服系统接大地外,信号屏蔽线也要接地,防止静电感应和电磁骚扰。如果没有正确的接地,则可能会出现第2种骚扰现象。

抗骚扰是一个非常复杂、实践性很强的问题,一种骚扰现象可能同时由若干因素引起的。因此,在定位控制系统的设计中,不仅应预先采取抗骚扰的措施,在调试过程中还应及时分析所遇到的现象,对系统的电路原理、具体布线、屏蔽、防护形式不断改进,提高系统是可靠性和稳定性。

## 五、电视监控抗骚扰设计

闭路电视监控系统(CCTV)在建筑工程中的应用越来越多,由于建筑物内的电气环境比较复杂,容易形成各种骚扰源,如果施工过程中未采取恰当的防范措施,各种骚扰就会通过传输线缆进入闭路电视监控系统,造成视频图像质量下降、系统控制失灵、运行不稳定等现象。因此研究闭路电视监控骚扰源的性质,了解对闭路电视监控系统的影响方式,以便采取措施解决骚扰问题对提高闭路监控系统工程质量,确保系统的稳定运行非常有益。

### (一) 骚扰的来源及影响方式

闭路电视监控系统中传输信号的类型主要有两类:① 模拟视频信号,传输路径由

摄像机到矩阵，从矩阵再到显示器或录像机；② 数字信号包括矩阵与摄像机之间的控制信息传输，矩阵中计算机部分的数字信号。一般设备成为骚扰源的可能性很小，因此骚扰主要通过信号传输路径进入系统。闭路电视监控系统的信号传输路径有，能通过视频电缆和传输控制信号的双绞线耦合进系统的骚扰有：各种高频骚扰，如大电感负载启停，接地电位不等引入的工频骚扰，平衡传输线路失衡使抑噪能力下降将共模骚扰转成了差模骚扰，传输线上阻抗不匹配造成信号的反射使信号传输质量下降，静电放电沿传输线进入设备造成接口芯片损伤或损坏等。具体表现如，由于阻抗不匹配造成的影响在视频图像上表现为重影。在信号传输线上会在脉冲序列的前后沿形成振荡。振荡的存在使高低电平间的阈值差变小，当振荡的幅值再大或有其他骚扰引入时就无法正确分辨出脉冲电平值，导致通信时间变长或通信中断。接地和屏蔽不好会导致传输线抑制外部电磁骚扰能力的下降，体现在视频图像就是雪花噪点、网纹骚扰以及横纹滚动等；在信号传输线上形成尖峰骚扰，造成通信错误。平衡传输线路失衡也会在信号传输线上形成尖峰骚扰。静电放电除了会造成设备损坏外，还会影响存储器内的数据，使设备出现些莫名其妙的错误。

## （二）抗骚扰的方法

从骚扰源的分析，了解到并没有特别的骚扰源，消除或者减少上述骚扰的理论探讨也有许多，如何针对闭路电视监控工程解决骚扰问题，很少有文献涉及，下面就闭路电视监控工种中常见的骚扰及解决方法进行些探讨。

### 1. 数字信号传输中的抗骚扰措施

在弱电系统工程中数字信号的传输通道常指长线传输，常见的方式有：通过调制、解调方法在电力线或视频线上传输数字信号；通过工业标准的通信网络进行传输，比如 RS422、RS845、RS485，自行开发的自动式传输。三者相较，常见的还是 RS422、RS485，因此重点讨论 RS485 数字通信抗骚扰方法。

RS485 总线是采用差分平衡电气接口，具有较强的抗电磁骚扰能力，但在实际工程中，RS485 总线并未达到人们期望的效果。问题往往出现在以下几个方面：① 网络拓扑不合理，未按照总线型网络拓扑布线，成为事实上的星型拓扑；② 传输线与接收和发送端设备连接不正确，削弱了平衡线的抗骚扰能力；③ 公用双绞线，未进一步采取抗骚扰措施，比如采用屏蔽双绞线。虽然在造成骚扰的方式上有所不同，但在骚扰的表现形式上只有两种：① 反射增加了信号畸变程度；② 外部的骚扰由于平衡条件被破坏，共模骚扰变成了差模骚扰进入传输线。

关于信号反射，根据电磁理论，减少长线上信号反射的唯一途径是阻抗匹配，若通信拓扑为总线型，阻抗匹配比较容易实现，但若是星型网络拓扑，根据工程经验则可在发送端串上与传输线特征阻抗相同的电阻  $R_0$ ，在接收端进行上拉  $R_1$  和下拉  $R_2$  连接，其中  $R_1 > R_2$ ， $R = (R_1 R_2) / (R_1 + R_2) = R_0$ 。在发送端， $R_0$  一般是驱动门输出内阻的 5 倍以上，可以得到较高的发送电平，接收端的匹配阻抗是经 5V 电源形成的，在阻抗匹配的同时，还存在一定的功耗。

双绞线作为 RS485 传输线，对电磁感应噪声有较强的抑制能力。但对静电感应引起噪声的抑制能力较差，因此 RS485 传输线应选用屏蔽双绞线。双绞线的屏蔽层要正

确接地，这里讲的“地”应是驱动总线逻辑门的“地”，而非“机壳地”、“保护地”，但在许多实际设备上往往没有给出接地连接端，所以在这种情况下就需要引一条线将屏蔽与驱动逻辑门集成电路的地相连。

## 2. 视频信号的骚扰

视频信号的骚扰在图像上表现为雪花点和50Hz横纹滚动，雪花点骚扰是由于传输线上信号衰减以及耦合了高频骚扰所致，这种骚扰比较容易消除。在摄像机与控制矩阵之间合理位置增加一个视频放大器，将信号的信噪比提高或者改变视频电缆的路径避开高频骚扰源，高频骚扰的问题可基本上得到解决。较难解决的是50Hz横纹滚动及进一步加高频骚扰的情况，如电梯轿厢内摄像机的输出图像。

摄像机要求的供电电源一般有三种：直流12V、交流24V或220V，大多数工程应用中不从电梯轿厢的供电电源上取，而是另外布设供电电源给摄像机供电，摄像机输出图像经过一条软性的视频电缆从井道的上方或下方送出，视频电缆和供电电缆与轿厢的动力线捆绑在一起，当电梯运行时牵引电动机运行产生的电磁骚扰沿照明动力线传播，显然会影响摄像机供电电缆和视频电缆。当视频电缆的屏蔽层不够严密时，高频骚扰就经视频电缆传回监视器。而对于50Hz的横纹滚动，视频电缆的屏蔽层可完全消除。由此可以推断，这部分骚扰不是通过视频电缆耦合过来，而是来自电源线和不合理的视频线联结。

对于图像中的高频骚扰，因它的频带仍在8MHz以内，采用空隙率为50%左右的屏蔽网可基本消除。但50%空隙率屏蔽网根数，需每个波长长度有60根以上，这样高的密度又会使电缆的柔韧性下降，比较好的方法是采用带有双层屏蔽的视频电缆。

视频电缆屏蔽层是接地的，如果视频信号“地”与显示器的“地”相对“电网地”的电位不同，那么通过电源在摄像机与显示器之间形成电源回路，这样，50Hz的工频骚扰进入显示器中。消除50Hz工频骚扰的方法有两种：①想办法使各处的“地”电位与“电网地”的电位差完全相同；②切断形成地环流的路径。由于工程环境比较复杂，使各处“地”完全等电位比较困难，只能通过加大摄像机供电电缆的线径，尽可能降低地回路的电阻或者采用切断地环流回路的方法，在摄像机或显示器端有一端不接地，通常在显示器端不接供电电源的地，这样虽不能完全消除骚扰，但可大大减少50Hz的骚扰。

从上面的分析中看到，如果电源线上耦合上高频噪声，即使视频电缆的屏蔽电缆屏蔽再好，也会将噪声送至显示器，因此摄像机的供电电源线最好也要屏蔽，上述措施需要在工程设计和施工时就要全面考虑才能实现，若到了系统调试时发现骚扰存在，可采用调制和解调的方法将噪声滤除。在摄像机端设一调制器将视频信号搬移到几十兆赫兹的频段上，在显示器端设一低通滤波器将低于8MHz的信号全部滤除，再经过解调将视频图像还原。

## 3. 监控系统的供电方式

监控系统的供电方式只有两种：①集中供电方式，即电源都引自一处；②分布式供电，摄像机在安装位置附近取电源。从抗骚扰效果的角度讲，集中供电方式更好一些，可以基本消除各处参考电位不等的情况。

监控系统中骚扰主要体现在对数字通信的通信线和视频图像的骚扰上，解决骚扰的关键在于工程开始施工时就要全盘考虑抗骚扰措施，这样才能从根本上解决骚扰问题，而不要等到工程后期再采取亡羊补牢的措施。

## 六、网络抗骚扰及其评估方法

多跳无线网的一个重要应用就是构建战术自组织分组无线网，抗骚扰是它必须首先解决的问题。以前研究抗骚扰大都集中在链路层以下，使用的抗骚扰技术主要包括：基于扩频技术的信号处理、基于自适应调零天线技术的空间处理和基于猝发传输技术的时间处理。对于网络级抗骚扰，文献较少且集中在路由选择协议中，即节点检测到骚扰以后，通知网络层，路由选择协议根据受骚扰节点的状况重新制定路由策略。例如，最小阻挡路由就是这样一种路由协议。不过，从路由选择的角度来研究抗骚扰意义不大，因为在多跳无线网中，甚至在所有的分组传输网络中，使用的路由选择协议都天然地具有规避包括骚扰在内的所有节点和链路故障，路由选择协议本身并不能从本质上提高网络的抗骚扰性能。网络级抗骚扰应该从构造拓扑结构着手，在网络受到骚扰之前就形成一个抗骚扰拓扑结构，它能为路由选择协议提供足够多的抗骚扰路由，这样路由选择协议才能选出合适的路由规避骚扰。

简单快速评价网络的抗骚扰性能是自组织网络的一个重要部分。以往对于网络结构的抗骚扰评价归到网络抗毁性或网络可靠性研究中，使用基于一般图论意义下的图进行研究。无线网络中的链路具有骚扰相关性，链路的长度和方向是两个不可缺少的评价参数。一般的图不能表示这种关系，因此基于图论意义的可靠性或抗毁性评价方法也不适合评价网络的抗骚扰性能。为此，使用平面几何（欧几里得图）作为无线网的模型来分析无线网的网络抗骚扰性能，提出了一个反映分组无线网网络级抗骚扰性能的测度方法，该指标物理意义明确，运算简单，仿真结果表明该抗骚扰测度能很好地反映网络拓扑结构的抗骚扰性能。

### （一）骚扰相关

设通信机（节点）的发射半径为  $T_c$ ，干扰机的发射半径为  $J_c$ ，干扰机可以骚扰在其发射范围内的通信机，即当通信节点距离干扰机的半径小于  $T_c$  时，则该通信节点就被骚扰，不能再进行正常通信。

骚扰相关图示如图 8-2 所示，设源节点  $s$  和目的节点  $d$  之间存在两条路径 P1 和 P2，如果：① P1 和 P2 是无公共节点的路径；② 除节点  $s$  和  $d$  外，P1 上的所有节点与 P2 上的所有节点之间的距离都大于  $2J_c$ ，那么，就称 P1 和 P2 是骚扰无关的，否则，称 P1 和 P2 是骚扰相关的。如果两条（或多条）链路是骚扰相关的，那么只需要一个干扰机就可以把它们骚扰掉。所以，从抗骚扰的角度来看，应该尽量增加骚扰无关的路径，减少骚扰相关的路径，下面给出两个定理：

**定理 1：**在平面拓扑结构下，设干扰机与通信机的发射半径比为  $\alpha = J_c/T_c$ ，并且设源节点（或目的节点）不

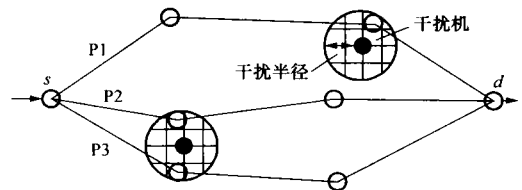


图 8-2 骚扰相关图示

P1 和 P2 是骚扰无关路径，P2 和 P3 是骚扰相关路径

被骚扰，那么，源节点与目的节点之间最大骚扰独立路径数为

$$\max N_j = \begin{cases} 5, & \frac{1}{2} \leq \alpha < \frac{1}{2} \sqrt{\frac{5-\sqrt{5}}{2}} \\ 4, & \frac{1}{2} \sqrt{\frac{5-\sqrt{5}}{2}} \leq \alpha < \frac{\sqrt{2}}{2} \\ 3, & \frac{\sqrt{2}}{2} \leq \alpha < \frac{\sqrt{3}}{2} \\ 2, & \frac{\sqrt{3}}{2} \leq \alpha < 1 \\ 1, & 1 \leq \alpha \end{cases}$$

定理的证明只需要简单的平面几何知识，这里只简单说明。源节点  $s$  到目的节点  $d$  的所有链路必然包括源节点到其邻节点（一跳节点）之间的链路，当邻节点按等距离分布在源节点发射的圆周上时，邻节点之间的距离最大。当所有通信节点的发射半径都等于  $T_r$  时，源节点的发射半径的圆周上（或略微靠内）最多能放置 6 个节点（发射半径为和节点之间的距离为  $T_r$ ），这时若  $J_r = \frac{1}{2} T_r$ ，即  $\alpha = \frac{1}{2}$ ，圆周上的 6 个节点是两两相关的，也就是说只能有 5 个不相关的节点，形成 5 个骚扰独立的路径，这时  $\alpha$  的范围是  $\frac{1}{2} \leq \alpha < \frac{1}{2} \sqrt{\frac{5-\sqrt{5}}{2}}$ 。当  $\alpha$  变大时，放置的节点数目将随之变小，骚扰独立的路径也变少。

干扰机距离源节点（或目的节点）越远，对源节点（或目的节点）的影响就越小。假设源节点有一个抗骚扰保护区，即距离源节点（或目的节点）一定距离（例如  $h$  跳）范围内源节点（或目的节点）不会受到骚扰，那么最大的骚扰独立的路径数与  $h$  的关系由定理 2 给出。

**定理 2:** 假设通信机的发射半径为  $l$ ，骚扰半径与通信半径的比  $\alpha = l/2$ ，即骚扰半径为  $l/2$ ，那么最大骚扰独立的路径数与保护半径  $h$  的关系为

$$\max N(h) = \left[ \frac{2\pi}{\theta(h)} - l \right]$$

其中， $[X]$  表示对  $X$  上取整， $\theta(h) = \arctan\left(\frac{\sqrt{4h^2-l}}{2h^2-l}\right)$ 。

证明：前面已经说明，在所有的拓扑中，当所有的通信节点均匀地分布在以源节点的中心、以  $h$  为半径的圆周上时，源节点获得最大的抗骚扰路径数。距离  $h$  跳节点的理想分布如图 8-3 所示，根据平面几何的知识，可以容易地得到此时通信节点的分布角度为  $\theta(h) = \arctan\left(\frac{\sqrt{4h^2-l}}{2h^2-l}\right)$ ，在  $\alpha = l/2$  时，干扰无关的路径个数为

$$\max N(h) = \left[ \frac{2\pi}{\theta(h)} - l \right]$$

图 8-4 是  $N(h)$  随  $h$  变化的关系曲线，两者是一个线性关系。这与直观的印象一样，距离源节点越远，相对于源节点的骚扰独立路径会越多，源节点就越具有抗骚扰



性。另外应该注意，源节点和目的节点是对称的。

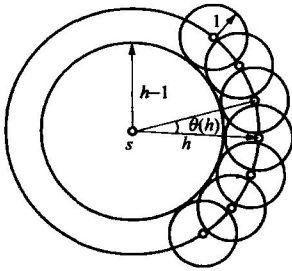


图 8-3 距离  $h$  跳节点的理想分布

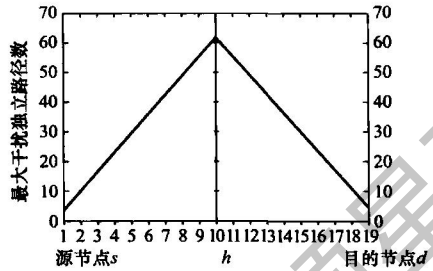


图 8-4  $N(h)$  随  $h$  变化的关系曲线

定理 1 和定理 2 表明，网络中某个节点的抗骚扰性能主要取决于其他节点相对于该节点的分布以及与干扰机的距离。提高最大骚扰独立的路径数就要使靠近源节点的节点分布均匀，每个节点有很好的方位覆盖。

## (二) 网络抗骚扰评价方法

### 1. 抗骚扰评价需要的参数

由骚扰相关性可知，骚扰独立的路径数目与节点的分布、骚扰半径有关，距离和角度是评价网络拓扑抗骚扰必不可少的参数。另外，有时多跳无线网中节点数目很多，网络的规模很大，所以要求评价抗骚扰测度的复杂性要低。多跳无线网具有动态的拓扑结构，节点位置处于不停地变换中，节点之间距离计算量很大且要求节点之间交换大量的位置信息，因此，直接的距离计算是不可取的，使用节点之间的跳距能够简化计算。

### 2. 评估方法

首先引入网络跳环的概念。对某一个节点  $s$ ，它的所有邻节点（即一跳节点）构成它的第一跳环，所有的两跳节点构成它的第二跳环，……，以次类推，如果距离它最远的节点是  $M$  跳，那么它就有第  $M$  个跳环，为了方便计算， $s$  节点本身作为第零跳环，网络跳环如图 8-5 所示。

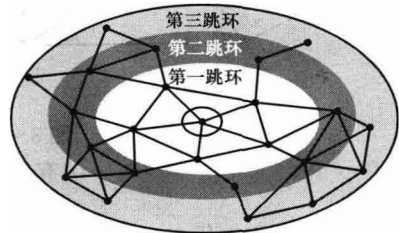


图 8-5 网络跳环

定义：假设网络有  $N$  个节点，网络的抗骚扰测度定义为

$$AJ = \sum_{k=1}^N AJ_k$$

式中： $AJ_k$  为第  $k$  个节点的抗骚扰测度，它定义为

$$AJ_k = \frac{\sum_{i=0}^{M-1} \mu_{i(i+1)} N_i}{M_k + \sum_{j=1}^{N_i} \left( \theta_j - \frac{2\pi}{N_i} \right)^2}$$

式中： $N_i$  表示第  $i$  跳环的节点数目。

$$\mu_{i(i+1)} = \frac{l_{i(i+1)}}{N_i} = \frac{\sum_{j=1}^{N_i} D_{ij}}{N_i}$$

称为第  $i$  跳环到第  $i+1$  跳环的辐射率,  $l_{i(i+1)}$  表示第  $j$  个节点的度数,  $\sum_{j=1}^{N_i} D_{ij}$  表示第  $i$  跳环上所有节点的度数和;  $M_i$  表示第  $k$  个节点的最大跳环数;  $\sum_{j=1}^{N_i} \left(\theta'_j - \frac{2\pi}{N_i}\right)^2$  表示第一跳环上所有节点 (即邻节点) 的角度分布的方差;  $\theta'_j$  为第一跳环的第  $j$  节点与第  $j+1$  节点相对于源节点之间的夹角。

$$\theta_j = \begin{cases} \theta'_j & \text{当 } \theta'_j < \pi \\ \theta'_j - \pi & \text{当 } \theta'_j > \pi \end{cases}$$

### 3. 举例

为了便于计算, 假设有 6 个分布比较规则的节点, 利用不同的拓扑控制方法得到两种拓扑结构, 两个拓扑的链路数相同, 但链路的方向和连接关系不同, 6 节点拓扑结构如图 8-6 所示。图 8-6 (a) 是考虑链路的方向的情况, 节点 3 选择节点 1 建立链路, 没有选择节点 5 建立链路。图 8-6 (b) 则没有考虑链路的方向, 只考虑了距离, 节点 3 与节点 5 之间建立链路。为了方便, 下面的计算中取  $\pi=3$ 。

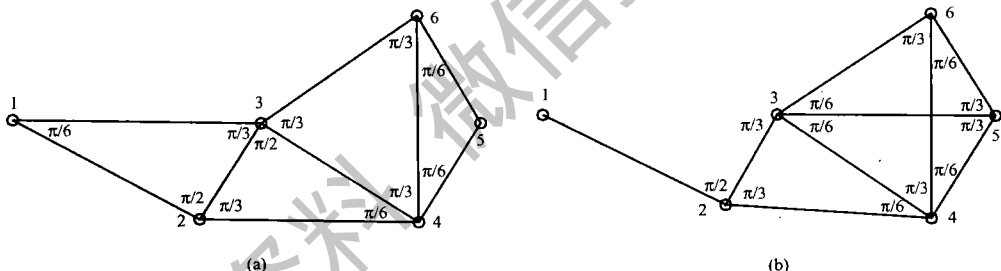


图 8-6 6 节点拓扑结构  
(a) 有方向控制; (b) 无方向控制

对于图 8-6 (a), 有

$$AJ_1 = \frac{1 + \frac{3}{7} \times 2 + \frac{2}{7} \times 2}{3 + \left(\frac{\pi}{6} - \frac{2\pi}{2}\right)^2 + \left(\frac{5\pi}{6} - \frac{2\pi}{2}\right)^2}$$

$$= \frac{36}{133} = 0.2707$$

$$AJ_2 = 0.3182$$

$$AJ_3 = 0.4490$$

$$AJ_4 = 0.3492$$

$$AJ_5 = 0.3036$$

$$AJ_6 = 0.3182$$

$$AJ = AJ_1 + AJ_2 + AJ_3 + AJ_4 + AJ_5 + AJ_6$$

$$= 2.0088$$

对于图 8-6 (b)

$$AJ_1 = 0.2105$$

$$AJ_2 = 0.3636$$

$$AJ_3 = 0.2667$$

$$AJ_4 = 0.2963$$

$$AJ_5 = 0.3667$$

$$AJ_6 = 0.2821$$

$$AJ = AJ_1 + AJ_2 + AJ_3 + AJ_4 + AJ_5 + AJ_6$$

$$= 1.7364$$

从计算结果看出, 图 8-6 (a) 比图 8-6 (b) 的  $AJ$  值增加 0.2724。图 8-6 (a) 的抗骚扰性能提高主要得益于节点 3 选择性地建立链路, 节点 3 选择了节点 1 建立链路, 而没有选择节点 5 建立链路。在图 8-6 (a) 中,  $AJ_3 = 0.4490$ ; 而在图 8-6 (b) 中,  $AJ_3 = 0.2667$ , 两者相差 0.1823, 它是所有节点中差距最大的节点, 由此也可以看出链路方向重要性, 两种拓扑结构各个节点的  $AJ$  值如图 8-7 所示。

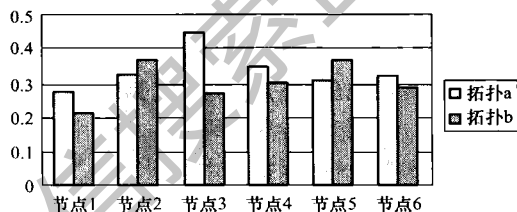


图 8-7 两种拓扑结构各个节点的  $AJ$  值

#### 4. 仿真

利用不同的随机种子产生 10 种节点分布图, 每种分布由 50 个节点组成。之后对每种分布图使用 4 种拓扑控制方法生成共 40 种拓扑结构。最后计算每个拓扑结构的抗骚扰测度  $AJ$ 。不同拓扑结构的  $AJ$  值和网络结构类熵如图 8-8 所示。

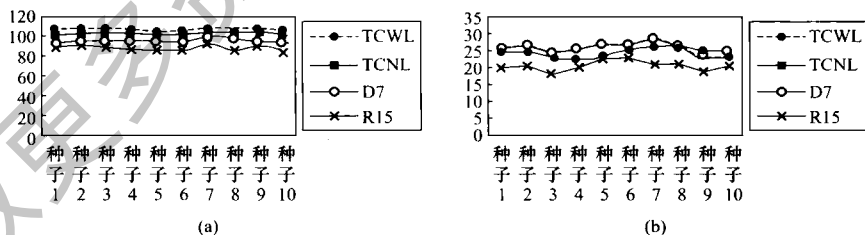


图 8-8 不同拓扑结构的  $AJ$  值和网络结构类熵

(a)  $AJ$  值; (b) 网络结构类熵

四种拓扑控制算法是: 具有定位信息的拓扑控制 TCWL、无定位信息的拓扑控制 TCNL、节点度数约束的拓扑控制 D7 和固定半径约束的拓扑控制 R15。其中, 前两种拓扑控制方法考虑了节点角度分布, 后两种则没有考虑方位。

从图 8-8 (a) 可以看出, 四种拓扑结构的  $AJ$  值差异比较明显, TCWL 的平均值

为 107.58, TCNL 的平均值为 102.20, D8 的平均值为 97.76, R15 的平均值为 88.19。有没有方向控制, 其抗干扰测度差异是很明显的, 有方向控制的拓扑结构 (TCWL 和 TCNL) 比没有拓扑控制的拓扑 (D7 和 R15)  $AJ$  值都大。文献中提出一种评价网络可靠性的方法, 使用基于图论的网络结构类熵作为可靠性测度。这里, 为了比较, 也同时计算了不同拓扑的网络结构类熵, 结果如图 8-8 (b) 所示。从图中可见, 两种评价方法得出的结论是不同的, D7 结构的网络结构类熵比 TCNL 的还大, 这是因为网络结构类熵中使用主要参数是节点度数, D7 结构是根据节点的度数进行控制的, 所以, 它的图论意义下可靠性最好, 但它的几何图意义下抗骚扰性能要差很多。

无线网中, 径之间可能是骚扰相关的, 取决于径之间的平面距离。所以在无线网中, 径的分布是一个影响抗骚扰性能的主要参数。利用研究网络可靠性的图模型已经不能反映径的分布特性, 因此, 引入了平面几何的网络模型, 研究了径的分布问题的上界。

无线网网络抗骚扰的评估也是一个重要的问题。定义了一种抗干扰测度  $AJ$ 。在该测度中使用了两个参数, 一是反映邻节点分布的角度  $\theta$ , 另一个是反映节点的分布特性的跳环间的链路辐射率  $\mu$ 。抗骚扰测度  $AJ$  物理意义明确、计算简单, 能比较好地反映网络的抗骚扰性能。仿真结果表明, 使用有效的拓扑控制可以增加网络的抗骚扰性能。

## 七、DSP 系统抗骚扰技术的研究

### (一) 骚扰的来源及后果

骚扰可以沿各种线路侵入 DSP 系统, 也可以以场的形式从空间侵入 DSP 系统。其主要的渠道有三条, 即空间骚扰、供电系统骚扰和过程通道骚扰。

骚扰对 DSP 系统的作用可以分为三个部位: ① 输入系统: 骚扰叠加在信号上, 使数据采集误差增大, 特别在前向通道的传感器接口是小电压信号输入时, 此现象会更加严重; ② 输出系统: 使各输出信号混乱, 不能正常反应 DSP 系统的真实输出量, 导致一系列严重后果; ③ DSP 系统的内核: 使三总线上的数字信号错乱, 程序运行失常, 内部程序指针错乱, 控制状态失灵, RAM 中数据被修改, 更严重的会导致死机, 使系统完全崩溃。

### (二) 软件硬件抗骚扰设计

#### 1. 硬件抗骚扰设计

硬件抗骚扰效率高, 若硬件措施得当, 可以将绝大多数骚扰拒之门外。硬件抗骚扰技术主要有以下几种:

(1) 光电隔离。在输入输出通道上通过光耦合器件传输信息可将 DSP 系统与各种传感器、开关、执行机构从电气上隔离开来, 阻挡很大一部分骚扰。

(2) 双绞线传输和终端阻抗匹配。长线传输数字信号时利用双绞线, 对骚扰有较好的抑制效果。可与光耦合器或者平衡输入接收器和输出驱动器联合使用。在发送和接收信号端必须有末端电阻, 双绞线应该阻抗匹配。

(3) 硬件滤波。 $RC$  低通滤波器可以大大削弱各类高频骚扰 (如各类“毛刺”)。

(4) 良好的接地。有两种接地: ① 为 人身或设备安全目的, 把设备的外壳接地, 这种接地叫外壳接地或安全接地; ② 为电路工作提供一个公共的电位参考点,

这种接地称为工作接地。两种接地系统都要设计合理，同时，系统的数字地与模拟地要分开。

(5) 屏蔽。高频电源、交流电源、强电设备、电弧产生的电火花，甚至雷电，都能产生电磁骚扰，从而成为电磁骚扰源。用金属外壳将器件包围起来，再将金属外壳接地，其对屏蔽各种通过电磁感应引起的骚扰非常有效。

## 2. 软件抗骚扰设计

在 DSP 系统中，充分挖掘软件的抗骚扰能力可以将骚扰的影响抑制到最小。软件抗骚扰设计主要是消除模拟输入信号的噪声，程序运行混乱时使程序重新正常运行。下面给出几种有效的软件抗骚扰方法。

(1) 数字滤波。数字滤波技术可以有效地消除模拟输入信号的噪声。数字滤波技术有：中值滤波、算术平均值滤波和加权平均值滤波等。

(2) 指令冗余。当 DSP 系统受骚扰出现错误时，程序便脱离正常轨道“乱飞”。若乱飞到某双字节指令且取指令时刻落到操作数上，则将操作数当作操作码，程序将出错。若“飞”到三字节指令处，出错几率更大。为避免差错，可在关键地方人为插入一些单字节指令或将有效单字节指令重写。如在双字节指令和三字节指令后插入两个字节以上的 NOP，这样，即使乱飞到操作数上，由于空操作指令 NOP 的存在，也可避免后面的指令被当作操作数执行，程序自动纳入正轨。此外，在对系统流向起重要作用的指令，如 RET、CALL、BCND、B 等指令之前插入 2~3 条 NOP 指令，也可将乱飞程序纳入正轨，确保这些重要指令的执行。

(3) 软件陷阱。TMS320LF2407A 片内有高达 32KB 的 FLASH 程序存储器，经过扩展，程序存储空间可达 64K。在一般测控系统中存在着大量未用的空间，若在这些未用的程序区设置一段引导程序，当程序受到骚扰跳到该区域时，引导程序将强行捕获的程序引向一个指定的地址，在那里以一段专门程序对出错进行处理。

(4) 程序运行监视系统 (WATCHDOG)。若失控的程序进入“死循环”，通常采用“看门狗”技术使程序脱离“死循环”。通过不断检测程序循环运行时间，若发现它超过最大循环运行时间，则认为系统陷入“死循环”，则对其进行出错处理。

## 3. DSP 系统的“看门狗”设计

TMS320LF2407A 片内有一个功能强大的“看门狗”电路模块。该“看门狗”模块具有以下特点：当 8 位“看门狗”计数器溢出时，将产生系统复位信号；6 位独立运行的计数器根据“看门狗”计数器预定标值对看门计数器进行“喂狗”；“看门狗”复位键 (WDKEY) 寄存器在“看门狗”被正确“喂狗”时，清“看门狗”计数器，在错误或无“喂狗”时产生复位（“看门狗”预定标时间值多达 6 种）。

(1) 看门狗预定标时间的选择。WDCLK 是“看门狗”模块的一个低频时钟信号。 $WDCLK = (CLK - OUT) / 512$ ，其中 CLKOUT 为 TMS320LF2407A 的 CLK - OUT 管脚的时钟信号频率。当 DSP 芯片的 CPU 时钟 = 40MHz 时， $WDCLK = 78125\text{Hz}$ 。8 位“看门狗”计数器 WDCNTR 对 WDCLK 或其预分频信号时钟进行计数。可选的预分频系数从 2~64，共有 6 个。当  $WDCLK = 78125\text{Hz}$  时，看门狗模块可以提供从 3.28~209.7ms 的溢出时间周期，完全满足一般测控的要求。

(2) 喂狗操作。在“看门狗”定时器 WDCNTR 溢出前，按正确的顺序写入正确的数，即清 WDCNTR，完成一次“喂狗”。

(3) 系统自恢复程序的设计。系统恢复前，首先要正确识别是上电开机复位还是“看门狗”故障复位。TMS320LF2407A 提供了简单易行的“看门狗”复位判断。当 DSP 系统以“看门狗”复位时，TMS320LF2407A 的“看门狗”模块将自动置“看门狗”控制寄存器 WDCR 第 7 位 WDFLAG 为“1”，系统恢复时，软件程序仅需查询该位即可以判断是否为“看门狗”复位。在已判别出系统非正常复位的情况下，先恢复一些必要的系统数据，如显示模块的初始化；其次再对测控系统的系统状态、运行参数等予以恢复，包括显示界面等的恢复；之后再恢复复位前的任务、参数、运行时间等和进入系统运行状态。

一个好的自恢复程序不仅可以恢复到总任务状态，还可以恢复至具体某个小任务的执行。可以设置一个标志字（FLAGWORD），当程序执行任务 N 时，相应地设置 FLAGWORD 为 N。这样，系统恢复时，可以通过查询 FLAG - WORD 的值来确定恢复后的程序应调至何处。若采用多级标志字，程序可以恢复至更加准确的位置。

## 八、注塑机 PLC 控制系统抗骚扰分析

目前 PLC 在注塑机控制中的应用越来越广泛。PLC 控制系统的可靠性直接影响到注塑机的安全生产和经济运行，系统的抗骚扰能力是关系到整个系统可靠运行的关键。自动化系统中所使用的各种类型 PLC，有的是集中安装在控制室，有的是安装在生产现场和各种机电设备上，它们大多处在强电电路和强电设备所形成的恶劣电磁环境中。要提高 PLC 控制系统可靠性，一方面要求 PLC 生产厂家用提高设备的抗骚扰能力；另一方面，要求工程设计、安装施工和使用维护中引起高度重视，多方配合才能完善解决问题，有效地增强系统的抗骚扰性能。

### （一）电磁骚扰源及对系统的骚扰

#### 1. 骚扰源及骚扰一般分类

影响 PLC 控制系统的骚扰源与一般影响工业控制设备的骚扰源一样，大都产生在电流或电压剧烈变化的部位，这些电荷剧烈移动的部位就是噪声源，即骚扰源。

骚扰类型通常按骚扰产生的原因、骚扰模式和骚扰的波形、性质的不同划分。其中：按噪声产生的原因不同，分为放电噪声、浪涌噪声、高频振荡噪声等；按噪声的波形、性质不同，分为持续噪声、偶发噪声等；按骚扰模式不同，分为共模骚扰和差模骚扰。共模骚扰和差模骚扰是一种比较常用的分类方法。共模骚扰是信号对地的电位差，主要由电网串入、地电位差及空间电磁辐射在信号线上感应的共态（同方向）电压叠加所形成。共模电压有时较大，特别是采用隔离性能差的配电器供电室，变送器输出信号的共模电压普遍较高，有的可高达 130V 以上。共模电压通过不对称电路可转换成差模电压，直接影响测控信号，造成元器件损坏（这就是一些系统 I/O 模块损坏率较高的主要原因），这种共模骚扰可为直流，亦可为交流。差模骚扰是指作用于信号两极间的骚扰电压，主要由空间电磁场在信号间耦合感应及由不平衡电路转换共模骚扰所形成的电压，这种骚扰直接叠加在信号上，直接影响测量与控制精度。

#### 2. PLC 控制系统中电磁骚扰的主要来源

(1) 来自空间的辐射骚扰。空间的辐射电磁场（EMI）主要是由电力网络、电气

设备的暂态过程、雷电、无线电广播、电视、雷达、高频感应加热设备等产生的，通常称为辐射骚扰，其分布极为复杂。若 PLC 系统置于射频场内，就会受到辐射骚扰。其影响主要通过两条路径：① 直接对 PLC 内部的辐射，由电路感应产生骚扰；② 对 PLC 通信内网络的辐射，由通信线路的感应引入骚扰。辐射骚扰与现场设备布置及设备所产生的电磁场大小，特别是频率有关，一般通过设置屏蔽电缆和 PLC 局部屏蔽及高压泄放元器件进行保护。

(2) 来自系统外引线的骚扰。主要通过电源和信号线引入，通常称为传导骚扰。这种骚扰在我国工业现场较严重。来自电源的骚扰造成 PLC 控制系统故障的情况很多。PLC 系统的正常供电电源均由电网供电。由于电网覆盖范围广，它将受到所有空间电磁骚扰而在线路上感应电压和电流。尤其是电网内部的变化、开关操作浪涌、大型电力设备起停、交直流传动装置引起的谐波、电网短路暂态冲击等，都通过输电线路传到电源一次。PLC 电源通常采用隔离电源，但其机构及制造工艺因素使其隔离性并不理想。实际上，由于分布参数特别是分布电容的存在，绝对隔离是不可能的。

(3) 来自信号线引入的骚扰。与 PLC 控制系统连接各类信号传输线，除了传输有效的各类信息之外，总会有外部骚扰侵入。此骚扰主要有两种途径：① 通过变送器供电电源或共用信号仪表的供电电源串入的电网骚扰，这往往被忽视；② 信号线受空间电磁辐射感应的骚扰，即信号线上的外部感应骚扰，这是很严重的。由信号引入骚扰会引起 I/O 信号工作异常和测量精度大大降低，严重时将引起元器件损伤。对于隔离性能差的系统，还将导致信号间互相骚扰，引起共地系统总线回流，造成逻辑数据变化、误动和死机。PLC 控制系统因信号引入骚扰造成 I/O 模块损坏数相当严重，由此引起系统故障的情况也很多。

(4) 来自接地系统混乱时的骚扰。接地是提高电子设备电磁兼容性 (EMC) 的有效手段之一。正确的接地，既能抑制电磁骚扰的影响，又能抑制设备向外发出骚扰；而错误的接地，反而会引入严重的骚扰，使 PLC 系统将无法正常工作。PLC 控制系统的地线包括系统地、屏蔽地、交流地和保护地等。接地系统混乱对 PLC 系统的骚扰主要是各个接地点电位分布不均，不同接地点间存在地电位差，引起地环路电流，影响系统正常工作。例如电缆屏蔽层必须一点接地，如果电缆屏蔽层两端 A、B 都接地，就存在地电位差，有电流流过屏蔽层，当发生异常状态如雷击时，地线电流将更大。此外，屏蔽层、接地线和大地有可能构成闭合环路，在变化磁场的作用下，屏蔽层内会出现感应电流，通过屏蔽层与芯线之间的耦合，骚扰信号回路。若系统地与其他接地处理混乱，所产生的地环流就可能在电线上产生不等电位分布，影响 PLC 内逻辑电路和模拟电路的正常工作。PLC 工作的逻辑电压骚扰容限较低，逻辑地电位的分布骚扰容易影响 PLC 的逻辑运算和数据存储，造成数据混乱、程序跑飞或死机。模拟地电位的分布将导致测量精度下降，引起对信号测控的严重失真和误动作。

(5) 来自 PLC 系统内部的骚扰。主要由系统内部元器件及电路间的相互电磁辐射产生，如逻辑电路相互辐射及其对模拟电路的影响，模拟地与逻辑地的相互影响及元器件间的相互不匹配使用等。这都属于 PLC 制造厂对系统内部进行电磁兼容设计的内容，比较复杂，作为应用部门是无法改变，可不必过多考虑，但要选择具有较多应用

实绩或经过考验的系统。

## (二) PLC 控制系统工程应用的抗骚扰设计

为了保证系统在工业电磁环境中免受或减少内外电磁骚扰，必须从设计阶段开始便采取三个方面抑制措施：抑制骚扰源、切断或衰减电磁骚扰的传播途径以及提高装置和系统的抗骚扰能力。这3点就是抑制电磁骚扰的基本原则。PLC控制系统的抗骚扰是一个系统工程，要求制造单位设计生产出具有较强抗骚扰能力的产品且有赖于使用部门在工程设计、安装施工和运行维护中予以全面考虑，并结合具有情况进行综合设计，才能保证系统的电磁兼容性和运行可靠性，进行具体工程的抗骚扰设计时，应考虑以下两个方面。

### 1. 设备选型

在选择设备时，首先，要选择有较高抗骚扰能力的产品，其包括了电磁兼容性(EMC)，尤其是抗外部骚扰能力，如采用浮地技术、隔离性能好的PLC系统等；其次，还应了解生产厂给出的抗骚扰指标，如共模拟制比、差模拟制比，耐压能力、允许在多大电场强度和多高频率的磁场强度环境中工作等；另外，是靠考查其在类似工作中的应用实绩。在选择国外进口产品时要注意：我国是采用220V电网制式，而欧美地区是110V电网。由于我国电网内阻比欧美地区大，因此，零点电位漂移大，地电位变化大，工业企业现场的电磁骚扰至少要比欧美地区高4倍以上，对系统抗骚扰性能要求更高，在国外能正常工作的PLC产品在国内工业就不一定能可靠运行，这就要在采用国外产品时，按我国的标准合理选择。

### 2. 综合抗骚扰设计

主要考虑来自系统外部的几种抑制措施。包括：①对PLC系统及外引线进行屏蔽以防空间辐射电磁骚扰；②对外引线进行隔离、滤波，特别是动力电缆分层布置，以防通过外引线引入传导电磁骚扰；③正确设计接地点和接地装置，完善接地系统。另外还必须利用软件手段，进一步提高系统的安全可靠性。

## (三) 主要抗骚扰措施

### 1. 采用性能优良的电源，抑制电网引入的骚扰

在PLC控制系统中，电源占有极重要的地位。电网骚扰串入PLC控制系统主要通过PLC系统的供电电源（如CPU电源、I/O电源等）、变送器供电电源和与PLC系统具有直接电气连接的仪表供电电源等耦合进入的。现在，对于PLC系统供电的电源，一般都采用隔离性能较好电源，而对于变送器供电的电源和PLC系统有直接电气连接的仪表的供电电源，并没受到足够的重视，虽然采取了一定的隔离措施，但普遍还不够，主要是使用的隔离变压器分布参数大，抑制骚扰能力差，经电源耦合而串入共模骚扰、差模骚扰。所以，对于变送器和共用信号仪表供电应选择分布电容小、抑制带大（如采用多次隔离和屏蔽及漏感技术）的配电器，以减少PLC系统的骚扰。此外，为保证电网馈电不中断，可采用在线式不间断供电电源（UPS）供电，提高供电的安全可靠性。并且UPS还具有较强的骚扰隔离性能，是一种PLC控制系统的理想电源。

### 2. 电缆选择和敷设

为了减少动力电缆辐射电磁骚扰，尤其是变频装置馈电电缆。不同类型的信号分



别由不同电缆传输，信号电缆应按传输信号种类分层敷设，严禁用同一电缆的不同导线同时传送动力电源和信号，避免信号线与动力电缆靠近平行敷设，以减少电磁骚扰。

### 3. 硬件滤波及软件抗骚扰措施

信号在接入计算机前，在信号线与地间并接电容，以减少共模骚扰；在信号两极间加装滤波器，可减少差模骚扰。

由于电磁骚扰的复杂性，要根本消除骚扰影响是不可能的，因此在 PLC 控制系统的软件设计和组态时，还应在软件方面进行抗骚扰处理，进一步提高系统的可靠性。常用的一些措施有：① 数字滤波和工频整形采样，可有效消除周期性骚扰；② 定时校正参考点电位，并采用动态零点；③ 可有效防止电位漂移；④ 采用信息冗余技术，设计相应的软件标志位；⑤ 采用间接跳转，设置软件陷阱等提高软件结构可靠性。

### 4. 正确选择接地点，完善接地系统

接地的目的通常有两个：① 为了安全；② 为了抑制骚扰。完善的接地系统是 PLC 控制系统抗电磁骚扰的重要措施之一。

系统接地方式有：浮地方式、直接接地方式和电容接地三种方式。对 PLC 控制系统而言，它属高速低电平控制装置，应采用直接接地方式。由于信号电缆分布电容和输入装置滤波等的影响，装置之间的信号交换频率一般都低于 1MHz，所以 PLC 控制系统接地线采用一点接地和串联一点接地方式。集中布置的 PLC 系统适于并联一点接地方式，各装置的柜体中心接地点以单独的接地线引向接地极。如果装置间距较大，应采用串联一点接地方式，用一根大截面铜母线（或绝缘电缆）连接各装置的柜体中心接地点，然后将接地母线直接连接接地极。接地线采用截面大于  $22\text{mm}^2$  的铜导线，总母线使用截面大于  $60\text{mm}^2$  的铜排。接地极的接地电阻小于  $2\Omega$ ，接地极最好埋在距建筑物  $10\sim 15\text{m}$  处，而且 PLC 系统接地点必须与强电设备接地点相距  $10\text{m}$  以上。

信号源接地时，屏蔽层应在信号侧接地；信号源不接地时，应在 PLC 侧接地；信号线中间有接头时，屏蔽层应牢固连接并进行绝缘处理，一定要避免多点接地；多个测点信号的屏蔽双绞线与多芯对绞总屏蔽电缆连接时，各屏蔽层应相互连接好，并经绝缘处理，选择适当的接地处单点接地。

PLC 控制系统中的骚扰是一个十分复杂的问题，因此在抗骚扰设计中应综合考虑各方面的因素，合理有效地抗骚扰，对有些骚扰情况还需做具体分析，采取对症下药的方法，才能够使 PLC 控制系统正常工作。

## | 第二节 单片机系统抗骚扰设计 |

### 一、单片机应用系统的抗骚扰设计

在进行单片机应用产品的开发过程中，经常会碰到一个很棘手的问题，即在实验室环境下系统运行很正常，但小批量生产并安装在工作现场后，却出现一些不太规律、不太正常的现象。究其原因主要是系统的抗骚扰设计不全面，导致应用系统的工作不可靠。

#### （一）单片机应用系统出错的主要现象和原因

##### 1. 单片机应用系统出错的主要现象和内部原因

大量的电源和电磁骚扰会造成以下各种系统内部出错。表 8-1 列出了单片机应用

系统出错的主要现象和内部原因。

表 8-1 单片机应用系统出错的主要现象和内部原因

序号	出错现象	主要内部原因
1	死机	(1) 单片机内部程序指针错乱, 使程序进入死循环 (2) RAM 中的数据被冲乱, 使程序进入死循环
2	系统被控对象误操作	(1) 单片机内部程序指针错乱, 指向了其他地方, 运行了错误的程序 (2) RAM 中的某些数据被冲乱, 使程序计算出错误的结果 (3) 外围锁存电路受骚扰, 产生误锁存, 从而引起被控对象的误操作
3	被控对象状态不稳定	锁存电路与被控对象间的线路 (包括驱动电路) 受骚扰, 从而造成被控对象状态不稳定
4	显示数据混乱或闪烁	(1) 单片机内部程序指针错乱, 指向了其他地方, 运行了错误的程序 (2) RAM 中的某些数据被冲乱, 使程序计算出错误的结果 (3) 显示器的锁存电路受骚扰, 造成显示器不断地闪烁
5	定时不准	(1) 单片机内部程序指针错乱使中断程序运行超出定时时间 (2) RAM 中计时数据被冲乱, 使程序计算出错误的结果

## 2. 单片机应用系统出错的外部原因

从设计和制造的角度来看, 造成应用系统容易受骚扰的主要原因是:

- (1) 系统电源的抗骚扰能力差或功率不足。
- (2) 程序没有采取抗骚扰措施或措施不力。
- (3) 器件间驱动功率不足, 处在较临界状态。
- (4) 远距离数据传输的电源、电压偏低。
- (5) 没有采取屏蔽保护。
- (6) 元器件质量低。

针对以上出现的问题, 分别从硬件和软件两个方面来探讨一些提高单片机应用系统抗骚扰能力的方法。

### (二) 单片机应用系统的硬件抗骚扰设计

#### 1. 选择时钟频率低的单片机

外时钟是高频的骚扰源, 除能引起对本应用系统的骚扰之外, 还可能产生对外界的骚扰, 使电磁兼容检测不能达标。在对系统可靠性要求很高的应用系统中, 选用频率低的单片机是降低系统的原则之一。以 8051 单片机为例, 最短指令周期  $1\mu\text{s}$  时, 外时钟是 12MHz。而同样速度的 Motorola 单片机系统时钟只需 4MHz, 更适合用于工控系统。

#### 2. 电源

(1) 若系统空间允许的话, 可使用现成的微电脑开关电源, 它有 4 组输出, 分别为 +5V (18~25A)、-5V (0.5A)、+12V (6~10A)、-12V (0.5A)。如果一个功率不够, 可用多个分块供电, 主机最好单独使用一个。电源的功率充足, 就能减少电

源本身所产生的纹波及谐波骚扰。这是解决电源骚扰和电源功率不足的最好方法。

(2) 采用开关电源设计。

(3) 主机部分采用单独的稳压电路，一片 7805 稳压块，加上较好的滤波电路，外围电路采用另外的电源供电。

3. 提高输出信号的电源或电压

如果输入、输出连接线路超过 80cm，最好提高传送的电压或电流以减少信号的衰减和受骚扰而造成的信号失真。简单的方法可在传送端加一个 1488，将电平提高到 12V；接收端加一个 1489，将电平回复到 5V。

4. 输入、输出隔离

输入、输出信号可加光耦合器隔离，防止外围器件动作时产生的回流冲击系统电路。

5. 注意器件的驱动能力

一个 TTL 可推动 8 个 TTL 或 10 多个 CMOS，而一个 CMOS 可推动 1~2 个 TTL 或 20 多个 CMOS。如果输出负载过重，会降低输出电平，使电平处于或低于被驱动器件的输入门槛电平（TTL：高为 2.4V，低为 0.4V；CMOS：高为 4.5V，低为 1.4V），从而造成系统不稳定。

6. 采取屏蔽保护

屏蔽可用来隔离空间辐射。对噪声特别大的部件（如开关电源）用金属盒罩起来，可减少噪声源对单片机的骚扰。对容易受骚扰的部分，可加设屏蔽金属罩并接地，使骚扰被短路接地。

7. 注意印制电路板的布线与工艺

印制电路板的设计对单片机系统能否抗骚扰非常重要。要本着尽量控制噪声源，尽量减小噪声的传播与耦合，尽量减小噪声的吸收这 3 大原则设计印制电路板和布线。

(1) 印制电路板要合理分区。单片机应用系统通常可分三区，即模拟电路区（怕骚扰）、数字电路区（既怕骚扰、又产生骚扰）和功率驱动区（骚扰源）。

(2) 印制电路板要按单点接电源、单点接地的原则送电。三个区域的电源线、地线由该点分 3 路引出。噪声元件与非噪声元件要离得远一些。

(3) 时钟振荡电路、特殊高速逻辑电路部分用地线圈起来，让周围电场趋近于零。

(4) 使用满足系统要求的最低频率时钟，时钟产生器要尽量靠近用到该时钟的器件。石英晶体振荡器外壳要接地，时钟线尽量短且在石英晶体振荡器下面要加大接地的面积而不应该走其他信号线。

(5) I/O 驱动器件、功率放大器件尽量靠近印制板的边，靠近引出接插件。

(6) 在单面板、双面板设计中，地线、电源线要尽量粗。信号线的过孔要尽量少。

(7) 4 层板比双面板噪声低 20dB，6 层板比 4 层板噪声低 10dB。经济条件允许时尽量用多层板。

(8) 使用 45°的折线布线，不要使用 90°折线，以减小高频信号的发射。

(9) 重要的信号线尽量短并要尽量粗，并在两侧加上保护地。将信号通过扁平电缆引出时，要使用地线 - 信号线 - 地线的结构。

(10) 时钟线垂直于 I/O 线比平行于 I/O 线干扰小, 时钟线要远离 I/O 线。

(11) 对 A/D 类器件, 数字部分与模拟部分宁可绕一下也不要交叉。噪声敏感线不要与高速线、大电流线平行。

(12) 每个 IC 元件要加一个去耦电容, 布线时去耦电容要真正接在芯片的电源和地上。要选高频特性好的独石电容或瓷片电容作去耦电容。去耦电容焊在印制电路板上时, 引脚要尽量短。

(13) 从高噪声区来的信号要加滤波。继电器线圈处要加放电二极管, 可以用串一个电阻的办法来软化 I/O 线的跳变沿或提供一定的阻尼。

(14) 闲置不用的门电路输入端不要悬空。闲置不用的运算放大器正输入端接地, 负输入端接输出。单片机不用的 I/O 口定义成输出。单片机上有一个以上电源、地端的, 每端都要接上, 不要悬空。

(15) 尽量不要使用 IC 插座, 把 IC 直接焊在印制板上, IC 插座有较大的分布电容。

## 8. 选择良好的元器件

现在市场上出售的元器件很多是可用但性能不佳, 甚至有些是器件厂经测试认为不合格的产品。这些元器件极易受骚扰, 只能在很好的环境(指电源稳定、没有电磁骚扰)下工作。因此在选购元器件时, 特别是单片机、晶振、RAM 等, 最好选购一级品。

### (三) 单片机应用系统的软件抗骚扰设计

单片机应用系统的抗骚扰不可能完全依靠硬件解决, 软件抗骚扰设计也是防止和消除整个应用系统故障的重要途径。

#### 1. 控制状态失常的软件对策

(1) 软件冗余。对于条件控制系统, 对控制条件的一次采样、处理控制输出改为循环地采样、处理控制输出。这种方法对于惯性较大的控制系统具有良好的抗骚扰作用。

(2) 设置当前输出状态寄存单元, 当骚扰侵入输出通道造成输出状态破坏时, 系统能及时查询寄存单元的输出状态信息, 及时纠正输出状态。

(3) 设自检程序。在单片机内的特定部位或某些内存单元设状态标志, 在开机后, 运行中不断循环测试, 以保证系统中信息存储、运输、运算的高可靠性。

#### 2. 程序运行失常的软件对策

(1) 设置程序监视跟踪定时器。目前, 大多数单片机片内都集成有程序监视跟踪定时器。监视跟踪定时器主要用来跟踪程序的运行。当程序运行出现故障时, 计数器溢出, 系统复位, 重新运行系统程序。利用它可有效地实现程序防飞功能。

(2) 设置程序指针陷阱。在每个子程序后面或程序段后, 插入 5 条指令 NOP、NOP、NOP、NOP、LJMP MAIN (其中 MAIN 是初始化程序开始地址), 在片的空白处(特别是后面的空白处), 每 32 个字节放指令 LJMP MAIN。设置了指针陷阱后, 一旦单片机受骚扰, 使程序指针混乱, 执行了一段程序后, 就会落入陷阱中, 执行 LJMP MAIN 指令, 回复到初始化程序开始处, 从而避免死机。

### 3. 数据采集误差的软件对策

用软件滤波算法,可滤掉大部分由输入骚扰而引起的输出控制错误。最常用的方法有算术平均值法、比较舍取法、中值法、一阶递推数字滤波法。具体选取何种方法,必须根据信号的变化规律选择。

## 二、单片机抗骚扰设计

单片机由于其优异的性能价格比,被广泛地应用于各个领域。对于工业控制、医疗器械、通信等场合,单片机可靠性的要求越来越高。随着单片机种类越来越多,其功能越来越完善,硬件的设计也变得越来越简单。但在实验室里设计的控制系统,在安装、调试后完全符合设计要求,但把系统置入现场后,系统常常不能够正常稳定地工作。产生这种情况的原因主要是现场环境复杂和各种各样的电磁骚扰,所以单片机应用系统的可靠性设计、抗骚扰技术的应用变得越来越重要了。

### (一) 骚扰的来源和后果

工业现场环境中,骚扰是以脉冲的形式进入单片机系统,其主要的渠道有3条:①空间骚扰;②供电系统骚扰;③过程通道骚扰。空间骚扰多发生在高电压、大电流、高频电磁场附近,并通过静电感应,电磁感应等方式侵入系统内部,供电系统骚扰以电源的噪声引起的,过程通道骚扰通过前向通道和后向通道进入系统。骚扰一般沿各种线路侵入系统。系统接地装置不可靠,也是产生骚扰的重要原因;各类传感器,输入输出线路的绝缘损坏均有可能引入骚扰。骚扰产生的后果为:

#### 1. 数据采集误差的加大

当骚扰侵入单片机系统的前向通道,叠加在信号上时,会使数据采集误差增大,特别是前向通道的传感器接口是小电压信号输入时,此现象会更加严重。

#### 2. 程序运行失常

(1) 控制状态失灵。在单片机系统中,由于干扰的加入使输出误差加大,造成逻辑状态改变,最终导致控制失常。

(2) 死机。在单片机系统受强骚扰后,造成程序计数器PC值的改变,破坏程序正常运行。

#### 3. 系统被控对象误操作

(1) 单片机内部程序指针错乱,指向了其他地方,运行了错误的程序。

(2) RAM中的某些数据被冲乱或者特殊寄存器的值被改变,使程序计算出错误的结果。

(3) 中断误触发,使系统进行错误的中断处理。

#### 4. 被控对象状态不稳定

锁存电路与被控对象间的线路(包括驱动电路)受骚扰,从而造成被控对象状态不稳定。

#### 5. 定时不准

(1) 单片机内部程序指针错乱,使中断程序运行超出定时时间。

(2) RAM中计时数据被冲乱,使程序计算出错误的结果。

#### 6. 数据发生变化

在单片机应用系统中,由于外部RAM是可读写的,在骚扰侵入时,RAM中数据

有可能发生改变,虽然 ROM 能避免骚扰破坏,但单片芯片内 RAM 以及片内各种特殊功能寄存器等状态都有可能受骚扰而变化,甚至 EEROM 中的数据也可能误读写,使程序计算出错误的结果。

## (二) 单片机应用系统的硬件抗骚扰设计

### 1. 供电系统

(1) 防止从电源系统引入骚扰,可采取交流稳压器保证供电的稳定性,防止电源的过电压和欠电压,使用隔离变压器滤掉高频骚扰。

(2) 采用开关电源并提供足够的功率余量,主机部分使用单独的稳压电路,必要时输入、输出供电分别采用 DC-DC 模块隔离,以避免各个部分相互骚扰。

### 2. 注意印制电路板的布线与工艺

(1) 尽量采用多层印制电路板,多层板可提供良好的接地网,可防止产生地电位差和元器件之间的耦合。

(2) 印制电路板要合理分区。模拟电路区、数字电路区、功率驱动区要尽量分开,地线不能相混,分别和电源端的地线相连。

(3) 元件面和焊接面应采用相互垂直、斜交或者弯曲走线,避免相互平行以减小寄生耦合:避免相邻导线平行段过长,加大信号线间距。高频电路互联导线尽量短,使用 45° 或者圆弧折线布线,不要使用 90° 折线,以减小高频信号的发射。

(4) 印制电路板要按单点接地的原则送电。三个区域的电源线、地线分三路引出。地线、电源线要尽量粗,噪声元器件与非噪声元器件要尽量离远一些。时钟振荡电路、特殊高速逻辑电路部分用地线圈起来,让周围电场趋近于零。

(5) 使用满足系统要求的最低频率时钟,时钟产生器要尽量靠近用到该时钟的器件。石英晶体振荡器外壳要接地,时钟线尽量短,时钟线要远离 I/O 线,在石英晶体振荡器下面要加大接地的面积而不应该走其他信号线。

(6) I/O 驱动器件、功率放大器件尽量靠近印制板的边,靠近引出接插件。重要的信号线尽量短并要尽量粗,并在两侧加上保护地。将信号通过扁平电缆引出时,要使用地线—信号—地线相间的结构。

(7) 原则上每个 IC 元件要加一个 0.01 ~ 0.1  $\mu\text{F}$  去耦电容,布线时去耦电容应尽量靠近 IC 的电源脚和接地脚。要选高频特性好的独石电容或瓷片电容作去耦电容。去耦电容焊在印制电路板上时,引脚要尽量短。

(8) 闲置不用的 IC 管脚不要悬空以避免骚扰引入。不用的运算放大器正输入端接地,负输入端接输出。单片机不用的 I/O 口定义成输出。单片机上有一个以上电源、接地端,每个都要接上,不要悬空。

### 3. 输入输出骚扰的抑制

(1) 输入、输出信号加光电耦合器隔离,可以将主机部分和前向、后向通道及其他部分切断电路的联系,可有效的防止骚扰进入主机系统。

(2) 双绞线传输和终端阻抗匹配。在数字信号的长线传输时利用双绞线,可对骚扰有较好的抑制效果。可与光耦合器联合使用或者使用平衡输入接收器和输出的驱动器。在发送和接收信号端必须有末端电阻,双绞线应该阻抗匹配。

#### 4. 屏蔽

对容易产生骚扰和被骚扰的部件使用金属盒进行屏蔽，以使骚扰短路接地。

#### 5. 提高器件的能力

一般1个TTL可推动8个TTL或10多个CMOS，而一个CMOS可推动1、2个TTL或20多个CMOS。如果输出负载过重，会降低输出电平，使电平处于或低于被驱动器件的输入门槛电平，从而造成系统不稳定。

#### 6. 提高元器件的可靠性

(1) 选用质量好的电子元器件并进行严格的测试、筛选和老化。

(2) 设计时元器件技术参数要有一定的余量。

(3) 提高印制板和组装的质量。

#### 7. 使用双机冗余设计

在对控制系统的可靠性有严格要求的场合，使用双机冗余可进一步提高系统抗骚扰能力。双机冗余，就是执行同一个控制任务，可安排两个单片机来完成，即主机与从机。正常情况下，主机掌握着三总线的控制权，对整个系统进行控制，此时，从机处于待机状态，等待仲裁器的触发。当主机由于某种原因发生误动作时，仲裁器根据判别条件，若认为主机程序已混乱，则切断主机的总线控制权，将从机唤醒，从机将代替主机进行处理与控制。

#### (三) 软件的抗骚扰设计

##### 1. 数据采集误差的软件对策

(1) 用软件滤波算法，可滤掉大部分由输入骚扰而引起的输出控制错误。最常用的方法有算术平均值法、比较舍取法、中值法和一阶递推数字滤波法。具体选取何种方法，必须根据信号的变化规律选择。对开关量采用多次采集的办法来消除开关的抖动。

(2) 关键数据可使用软件冗余技术，即给数据增加一定的冗余位，以实现数据的检错和纠错功能。常用的方法有：奇偶校验、海明码和循环码校验。

##### 2. 程序运行失控的软件对策

对于程序运行失常的软件对策主要是发现失常状态并及时将系统引导到初始状态。

(1) 指令冗余。对MCS-51系列单片机大部分指令为单字节，当出错的程序落到其上时，出错的程序可自动纳入正轨；当落到多字节指令的操作数时，程序将继续出错，所以在关键的对程序的流向起决定作用的指令之前插入两条NOP指令使被弹飞的指令恢复正轨。

(2) 设置程序指针陷阱。软件陷阱将出错的程序捕获并强行引入出错处理的程序，软件陷阱可安排在4个地方：

1) 未使用的中断向量区。骚扰可使未使用的中断开放并激活中断，在这些地方设置“软件陷阱”就能及时捕获到错误中断。

2) 未使用的ROM空间。在其中每隔一段设置一个陷阱可将弹飞至该区域的出错程序捕获。

3) 表格。储存在EPROM中的表格后安排软件陷阱可在一定程度上防止软件弹飞。

4) 程序区。一般程序中不能任意安排“软件陷阱”，但是在正常程序中会有一些跳转指令，在这些指令后使用软件陷阱可捕获到跳转指令的操作数上的出错程序。

(3) 使用程序监视跟踪定时器。程序监视跟踪定时器即 Watchdog 在单片机抗干扰设计中使用非常广泛，各大器件生产商提供了不同功能的芯片，如 MAXIM 的 MX760、MX813；IMP 的 IMP690 A/692AL 是用于微处理器系统的电源监视和控制电路。可为 CPU 提供复位信号、看门狗监视、备用电池自动切换及电源失效监视。除上电、掉电条件下为微处理器提供复位外，这些器件还具有备用电池切换功能。利用 watchdog 和软件的配合使用可大大提高系统的抗骚扰能力。

(4) 使用实时嵌入式操作系统 RTOS。操作系统首先建立多个实时任务并初始化，各个任务在操作系统的调度下运行，若某一任务由于骚扰而运行失常，操作系统可将该任务强制退出并让出 CPU 控制权，根据故障情况进行处理。使用 RTOS 可减小系统复位的次数，提高抗骚扰能力。

抗骚扰技术是单片机应用系统设计过程中的重要环节，合理地使用软件和硬件抗骚扰技术，可使系统最大限度的避免骚扰产生和受骚扰后能使系统恢复正常运行，保证系统长期稳定可靠地工作。

### 三、单片机应用抗骚扰设计

用于生产现场的单片机应用系统，易受各种骚扰侵袭，直接影响到系统的可靠性。因此，应用系统的抗骚扰设计已经成为设计人员关注的重要课题。由于各应用系统所处环境不同，面临的骚扰源也不同，相应采取的抗骚扰措施也不尽相同。在计算机应用系统的设计中，主要考虑以下各方面的问题：

(1) 切断来自电源的骚扰。对微机系统危害最严重的骚扰来源于电源污染。由于任何电源及输电线路都存在内阻和分布电容、电感等，正是这些因素引起了电源的骚扰。解决的方法是：采用交流稳压器来保证供电的稳定性，防止电源系统的过电压和欠电压；利用低通滤波器滤去高次谐波以改善电源波形；采用隔离变压器，双层屏蔽（一、二次屏蔽）措施来减少分布电容，提高系统抗共模骚扰能力；在有条件的情况下，还可采用分散独立功能块供电和骚扰抑制器，均有利于切断来自电源的骚扰。

(2) 切断来自传感器、各功能模块部分的骚扰。采取的措施有：模拟电路通过隔离放大器进行隔离，数字电路通过光电耦合器进行隔离，模拟地和数字地分开或采用提高电路共模抑制比等手段。

(3) 在应用系统的长线传输中，采用双绞线作传输线能有效的抑制共模噪声及电磁场骚扰。但应注意必须对传输线进行阻抗匹配，以免产生反射，使信号失真。

(4) 对空间骚扰（来自于系统内部和外部的电磁场在线路、导线、壳体上的辐射、吸收与调制）的抗骚扰设计主要考虑地线设计、系统的屏蔽与布局设计。

(5) 地线设计是一个很重要的问题。在微机应用系统中，地线结构大致有系统地、机壳地（屏蔽地）、数字地和模拟地等。在设计时，数字地和模拟地要分开，分别与电源端地线相连；当系统工作频率小于 1MHz 时，屏蔽线应采用单点接地；当系统工作频率在 1~10MHz 时，屏蔽线应采用多点接地。

(6) 在印制电路板设计中，要将强、弱电路严格分开，尽量不要把它们设计在一



块印制电路板上；电源线走向应尽量与数据传递方向一致；接地线应尽量加粗，在印制电路板的各个关键部位应配置去耦电容。

(7) 对系统中用到的元器件要进行筛选，要选择标准化以及互换性好和器件或电路。对硬件电路存在的故障可通过常规的电平检测、信号检测或编制自诊断程序来加以诊断。

(8) 电路设计时要注意电平匹配。如 TTL “1” 电平是 2.4 ~ 5V，“0” 电平是 0 ~ 0.4V；而 CMOS 输入 “1” 电平是 4.99 ~ 5V，“0” 电平是 0 ~ 0.01V。因此，当 CMOS 器件接受 TTL 输出时，其输入端就要加电平转换器或上拉电阻，否则，CMOS 器件就会处于不确定状态。

(9) 单片机进行扩展时，不应超过其驱动能力，否则将会使整个系统工作不正常。如果要超负载驱动，则应加上总线驱动器，如 74LS244、74LS245 等。

(10) CMOS 电路不使用的输入端不允许浮空。否则会引起逻辑电平不正常，易接受外界骚扰产生误动作。在设计时可根据实际情况，将多余的输入端与正电源或地相连接。

(11) 软件的抗骚扰设计。是应用系统抗骚扰设计的一个重要组成部分。在许多情况下，应用系统的抗骚扰不可能完全依靠硬件来解决。而对软件采取抗骚扰设计，往往成本低、见效快，起到事半功倍的效果。

在实际情况下，针对不同的骚扰后果，采取不同的软件对策。在实时数据采集系统中，为了消除传感器通道中的骚扰信号，可采用软件数字滤波，如算术平均值法、比较舍取法、中值法、一阶递推数字滤波法等；在开关量控制系统中，为防止骚扰进入系统，造成各种控制条件、输出控制失误，可采取软件冗余、设置当前输出状态寄存单元、自检程序等措施；为防止 PC 失控，造成程序“乱飞”而盲目运行，可设置软件“监视跟踪定时器”来监视程序运行状态，也可在非程序区设置“软件陷阱”，强行使程序回到复位状态。用硬件设置 Watchdog 电路强制系统返回也是一种常用的方法。

#### 四、变频空调单片机测控系统抗骚扰设计

随着科学技术的发展，单片机在各种家电产品中得到了越来越广泛的应用，它的稳定性工作是衡量其质量好坏的重要指标。因此，有效地抑制单片机系统内部和外部的电磁骚扰，使单片机系统在实际运行环境中长期可靠工作，是一个亟待解决的电磁兼容问题。

在变频空调电控系统中，由于其所处环境比较恶劣，特别是在冬季与夏季强功率运行时，由压缩机、风机高速运转所引起的机械振动，电器设备（如斩波器、电动机等）所产生的骚扰，室内外环境的温差（-20 ~ 40℃）都会影响单片机系统的正常工作。这就要求在设计单片机系统时必须考虑到各种影响其正常工作的因素，并采取相应的有效措施。当然，单片机系统的可靠性是由多种因素决定的，但系统的抗骚扰性能是系统可靠性的重要指标。因此，抗骚扰设计是整体设计工作中的一个重要内容。

##### （一）硬件的抗骚扰设计

实际变频空调单片机应用系统中，骚扰一般都是以脉冲的形式进入系统的。其主

要形式有 3 种：

(1) 空间场以电磁辐射的形式耦合进入系统。

(2) 电源系统骚扰通过地线和电源线进入系统。地线和电源线是传导骚扰的一个主要通道，这是由于地线和电源线是数字集成电路所有电流的通路。

(3) 过程通道骚扰通过与主机的前向通道、后向通道以及与其他主机的相互通道进入系统。

针对这种情况，在控制方法设计上，除了采用众所周知的抑制骚扰传播技术，如屏蔽、接地、搭接、合理布线等方法外，还采取了回避和疏导的技术处理，如空间方位分离以及电气隔离等措施。

#### 1. 空间场辐射抗骚扰措施

空间场辐射骚扰主要由数字信号源产生，一般是由高频脉冲信号的高次谐波造成，通常以差模和共模两种噪声模式产生辐射。差模噪声的辐射是高频噪声电流在信号电路中流动时产生的，共模噪声的辐射则是因为电路中的线阻抗或感抗产生的电位差引起的。针对这一情况，采用合理的布线、良好的屏蔽与正确的接地，增加高频滤波，尽量减小系统中各工作环节的阻抗等一系列措施；对于功率模块和单片机系统的结合部位，采用空间分离的措施，把强电和弱电的结合部位分离开来。使得这一问题得到了良好的解决。

#### 2. 电源系统抗骚扰措施

电源系统骚扰包括电源骚扰和地线骚扰。本系统采用 220V 市电供电，故电网上及其他电器所产生的骚扰都会通过电源进入系统。主要采用了以下几种解决办法：

(1) 采用隔离电源消除各功能模块间的相互影响，提高抗骚扰的能力。

(2) 使用低通滤波器电源系统的骚扰源大部分是高次谐波，因此利用低通滤波器滤掉高次谐波，以改善电源波形。

(3) 采用分散独立的功能块供电在每块系统功能模块上用三端稳压集成芯片，如 7805 等集成稳压电源。每个功能块单独对电源进行过载保护，不会因某块稳压电源故障而使整个系统遭到破坏且减少了公共阻抗的相互耦合和公共电源的相互耦合，大大提高了供电可靠性，也有利于电源散热。

地线骚扰通常表现为外部骚扰通过公共地线进入主机系统，数字地线的骚扰还表现为逻辑地的不等电位。因此，单片机系统的地线布置相当重要。解决地线干扰的办法是正确处理好地线隔离问题，同时为了避免模拟电路引入的噪声通过地阻抗对数字电路产生影响，数字地与模拟地应分开布线，单点连接。

#### 3. 过程通道抗骚扰措施

过程通道主要是单片机系统本身和外围器件所产生的联系。前向接口、后向接口与主机以及主机之间相互进行信息传输的路径，它的骚扰主要是长线传输的骚扰。系统中解决的办法是采取光电耦合的措施。

光电耦合是采用半导体光耦合器件进行隔离。它的主要优点是能有效地抑制尖峰脉冲及各种骚扰，使输入电路中的骚扰信号不能直接从电路上进入输出电路，从而使过程通道上信噪比大大提高。光电耦合有很强的抗骚扰能力，原因如下：

(1) 光电耦合的输入阻抗很小，一般只有  $100\Omega \sim 1k\Omega$  之间，而骚扰源内阻很大，通常为  $100k\Omega \sim 100M\Omega$  之间，因此分压到光耦合器输入端的噪声很小。

(2) 骚扰虽有较大的电压幅度，但能量小，只能形成微弱电流，而光耦合器输入部分的发光二极管是在电流状态下工作的，即使有很高电压幅值的骚扰由于不能提供足够的电流而被吸收。

(3) 光电耦合是在密封条件下实现输入电路和输出电路的光耦合，不会受到外界光线的骚扰。

(4) 输入电路和输出电路之间分布电容极小，一般为  $0.5 \sim 2pF$  之间，而且绝缘电阻极大。因此，电路一边的骚扰很难通过光耦合器馈送到另一边去。

系统主要在 3 种情况下应用了光耦合器。其一是室内机信号由 CPU 的 p21 脚经过光耦输入到通信线上。为了使光耦两端的输入和输出电平与各自的电路匹配，将光耦两边的电源分别置为各自电路的电源。电路中的 +12V 电源通过一个电阻接光耦的输入端，这个电阻作为光耦通路中的限流电阻，通过光耦输入端的电流大小为  $i = 12mA$ 。因为电流传输率接近 100%，故在输出一侧使 220V 电源通过一个电阻，略小于输入端电流。第二个应用光电耦合的地方是室内机接收室外机的信号处。第三个应用光电耦合的场合是单片机输出驱动步进电动机。从以上的分析看出，通过 AC/AC 隔离电源和光电耦合电路，使以单片机为核心的中央处理控制系统与外界完全隔离开来，极大地提高了系统运行的抗骚扰能力。

## (二) 软件的抗骚扰设计

单片机在恶劣的环境中工作时，骚扰源不仅会影响到硬件系统的正常工作，也常常会使系统的软件运行发生混乱。因此系统的抗骚扰问题不能完全靠硬件去解决，软件的抗骚扰设计也是一项重要措施。当系统受到骚扰时，可能使单片机的程序跑飞，改变程序指针 PC 值，从而使程序进入死循环而不能正常工作；也可能改变单片机内部特殊功能寄存器 (SFR) 的值使程序状态混乱，甚至发生故障，损坏器件；如果被测量信号受到骚扰，则会造成测量值失真。对于这种情况的对策是及时发现，及时引导程序走向正确位置或者使系统重新复位开始运行。在本系统中采用了以下措施。

### 1. 利用冗余指令

当 CPU 受到干扰后，往往将一些操作数当作指令码来执行，引起程序混乱。此时，若程序弹飞到某一条单字节指令上时，便自动纳入正规；若程序弹飞到某一条双字节或三字节指令上时，有可能落到其操作数上而继续出错。为此，在对程序流向起着决定作用的指令之前插入两条 NOP 指令，保证弹飞的程序迅速纳入正确的控制轨道。此类指令有 ret、reti、lcall、ljump、jnc、jnb、cjne、djnz 等。

指令冗余措施可以减少程序弹飞的次数，使其很快纳入程序轨道，但这不能保证在失控期间不出错，更不能保证程序纳入正常轨道后就太平无事了。解决这个问题还必须采用软件容错技术，使系统的误动作减少，并尽可能消除重大误动作。

### 2. 设置“软件陷阱”

所谓“软件陷阱”，就是用一条引导指令，强行将捕获的程序引向一个指定的地址，在那里有一段专门对程序出错进行处理的程序。如果把这段程序的入口标号称为

ERR 的话，“软件陷阱”即为一条 `ljmperr` 的指令，为加强其捕捉效果，一般还在它前面加两条 `NOP` 指令。因此，真正的软件陷阱由三条指令构成

```
nop  
nop  
ljmperr
```

软件陷阱一般安排在下列 4 种地方：

(1) 未使用的中断向量区，当骚扰使未使用的中断开放，并激活这些中断时，就会引起系统程序的混乱，但如果在这些地方布上陷阱，就能及时捕捉到错误中断。

(2) 未使用的大片 ROM 空间对于剩余的大片未编程的 ROM 空间，一般都维持原状 (`offh`)。程序弹飞到这一区域后将顺流而下，不再跳跃（除非受到新的骚扰）。这时只要每隔一段设置一个陷阱，就能捕捉到弹飞的程序。

(3) 表格有两类：① 数据表格；② 散转表格。由于表格中内容和检索值有一一对应关系，在表格中安排“陷阱”将会破坏其连续性和对应关系，所以只能在表格的最后，安排五字节陷阱 (`nopnopljmp`)。

(4) 程序区是由一序列执行指令构成的，一般不能在这些指令串中间任意安排“陷阱”，否则正常执行的程序也可能被抓走。在这些指令串中间有一些断裂点，正常执行的程序到此便不会往下继续执行了，这类指令有 `ljmp`、`sjmp`、`ajmp`、`ret`、`reti` 等，在它们后面加“软件陷阱”。

### 3. 设置程序运行监视系统 (WDT)

利用 CPU 内部的 WDT 可以实现系统定时复位。在程序正常运行时，每隔一段时间对 WDT 清零。一旦程序运行不正常，没有及时给 WDT 送清零信号，则在 WDT 计数溢出时自动将系统复位。

### 4. 采用软件滤波

被测信号的抗骚扰可以采用“软件滤波”的方法解决。常用的有：算术平均值法、比较取舍法、中值法和一阶递推数字滤波法。本系统采用的是比较取舍法。

经试验，该系统工作半年多来，运行状况良好，性能稳定，噪声低，没有出现错误及损坏器件现象，取得了良好的效果，达到了预期的目的，证明在系统设计中采用的上述抗骚扰措施是行之有效的。

## | 第三节 家用电器抗骚扰设计 |

### 一、数字 AV 产品的抗骚扰设计

随着数字化产品的不断问世，其电磁兼容性的设计越来越引起人们的重视。因为高速数字电路工作时，会产生大量的高频骚扰，不仅影响本身性能，而且还会影响周围环境。例如，VCD 机中有高速数字信号处理电路，存在大量的脉冲骚扰，处理不当，将影响音视频的质量和读盘纠错能力。严重时高频骚扰脉冲会通过电源或空间发射出来，影响周围电子设备的正常工作。

#### (一) 数字 AV 产品的特点

目前，数字 AV 产品除了廉价大众化的 VCD 机外，为了满足广大用户对音视频产

品的品质要求，又不断地开发出 DVD 和数字电视等数字 AV 产品。数字 AV 产品的核心是 DSP 系统，对音视频信号进行高速的数字信号处理，使人们视听享受达到较完美的境地。同时，由于数字信号处理的码率很高，如 VCD 视盘机 MPEG1 视频数据率和音频数据率之和约 1.5Mbit/s；DVD MPEG2 音视频可变码率平均为 4.69Mbit/s，最大速率达 10.7Mbit/s，处理系统又与高速的存储器配合使用进行数据的读写。随着码率的不断提高，数字信号处理的速度越来越快，产生与速度成正比的大量骚扰脉冲且频率越来越高，幅度越来越大，结果对产品的抗骚扰设计带来更大的难度，也是产品品质高低的关键所在。

## (二) 数字电路的常见骚扰

### 1. 电源噪声

在该数字系统中，主要由于受 DSP 电路、CPU、动态存储器件和其他数字逻辑电路在工作过程中逻辑状态高速变换造成系统电流和电压变化产生噪声，温度变化时的直流噪声以及供电电源本身产生的噪声等。

### 2. 地线噪声

在系统内，如果在各部分的地线之间出现电位差或者存在接地阻抗便会引起接地噪声。

### 3. 反射噪声

传输线路各部分的特性阻抗不同或与负载阻抗不匹配时，所传输的信号在终端（或临界）部位发生反射，使信号波形发生畸变或产生振荡。

### 4. 串扰噪声

产生原因是由于扁平电缆或束捆导线等传输线之间，印制电路板内平行印制导线之间的电磁感应以及高速开关电流通过分布电容等寄生参数把无用信号成分叠加在目的信号上引起的。

## (三) 电源和地线噪声的抑制

在数字 AV 产品中大量地应用了 CMOS 的数字器件和数字模拟混合器件，如 DSP 芯片、CPU、动态 RAM、D/A 变换器和其他数字逻辑器件，当设备工作时这些器件同时工作会使电路板内的电源电压和地电平波动，导致信号波形产生尖峰过冲或衰减振荡，造成数字 IC 电路的噪声容限下降，而引起误动作，其原因是数字 IC 的开关电流  $I$  和电源线、地线的电阻  $R$  所造成的电压降  $E_R = IR$  与印条和元器件引脚的分布电感  $L$  所造成的感应电压降  $E_L = L (di/dt)$  两者一起作用。

由图 8-9 的导线  $R$ 、 $L$  造成压降模型可以进一步说明，假如线路中的电流从  $50\mu\text{A}$  变成  $2\text{mA}$ ，上升沿为  $10\text{ns}$ ，则电阻引起的压降为：

$$E_R = IR = 2 \times 200 = 0.4\text{mV}，$$

$$\text{电感引起的压降是：}$$

$$E_L = L (di/dt) = 400 \times (2 - 0.05) / 10 \approx 78\text{mV}。$$

可见由分布电感引起的电压降相当大。由于数字 AV 产品中有好多条高频数字信号线，因此，电源和地线的骚扰是相当严重的。

其次，由于一部分 CMOS 电路是数字模拟

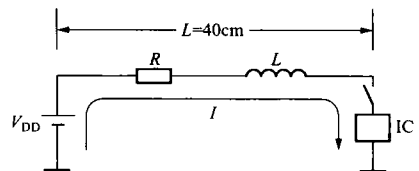


图 8-9 导线  $R$ 、 $L$  造成压降模型

$L$ —约  $10\text{nH/cm}$ ； $R$ —约  $5\text{m}\Omega/\text{cm}$

混合器件，如 D/A 转换器件，根据 CMOS 的基本理论，数字模拟两部分电路形成在同一个 N - 型的芯片上，假如只有数字部分电源  $V_{DD}$  供电，尽管模拟电源未接， $V_{DD}$  的电 能会转换到模拟部分  $N +$  上去， $V_{DD}$  电压依然会出现于模拟电源  $V_{CC}$  脚上。同样， $V_{DD}$  上 存在的噪声亦会出现在  $V_{CC}$  上，由于  $V_{DD}$  和  $V_{CC}$  上的噪声作用造成数模混合电路，如音频 D/A PCM1710 的  $THD + N$  和动态范围下降，影响整机的性能。

为了抑制电源和地线噪声，在数字 AV 产品设计中可以采取以下措施：

(1) 选用贴片元器件和尽可能缩短元件的引脚长度，以减小元件分布电感的影响， 选用噪声容限大的数字 IC。

(2) 在  $V_{DD}$  及  $V_{CC}$  电源端尽可能靠近器件接入滤波电容，以缩短开关电流的流通途 径，用  $10\mu\text{F}$  铝电解和  $0.1\mu\text{F}$  独石电容并联接在电源脚上。对于 MPEG 板主电源输入端 和 MPEG 解码芯片以及 DRAM、SDRAM 等高速数字 IC 的电源端可以用钽电解电容代替 铝电解，因为钽电解的对地阻抗比铝电解小得多。

(3) 印制板布局时，要将模拟电路区和数字电路区合理地分开，电源和地线单独 引出，电源供给处汇集到一点；PCB 布线时，高频数字信号线要用短线，主要信号线 最好集中在 PCB 板中心，时钟发生电路应在板中心附近，时钟扇出应采用菊链式或并 联布线，同时电源线尽可能远离高频数字信号线或用地线隔开。

(4) 印制板的电源线 and 地线印制条尽可能宽，以减小线电阻，从而减小公共阻抗 引起的骚扰。

(5) 对数模混合电路， $V_{DD}$  与  $V_{CC}$  应该联到模拟电源  $V_{CC}$ ，AGND 与 DGND 接到模拟 地 AGND，把 D/A 器件视为模拟器件，MPEG 电路与 D/A 器件连接。D/A 器件必须置 于 AGND 上，同时要提供一条数字回路供这些数字噪声/能量反馈回信号源，以减小数 字器件的噪声对模拟电路的影响，使 D/A 器件的动态特性提高。

实测 VCD 机 MPEG 解压板数字电源  $V_{DD}$  与模拟电源  $V_{CC}$  的噪声电平，可知，电源上 叠加的噪声电平已相当小， $V_{DD}$  噪声电平与  $V_{CC}$  噪声电平波形基本一致，且数字电源噪 声电平明显大于模拟电源的噪声电平，这说明这些骚扰脉冲主要由数字信号产生的。

#### (四) 反射骚扰的抑制

在数字信号处理系统中，要进行很多时钟信号和数字信号的传输，因其传输线路 始端和终端阻抗不匹配，所传输的信号会在阻抗不连续处发生反射，使传输的信号波 形出现上冲、下降和振荡。反射还会降低器件噪声容限，加大延迟时间，而且如传输 线传输时间与所传输的延迟时间大致相同，反射会带来严重的后果，有的使传输的信 息产生错误，有的使电压超过电路的极限值影响电路的正常工作。

传输线上阻抗不匹配，即特性阻抗为  $Z_0$  的传输线与阻抗不等于  $Z_0$  的信号源、负 载电路、负载元件或者特性阻抗不等于  $Z_0$  的线路连接。通常情况下，传输线是无损耗 线，单位长度传输线的传输时间  $\tau$  和特性阻抗  $Z_0$ ，取决于单位长度传输线的分布电容 和分布电感。

传输线最大匹配线长度  $l_{\max} = t_r v / k$

式中： $l_{\max}$  为单位 m； $t_r$  为传输信号的前沿时间， $\mu\text{s}$ ； $v$  为电磁波速度， $1.4 \times 10^8 \sim 1.4 \times 10^9 \text{m/s}$ ； $k$  为经验常数，一般取  $k = 4 \sim 5$ 。

如果传输线的长度超过  $l_{\max}$ ，应在其始端和终端进行阻抗匹配。

现在对信号在传输线上的传输过程做一分析：信号从始端出发，经传输线向终端负载传输，由于阻抗不匹配就会造成信号严重畸变。下面以 VCD 机的机芯 DSP 信号输出端至 MPEG 板之间传输线为例，进一步加以说明。用长 10cm 束捆线和长 60cm 扁平电缆作传输线进行对比实验。先用束捆线作实验，用泰克 TDS-520A 数字示波器测得 DSP 输出端和 MPEG 板输入端的波形基本一致，以如图 8-10 所示长 10cm 束捆线 BCK 波形为例。

由图 8-10 可见，BCK 的上升沿时间  $t_r \approx 10\text{ns}$ ，其  $l_{\max} = 50\text{cm}$ ，因此束捆线长度  $l = 10\text{cm} \ll l_{\max}$ ，因是短线，传输时间很短不必进行阻抗匹配。然而如果把束捆线换成成长 60cm 的扁平电缆，BCK 的波形如图 8-11 所示。

由 BCK 波形知，换成扁平电缆后，波形畸变明显变大，主要是上升沿变差，上升时间  $t_r$  变大和波形的波峰谷比变大。其原因是扁平电缆的长度  $l = 60\text{cm} > l_{\max} = 50\text{cm}$ ，传输电缆要作长线处理，其阻抗必须进行匹配，DSP 输入端的上升时间变长是由于反射至 DSP 输出端反射波的反射系数有正有负而形成波峰和波谷使上升时间  $t_r$  变长，DATA、LRCK 波形也有类似情况。

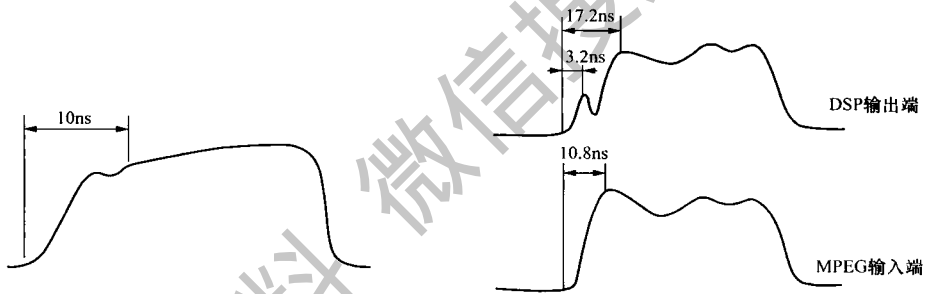


图 8-10 长 10cm 束捆线 BCK 波形

图 8-11 长 60cm 的扁平电缆 BCK 的波形

通过上述比较实验，要抑制反射骚扰，要设法使发送端和终端的阻抗匹配，或者把传输线的长度尽可能缩短，即  $l \ll l_{\max}$ ，还要考虑到生产成本及生产加工过程方便等原因。

在数字 AV 产品中，采取的措施为：

(1) DSP 输出端加适当电阻使之与束捆线和扁平电缆的特性阻抗基本相一致，发送端的阻抗基本匹配，抵消了数字信号脉冲上升/下降的过冲。

(2) 把束捆线的长度缩短为  $l \ll l_{\max}$ ，因线很短，波形畸变轻微。实际结果使 DSP 的波形明显改善，实际电路如图 8-12 所示，

(3) 用终端二极管取代匹配电阻。此法已广泛应用于数字 IC 的芯片制作中，作为输入输出端的匹配和保护网络，如图 8-13 所示。这种匹配方法有以下优点：能改善终端波形；对发送端的电平高低没有影响；补设方便，同机有多个负载时达到最佳匹配；具有保护作用，有效抑制过冲脉冲。

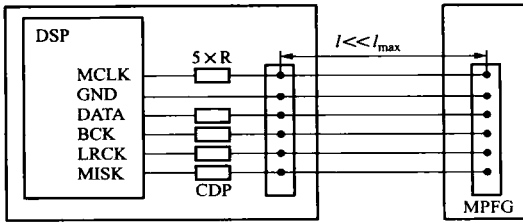


图 8-12  $l \ll l_{max}$  的实际电路

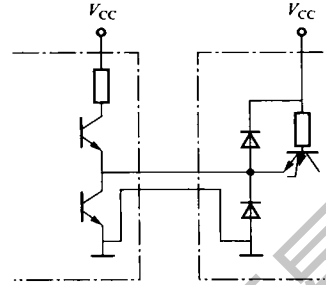


图 8-13 用终端二极管取代匹配电阻

(4) 加整形电路可减小连接线不匹配引起骚扰的影响，整形电路通常加在输入端前且要注意不能产生信号新的相位变化。如图 8-14 是 PHILIPS 3 碟 VCD 机芯与 MPEG 板进行时钟传输时在 MPEG 板时钟输入端加接的一个整形电路。

#### (五) 数字信号的串扰抑制

所谓串扰是指信号传输线在传输信号的过程中，在其相邻信号线上引起严重的骚扰，大多发生在扁平电缆、束捆导线或印制板电路上平行的印制导线之间。串扰的强弱与相邻两信号线之间的互阻抗和信号本身的阻抗有关。

现代数字 AV 产品中，广泛使用扁平电缆做连接导线，虽有很多优点，然而若使用不当，很易发生串扰，引起意想不到的问题，影响数字产品的正常工作。扁平电缆的各导线之间均有分布电容，如图 8-15 所示。



图 8-14 整形电路

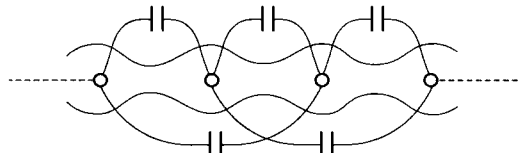


图 8-15 扁平电缆各导线之间分布电容

经实际测量，每 10cm 长的相邻导线间的分布电容约 3pF。频率为 100MHz 时，1pF 电容的阻抗为 1.6kΩ，10cm 传输的耦合阻抗仅为 0.5kΩ，而且扁平电缆导线的分布电容与其长度成正比，布线较长时串扰更为严重。以 VCD 机为例，信号为数百千赫兹、数兆赫兹的方波和 10~20MHz 的时钟信号，其含有几十倍的高次谐波，信号频谱最高近数百兆赫兹，这种高频分量极易通过扁平电缆各导线之间的分布电容相互串扰。分别用 60cm 扁平电缆和 10cm 束捆线连接 DSP 与 MPEG 板，其波形如图 8-16 所示。

由图 8-16 可见，60cm 扁平电缆上的骚扰明显比 10cm 束捆线上的骚扰大得多，说明扁平电缆分布电容与长度成正比，骚扰又与分布电容成正比。

如把 DSP 输出端的 BCK 时钟断开，60cm 扁平电缆 LRCK 波形如图 8-17 所示。由图 8-17 可以看出，LRCK 骚扰点明显减少和骚扰脉冲幅度下降。由此说明骚扰大部分来自 BCK 方波信号，导线间保持一定距离可降骚扰。



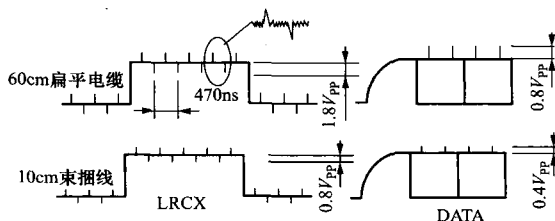


图 8-16 60cm 扁平电缆和 10cm 束捆线连接 DSP 与 MPEG 板的波形

在松下 130/330 DVD 机中，机芯数据输出为并口方式，与 MPEG 板之间用软性印制电缆连接，由于 DVD MPEG2 的码率是 VCD 机的几倍且主时钟的频率比 VCD 高，所以，每根数据时钟线之间用地线隔开，连接电缆表面涂覆一层导电层加以屏蔽，可以减小线间的分布电容，从而减小线间的相互串扰和高频脉冲向外辐射。

在数字 AV 产品中采取了以下措施：

(1) 尽可能缩短信号线的传输长度。

(2) 在多种电平的信号传输时，应尽量把前后沿时间相近的同级电平信号划为一组传输。就 VCD 来说，DATA、BCK、LRCK 信号与主时钟之间用一根地线相互隔离。必要时用屏蔽线代替束捆线来传输 MCLK 和 BCK 时钟，减小串扰和辐射。

(3) 若条件允许，在双面印制板布线时，正面传输高频数字信号和时钟信号，在其传输印制电路背面尽可能加大接地面积，这样由于平行导线间的分布电容在导线接近地平面时会变小的缘故，信号线之间串扰会减小；在 MPEG 芯片、DRAM、SDRAM 及其他高速数字器件印制板布线时，其背面布上大片地线，地线可以吸收屏蔽器件产生的高频脉冲噪声。

#### (六) 数字信号处理系统的抗骚扰设计

实际上，电源线电流变化产生的感应压降、数字信号传输的反射骚扰和数字信号间的串扰相互之间有着密切联系且密不可分的。反映在数字信号处理系统中，其危害性最大的是高频脉冲噪声。所以，抑制高频脉冲噪声是数字 AV 产品电磁兼容性设计的重要组成部分。

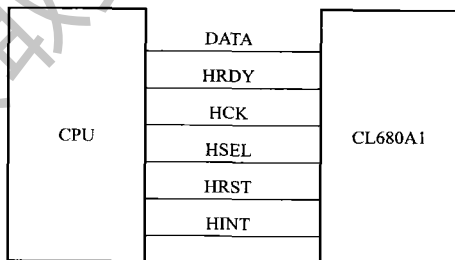


图 8-18 CPU 和 MPEG 芯片 CL680A1 连接

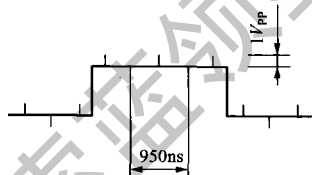


图 8-17 无 BCK 时 60cm 扁平电缆 LRCK 波形

在 VCD 设计过程中，整机调试时，遇到整机工作时功能出错，通过内置检测程序检测到 CPU 和 MPEG 芯片 CL680A1 连接如图 8-18 所示，用示波器观察 HRDY 和 HCK 上高频毛刺较大，采用在 HRDY 上并联一个 51pF 电容，而 HCK 考虑到并联电容会影响其上升和下降时间，采用触发器对 HCK 进行整形的电路如图 8-19 所示，

此处 MCLK 时钟频率远大于 HCK 频率。通过采取以上措施后，用内置检测程序检测数据通信的准确率大，达到 100%，整机工作完全正常。

为了提高系统的抗骚扰性能，在数字 AV 产品中可采用如下措施：

(1) 增加总线的抗骚扰能力。采用三态门方式总线结构，总线加上拉电阻使总线在瞬间处于稳定的高电平而消除总线处于电压不稳定的悬浮状态，总线需加缓冲器。

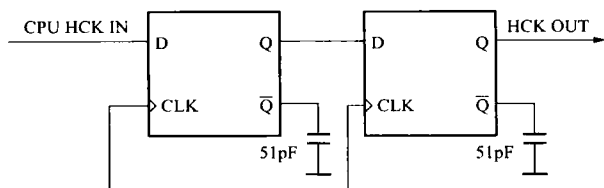


图 8-19 触发器对 HCK 进行整形的电路

(2) 用软件消除干扰。在系统设计时，虽在硬件上作了种种改进，但抗骚扰效果并不显著，如出现系统的“死机”和数据传输错误等，从软件着手可加以改进：① 使用监控计时器 (Watch Dog Timer) 来检测

系统是否受骚扰，一旦系统受到骚扰，立即采取系统中断使系统重新进行初始化后再启动，以消除干扰影响；② 采用软件容错技术就是承认故障和错误是客观事实，并考虑采取措施来消除、抑制、减小其造成的影响。

(3) 提高系统控制信号抗骚扰能力。在系统中通常有 RESET、STB 等控制线，CPU 与其控制器件的传输距离较远且控制线阻抗较高，易受脉冲骚扰，对等控制信号在被控器件的输入端并接一个 20pF 电容能消除骚扰，而对 RESET 等控制信号并接 0.01 $\mu$ F 电容，骚扰问题也可解决。对控制线加缓冲驱动器，使控制线的阻抗变低，也具有抑制骚扰的作用。

(4) IC 不用端子的处理。对于这些空着不用的端子一定要妥善处理，否则噪声很容易通过分布电容而进入这些端子，对电路造成骚扰。如 TTL、CMOS 电路不用的输入端加 1~10k $\Omega$  的上拉电阻，触发器不用的输出端并联一个小容量的陶瓷电容等。

#### (七) 电源电路的抗骚扰措施

实验研究表明，电源电路的抗骚扰措施完善了，电子线路的抗骚扰问题就解决了一大半。如果不注意这一点，在复杂的电子线路内部到处加抗骚扰措施，最终也不一定能有好的效果。另外，电源本身也是一个骚扰源，如电源纹波、自激振荡、开关电源产生的尖峰脉冲噪声，都是对电子线路造成骚扰的重要原因。对于数字 AV 产品来说，提高电源电路的抗骚扰能力尤为重要。

以 VCD 设计为例，所用的电源经历了从线性电源、高压开关电源和低压开关电源的过程。早期产品使用线性电源存在如下问题：

(1) 电磁兼容性能不好，电源端注入骚扰和整机的辐射骚扰很难达到国家标准。

(2) 整机的音视频性能指标达不到国家优等品标准。

(3) 由于整机具有 AC 电源 +10% 和 -20% 的稳压性能要求，主电源 5V 稳压块的功耗很大，造成稳压块有过热现象，产生热噪声，纹波抑制能力下降，稳压器件过热影响整机可靠性；同时，由于散热器的加大，稳压块的分布电容变大，这是造成电源端注入骚扰大的原因。

针对上述问题，在电源变压器的前端加装电源滤波器，如图 8-20 所示，这种电

源滤波器具有良好抑制共模噪声和差模噪声的能力，来隔离外部和内部脉冲噪声的骚扰。在电源端注入骚扰测试时，在 0.5 ~ 30MHz 频率范围内，对大于 10MHz 骚扰脉冲噪声作用不大，这是由于 5V 电源稳压块、电源变压器和电源滤波器电感线圈的分布电容较大造成的。

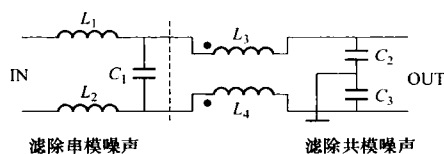


图 8-20 电源滤波器

而对整机音视频性能指标和辐射骚扰改善很小。通过加强 MPEG 板电源滤波去耦，多处加装滤波电容和多处加铜皮接地，同时适当加大 5V 电源的散热器，测试结果性能基本达到标准要求，而多处加铜皮接地给生产和工艺带来困难。由于线性电源存在缺陷，故采用开关电源来取代线性电源。先试验高压开关电源，由于开关管电源是经交流 220V 电源整流滤波后的电源电压约为直流 300V，且以 20kHz 以上的频率开关工作，在电源线路内的  $du/dt$ 、 $di/dt$  变化很剧烈，产生了很大的浪涌电压脉冲和其他各种噪声，形成了强烈的骚扰源。虽然采取一些措施抑制噪声并应用在 VCD 机中，整机的性能指标很难令人满意。而后，经理论分析得知，造成强烈骚扰的原因是开关管的工作电压过高，因此，设法降低开关管的工作电压而试用低压开关电源，试验达到相当满意的结果。低压开关电源的框图如图 8-21 所示。



图 8-21 低压开关电源的框图

与高压开关电源比较可知，开关管工作电压降至十几伏， $du/dt$ 、 $di/dt$  比高压开关电源低得多，产生的浪涌电压脉冲要小得多，而且开关管的功耗和反峰电压减小使开关管的分布电容减小很多，结果是浪涌电压脉冲对 DSP 系统影响大大减小；由于低压开关电源电路分路电容的减小，DSP 系统产生的高频脉冲噪声通过电源向外辐射得到有效抑制。整机应用低压开关电源后测试结果为：电源端注入骚扰和辐射骚扰较易达到国家标准，特别是电源端注入骚扰效果更加明显，整机的音视频性能也易达到国家优等品标准。低压开关电源因使用了降低变压器而使成本相对提高，但是对于一些数字 AV 产品，由于抗骚扰要求相当高，选用低压开关电源是相当合适的，对提高整机的性能是相当有益的。

国际上十分重视电子产品的 EMC 设计，欧美、日本等国电子产品的电磁兼容标准是强制执行的。因此，在数字 AV 产品设计、试制过程中，应把 EMC 设计作为设计过程的重要一环，从元器件选购、电路板设计及整机整体布局严格按照数字电路的抗骚扰设计要求，可以设计、开发出具备良好电磁兼容性能和优良音视频性能的数字 AV 产品。

## 二、DVD 处理器 ES60X8 在汽车音响系统中的设计

近年来随着我国汽车产业的兴起，与之相关的汽车多媒体技术也蓬勃发展起来。目前的汽车多媒体主要集中在视听技术方面。而 DVD 技术的成熟，给人们带来了清晰度更高、听觉感受更加完美、播放时间更长的视听效果，代表了当今汽车音响业界的

发展方向。

汽车音响设计比家用音响设计有着更高的要求。由于汽车音响使用空间小、环境温度高，这就要更多地考虑抗高温设计；同时，常有路面不平而造成颠簸的运行环境，这就要考虑汽车音响的抗骚扰设计。

### (一) 系统结构

音响系统的编码、解码系统有两种基本实现方法：①采用高速通用微处理器如 DSP 芯片，由 DSP 芯片身兼编码、解码功能与系统控制功能，具有较好的灵活性和适应性。然而对 DSP 性能、开发要求和成本要求高，不利于生产厂家批量生产；②采用成熟的专用视频芯片与性能要求不高的主控 CPU 构建。采用第二种方案与采用 DSP 进行全面的自行开发设计相比，将大大减少硬件规模，缩短开发周期，增强系统可靠性，减少生产成本。

本系统采用 DVD 处理器 ES60X8 与主控 CPU TMP87CH47U 作为主构件，能够实现 CD、VCD、MP3、DVD 等多种格式的音响播放。ES60X8 系列 DVD 处理器是 ESS 公司的产品，它包括两个并行处理单元，一个 RISC 处理器，一个向量引擎和额外的硬件资源来执行特定的编码/解码任务。这些资源与两个分立的数据总线连接。ES60X8 内建

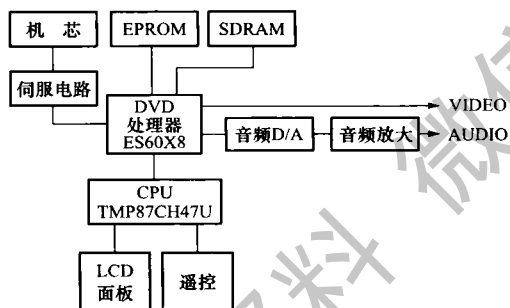


图 8-22 系统结构图

视频 DAC，视频编码，直接输出模拟视频信号，有效简化外围电路。伺服电路读出的数据经 ES60X8 直接输出模拟视频信号与数字音频信号，ES60X8 以 EPROM 作为程序/数据外部存储器，以 SDRAM 作为显示存储器。由于 ES60X8 进行了所有关于音频、视频信号的处理，主控 CPU 并不需要地址、数据总线，所以主控 CPU 仅需控制 ES60X8 与处理 LCD 显示面板及遥控器操作。系统结构图如图 8-22 所示。

系统采用的主要元器件有：ESS 公司的 208 引脚 QFP 封装 DVD 处理器 ES60X8，进行 MPEG1、MPEG2 的音频/视频数据流处理。ES60X8 可以支持 DVD-Video、DVD-Audio、Video CD 1.1、2.0、3.0、Super Video CD (SVCD)、CD-DA、MP3 和 Kodak Picture-CD。同时内建 4 个 10 位视频 DAC，提供模拟视频信号输出，省略在外围电路添加视频 DAC。

系统主 CPU 采用 Toshiba 的 44 引脚 QFP 封装 TMP87CH47U。它是主频为 8MHz 的 8 位高性能微控制器。包含 CPU 内核、ROM、RAM、I/O 端口等完善的配置。同时具有“看门狗”(Watch Dog) 定时器，5 种节电方式，并且提供可以直接驱动 LED 的大电流输出能力。

音频 D/A 元件采用 24 位的 WM8706，最高采样频率 192kHz，带有音量控制的立体声 DAC。DMA 方式连线图如图 8-23 所示。

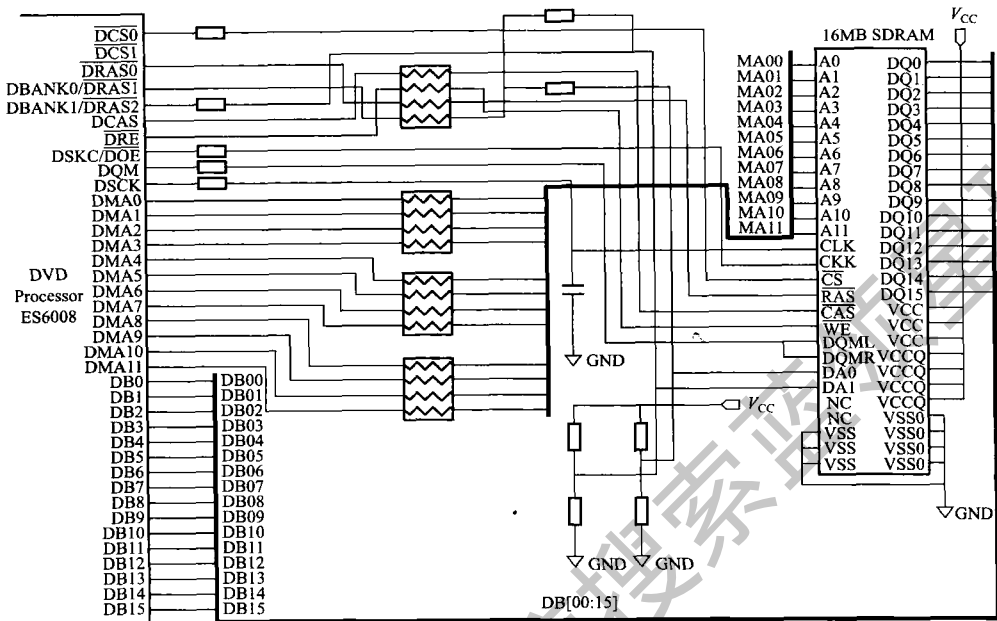


图 8-23 DMA 方式连线图

## (二) ES60X8 的周边接口设计

ES60X8 在汽车音响中的周边接口设计主要包括：与主控 CPU 接口、与音频 DAC (WM8706) 接口、与程序/数据存储 EPR0M 接口和与伺服电路接口。

### 1. ES60X8 与主控 CPU 接口

ES60X8 提供 VFD (Vacuum Fluorescent Display, 真空荧光显示屏) 接口。由于车载 DVD 系统一般要求, 即使在不放碟时, 系统主控 CPU 仍在低功耗运行, 此时提供显示面板上的当前时间显示, 主控 CPU 对 ES60X8 输出待机控制信号。主控 CPU 向 ES60X8 提供 VFD 的时钟信号、VFD 控制信号; ES60X8 则通过 VFD 接口向主控 CPU 提供串行 VFD 数据信号。

### 2. ES60X8 与音频 DAC (WM8706) 接口

ES60X8 的音频接口是双向串行口, 能与外部 ADC/DAC 连接, 提供 I2S 格式的 PCM 音频数据。ES60X8 提供两种音频接口模式:

- (1) 立体声。使用 TSD0 引脚传输串行音频数据。
- (2) AC-3 和 DTS5.1 声效。使用 TSD0 ~ TSD2 传输音频数据。

本系统采用的是立体声声效, ES60X8 向音频 DAC (WM8706) 提供音频 DAC 时钟, 音频数据输出 (引脚 TSD0) 与音频传输帧同步信号 (引脚 TWS)。

### 3. ES60X8 与 EPROM 接口

ES60X8 外接 EPROM 作为开机画面数据与部分显示程序存储器。

### 4. ES60X8 与伺服电路接口

系统使用的是三洋 DVD 机芯, 它采用双光头设计, 能够兼读 DVD、VCD、CD、

MP3。机芯随机配套伺服电路，简化了系统设计，节约了开发成本。ES60X8 与伺服电路接口主要包括控制信号与 16 位数据信号。

### 5. 电子抗震设计：16MB SDRAM

一般的家用 DVD 播放机在播放碟片时并不会出现剧烈摇晃的外部播放条件，从而不需要考虑播放机的抗震问题；然而，车载 DVD 播放机的运行环境大大不同。由于一般的路面都会有小的不平整，会对碟片的播放造成一定的影响，如播放稍有停滞；在较大幅度的振动时（这是车载系统的一个不可避免的情况），没有抗震能力的播放机就会出现长时间的停顿现象，到恢复正常读碟甚至可能耗时 4~8s。

车载 DVD 系统在机械上采用 TPE 硅油阻尼器减震设计，同时，在电路设计上增加一片 16MB 的 SDRAM 作为电子抗震手段，从而即使在大幅度、长时间的振动环境下仍能保持流畅的播放效果。ES60X8 提供 16 位接口，与 SDRAM/EDO 连接作为 DVD 的视频存储器。ES60X8 外部存储器接口可以最大寻址 128MB，所以外接 SDRAM/EDO 的最大存储容量为 16MB。容量为 16MB、存取时间为 9ns 的 SDRAM 足以在两个时钟周期内完成访问存储器的操作，总线访问可以在零等待情况下完成。系统的设计是预读 DVD 数据到 SDRAM 中，然后将 SDRAM 中的数据解码处理。由于标准单面单层 DVD 容量为 4.7GB，播放时间为 135min，理想情况下能获得  $16\text{MB} \times 135\text{min} \times 60\text{s}/\text{min} / (4.7 \times 1024\text{MB}) = 27\text{s}$  的抗震效果。实际上由于软件效率较低等原因而不能达到 27s，实测结果能抗震 6s 左右。为了取得更长时间的抗震效果，应该在软件上改善数据存取效率。SDRAM 的 PCB 布线应注意其信号线应布在元器件层且使用尽可能短的布线，同时过孔也应该尽可能的少，以减少由于信号路线的不连续而产生的反射现象。在布 SDRAM 的时钟信号线时，由于其时钟频率与解码器的工作频率相同，要注意合理布线以减少互扰。同时，为了加快传输大批量数据的速度，ES60X8 与 SDRAM 之间采用 DMA 进行数据传输而不需要占用 ES60X8 的资源，保证其解码速度。ES60X8 内置 DMA 总线控制器，提供下面几个通道的 32 位数据交换：视频数据总线与存储器、视频解码器与存储器、ESS RISC 与存储器、ESS RISC 与视频数据总线。ES60X8 的 DSCK 提供 SDRAM 的时钟信号，DB00~DB15 是数据线，MA00~MA11 是地址线。

### （三）抗骚扰设计

#### 1. 串扰问题

由于 DVD 播放机中同时存在数字信号与模拟信号，如在本系统中，经过视频、音频 D/A 产生模拟信号，其中音频模拟信号还需要用放大器件进行放大。所以在设计 PCB 时，模拟地与数字地要分开布线，最后在一点接于参考地，从而防止信号串扰。电源线与地线要尽量粗、宽。除了要减少压降外，更重要的是减少耦合噪声。

#### 2. 高温问题

由于汽车音响系统要求体积小（长、宽、深为 182mm × 53mm × 160mm），狭小的空间不利于空气对流，加上它一般安装在汽车前部，离发动机近，通风不良，外部温度加速本机升温过程。而且内置的功放发热量很大，一般来说运行几分钟后，功放 IC 的温度可以达到 100℃。而产生时钟信号的晶振元件若温度过高，将产生工作点漂移问题。因此，与一般的家用 DVD 播放机相比，车载 DVD 系统设计中要额外地考虑元器

件合理布局问题及采用适当的降温措施。车载 DVD 系统采用对温度敏感的关键元器件都是要求耐高温的汽车音响专用元器件。如 MPEG2 解码 IC ES60X8 的工作温度为 0 ~ 70℃, 高效率功放 IC (TDA7454) 的工作温度为 -55 ~ 150℃。同时在播放机后板加大面积散热铝合金, 高效率功放 IC (TDA7454) 设计在电路板边缘, 用散热硅涂料粘贴在铁质机壳上, 一则利于散热, 二则减少对其他电路特别是小信号放大器件的骚扰。有些车载 DVD 播放机还在后板加装专用的风扇进行散热。

### 3. 使用“看门狗”定时器抗骚扰

“看门狗”定时器是一个递减计数器, 它在经过一个指定的时间间隔后复位微处理器。在一个正常运行的系统中, 系统软件应该周期地重起“看门狗”定时器, 使“看门狗”定时器重新开始递减定时。当软件或硬件工作不正常时, 系统并不会马上复位, 而是等“看门狗”定时器计时超时, 产生系统复位信号。使用“看门狗”定时器能迅速检测到 CPU 运行时的错误 (如由噪声干扰引起的程序“跑飞”状况), 自动将系统复位到正常运行状态, 可大幅度提高整个系统的抗骚扰性能。在起 CPU 的“看门狗”定时器后, 在程序运行小于定时器触发时间内, 应该在程序中设置重起“看门狗”定时器指令, 否则会产生系统复位。同时, 高效的“看门狗”定时器设计应该是重起“看门狗”定时器指令数量最少的。这两方面是一对矛盾, 在软件设计时需要综合考虑。所以, 在编写系统软件时, 何处安放重起“看门狗”定时器指令是“看门狗”设计的关键。这需要正确估计程序运行的各种可能情况 (如程序中的各种转跳、嵌套) 所需要的时间, 可以同时采用流程图分析与系统仿真来分析。

所设计的基于 ES60X8 DVD 处理器与 8 位微处理器 TMP87CH47U 的车载音响系统已经顺利通过测试, 并在国内某汽车音响厂家批量生产。今后需要进行的改进是在软硬件优化问题上, 以进一步提高产品性能。

### 三、有电动机驱动的家用电器的电磁兼容设计规范

许多家用电器是有电动机驱动的, 在这些装置中, 电动机产生的电磁骚扰是一个严重的问题。这些骚扰问题比时钟频率问题和传输线问题难解决得多。因为这些骚扰没有规律, 并且很难预测。当这些问题出现时, 人们要确保所采取的措施使骚扰远低于允许的极限值, 以适应一些不可预测因素的影响。这里的“远低于”指低于极限值 10 ~ 20dB。这能够保证产品在不同的生产场合都满足要求。另外, 应该经常对生产线上的产品进行抽样, 以确认产品是满足规范要求的。欧洲比美国对家用电器的要求更严。在美国, 如果一台数字设备是家用电器所专用的, 它可以免受联邦通信委员会 (FCC) 规范第 15 部分的限制。但是, FCC 第 15 部分规定, 如果获免的家用电器被发现产生有害骚扰, 则该设备的使用者要停止使用 (15.103 节)。这节中还强烈建议获免装置的制造商要努力使装置满足技术标准。

另一方面, 欧洲要求家用电器满足电磁兼容指令 (89/336/EEC)。如果家用电器含有微处理器, 适用的标准是 EN55022, 如果装置含有电动机, 适用的是 EN55014。如果需要满足 EN55022, 则还要进行电磁兼容指令中的敏感度部分试验, 这是 EN61000-6-2。

在这组规范中之所以还提到安全规范 (EN60334), 是因为解决电磁兼容问题所用的一些措施与安全规范相矛盾。例如, 在解决电磁兼容问题时, 在交流输入端安装

电容器必须慎重。虽然这能够解决电磁兼容问题，但是会导致过大的对地漏电流，超出安全规范的规定。

### (一) 家用电器中的问题

家用电器中的问题包括：塑料机壳、长导线束、多个电动机、安装电磁兼容器件所需要的空间以及两线电源（没有地线）。

塑料机壳由于其美观价廉而广泛应用。但是他们常常给产品的电气部分带来接地的问题。

另一个潜在的问题是一些家用电器的工作部分与控制部分往往相距较远（如吸尘器）。这种设计往往要求滤波器与负载之间有较长的导线。由于成本或设计时欠考虑，这些导线往往没有扎束。结果，这些产品的电磁兼容特性变化很大。如果从生产线上抽取 10 件样品，结果只有 5 件满足要求，这将是十分麻烦的事情。

还有一个问题是产品含有多个电动机。这将使噪声问题更加严重，特别是当有电刷式电动机时。电动机越多，则问题越严重。这时，要么对整个系统进行处理，要么逐个处理各个电动机。

另一个普遍存在的问题是，当产品设计完毕后，没有空间来安装解决问题的器件。在设备进行最后试验时，设备的外壳已经设计好，并且模具已经作好，没有一点地方安装额外的器件。

最后一个问题是不带地线的双股电源线。许多装置使用双股电源线，这带来滤波的问题。滤波器没有参考地可用。这时，要着重考虑屏蔽和线-线间的滤波。

### (二) 解决措施

前面已经介绍了有关的规范和容易出问题的薄弱环节，下面讨论一下这些问题的解决方法。解决电磁兼容的手段无非是电容、电感（扼流圈）、电源滤波器和接地。

不幸的是，电磁兼容问题通常是在产品已彻底完成设计并组装完毕时发现。这时考虑电磁兼容是十分困难的。制造商不仅面临着时间上的紧迫，而且项目预算已经用完，责任工程师已经调到其他项目上，不能随时帮助解决有关的问题。如果在产品的开发阶段就考虑这些则容易的多。解决有关的问题。如果在产品的开发阶段就考虑这些则容易的多。

#### 1. 连接电容

电容通过向骚扰源的公共端提供一条阻抗很低的通路来将电压尖峰旁路掉。尖峰电压主要是由电动机电刷产生的。电容可以接在电动机的每根引线与地之间，也可以接在两根引线之间。如果尖峰噪声是共模的，则跨接在引线之间的电容几乎没有什么效果。但是这种由电刷产生的随机噪声通常是差模的。尽管这样，在电刷与地之间接入电容会有很大效果。电容安装什么位置或怎样连接主要取决于所面临的噪声的种类。电压尖峰是由电刷与换向片触点的断开产生的。

尖峰的幅度可以通过将电刷材料换成较软的材料或增加电刷对换向片的压力来减小。但是这会缩短电刷的寿命周期和其他一些问题。

要使电容具有较好的滤波效果，它与骚扰源的公共地之间的联线要尽量短。自由空间中的导线的电感约为每英寸 1nH。如果电刷产生的噪声频率为 50 ~ 100MHz，与电



容连接的导线的长度为4~6in,那么即使不考虑电容的阻抗,仅导线电感的阻抗也已经有

$$X_L = 2\pi fL = 3.77\Omega$$

总阻抗还需要加上电容(0.1 $\mu$ F)的阻抗

$$X_C = 1/2\pi fC = 0.159\Omega$$

从这个结果可以看出,单看电容的阻抗,这是一个非常好的旁路型滤波器。但是由于引线电感的影响,已经根本不起滤波器的作用了。如果将导线的长度缩短为1in,则电感的阻抗仅为0.628 $\Omega$ ,这时滤波电容的效果提高了20%。

当用电动机外壳做接地端时,壳体上的漆必须去掉,以便导线能够良好的与地接触。依靠连接螺钉的4、5个螺纹来连接不是一个好办法。即使产品的外壳是金属的,将滤波器件直接安装在噪声源上,而不是靠近噪声源或外壳的某个最方便的位置,是一个聪明的选择。这消除了任何额外的引线长度,使噪声回到骚扰源的阻抗最小,具有最佳的滤波效果。

## 2. 安装电源线滤波器

在许多产品中,电源线滤波器都是必要的。电源线滤波器安装正确时,是一种简捷的解决骚扰的方法。电源线滤波器保证了电网免受产品内部噪声的污染。但是,与其他滤波器件一样,使用电源线滤波器的关键点也是保证连接到骚扰源公共端的导线尽量短。

电源线滤波器中有可以滤除差模和共模噪声的电感和电容。这种滤波器是滤除电源线骚扰的简单而又经济的方法。电源线滤波器要安装在电源线入口处。在有些产品中,滤波器安装在产品的中部,这会使产品内部产生的辐射骚扰耦合到电源输入端,使滤波器完全失效。记住以下三点,你的产品就有更大的可能符合电磁兼容标准:

- (1) 使用电源线滤波器。
- (2) 良好的系统地线。
- (3) 滤波器的衰减频率低到150kHz。

很难从滤波器产品样本上选择到合适的电源线滤波器。工业标准规定在50 $\Omega$ 输入、输出条件下测量滤波器的特性。在现实中,没有一个恰好为50 $\Omega$ 的环境。进行传导发射测试时,在电源线的输入端要接入线路阻抗稳定网络(LISN)。这为所有的测试机构提供了一个标准的试验方法。LISN的作用主要是为滤波器的输入端在测试频率范围内提供稳定的50 $\Omega$ 阻抗。滤波器输出端的阻抗由家用电器产品本身决定,这绝不会恰好为50 $\Omega$ 。如果恰好为50 $\Omega$ ,你就可以利用滤波器样本上的数据来确定哪个滤波器的性能更好。在实际中,通常要通过试验来确定一只最合适的滤波器。作为一个原则,当实际阻抗条件不清楚时,可以将滤波器样本中给出的数据减小20dB使用,以保证在实际产品中的效果。在两线电器上,滤波器的性能不如在三线电器上好。滤波器有两种滤波机理,这就是串联和旁路。在两线系统中,只有串联滤波(电感)和线-线间滤波电容起作用,线-地电容不起作用。

## 3. 放置电感器件

减小噪声的另一个方法是在电刷上直接放置一个电感器件。电感的作用是防止当

电刷通过换向片间隙时流进电刷电流的突然变化。电感的电感量大约为  $10 \sim 25 \mu\text{H}$ 。

串联在电路中的扼流圈可以和到地的旁路电容组合起来构成一个低通滤波器，这可以增强单个电感或电容的滤波效果。这对抑制传导噪声很有好处。单个电容和  $LC$  滤波器之间的差别是很大的。 $LC$  滤波器比单个电容具有更宽的滤波带宽，因此对电刷产生的宽带噪声具有更大的效果。

以上介绍的滤波技术能够消除传导骚扰，但是尖峰产生的辐射骚扰也是需要抑制的，这可以通过屏蔽来实现。

#### 4. 接地

接地也是很重要的一个方法。在前面所讨论的技术中已经多次提到接地。滤波器如果不接好地，就达不到设计的性能。对于旁路电容，如果接地阻抗过大，就起不到良好的旁路作用。这里的阻抗过大是指阻抗超过数  $\text{m}\Omega$ 。

地线是消除噪声的路径。如果使用了性能良好的滤波器件，但是没有提供良好接地路径，器件的滤波效果将大打折扣。在非金属机箱中，没有将所有器件连接起来的接地板，这时滤波是十分困难的。要获得一个良好的地线，可以将产生噪声的器件限制在一块公共地线板上。

电动机，特别是带电刷的电动机，会产生大量的噪声。电器要满足电磁兼容标准的要求，必须对这些噪声进行处理。解决这些问题的最好时机是在产品的设计阶段，而不是产品开发周期最终阶段。许多试验是可以在产品装入最终机壳之前进行的。设计人员要注意，导线束的状态必须与最终产品中的导线束状态很接近。

对地线的处理十分重要。如果没有良好的地线，滤波器和其他电磁兼容器件都不能有效地工作。另外，建议对实际电路做一个简单的分析，包括电动机绕组，以便了解个别滤波器件是怎样影响噪声的。这并不需要复杂的计算机辅助分析，只要了解阻抗与滤波器件之间的简单关系就可以了。

家用电器可以通过设计或修改是其达到有关规范的要求。尽管要满足电磁兼容标准需要预先考虑、精心设计和预先测试，但这都不是很困难的。由于电动机产生的噪声在幅度和频率上有很大的随机性，因此要使产品的骚扰发射与规定的极限值之间有较大的富裕量。还有，即使使用同一种器件，器件之间的差异性要比想象的大得多。

## | 第四节 医疗器械的电磁兼容设计 |

### 一、心脏除颤器测试分析仪的电磁兼容设计

心脏除颤器是利用瞬间释放的高能量脉冲电流，通过短暂的电击去除心脏的室颤（VF）或房颤（AF），并使其恢复正常心律的一种有效的医疗救护仪器。显然，心脏除颤器的性能优劣将直接关系到临床急救的效果。心脏除颤器测试分析仪可对心脏除颤器的各功能参数，包括放电能量、最大电流及电压、同步触发延迟时间、心脏除颤器放电时间等进行校准检验，且能模拟人体输出多种心率、多种导联的标准心电波形以及检定心脏除颤器性能的特定波形，并兼有检测与心电信号同步的除颤放电功能。针对出现的骚扰现象，分析了骚扰产生的原因及其特点，通过应用 EMI 滤波器，去除

了放电脉冲在仪器内部所产生的强骚扰，使心脏除颤器测试分析仪工作稳定可靠，具有良好的电磁兼容性。

### (一) 基本原理及骚扰特点

本仪器以飞利浦单片机 80C52 为控制核心，完成对除颤器各项功能的测试分析，并通过接口电路对分析结果分析显示和传输，仪器电路原理框图如图 8-24 所示。心脏除颤器测试分析仪主要完成两部分功能：① 完成对除颤器放电能量的准确测量；② 准确、稳定地输出各种心电波形及测试波形。为检验除颤器的自动除颤功能及其特性参数要求分析仪能输出多种波形，包括具有多种导联输出的 ECG（心电图）波且幅值可调，同时输出高幅值 ECG 信号、直流脉冲、方波、三角波、复合波、多种频率的正弦波以及多种心律的标准 R 波。各种波形的输出通过数字合成，由程序产生的波形经 D/A 转换器输出，然后通过模拟电路变换成要求的输出模式。放电能量的检测是基于除颤器的高压放电脉冲通过模拟人体阻抗的模拟电阻（典型阻值为  $50\Omega$ ）放电，经衰减后送入可变增益放大器，变为 A/D 转换器的输入信号，然后进行处理和显示。

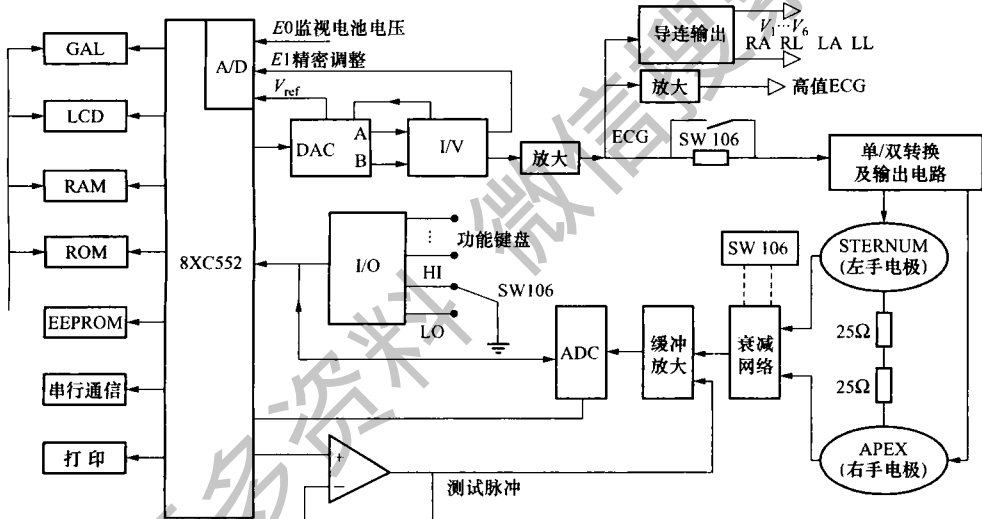


图 8-24 心脏除颤器测试分析仪电路原理框图

根据对仪器的要求，除完成各项功能外，在对除颤器的放电进行测试时，必须能够承受由放电脉冲带来的强骚扰，不死机、不复位，在不采用骚扰避开法、系统智能复位法等措施时，程序仍能正常执行。同时，由于仪器必须具有恢复放电脉冲波形的功能，测量模拟通道不能对放电信号采用滤波、浪涌阻尼等措施。这就对仪器的抗骚扰性能提出了更高的要求。

系统的骚扰源，一部分是仪器内部数字电路、供电电源所产生的骚扰以及仪器外部空间辐射电磁波骚扰；另一部分骚扰来自除颤器的放电脉冲。其骚扰具有如下特点：

- (1) 电压峰值高、能量大，最高电压可达 5000V，最大放电能量可达 360J。
- (2) 放电时间短，除颤器放电脉冲时间仅为 10ms 左右，脉冲前沿时间约为 2ms。
- (3) 放电波形复杂，对不同型号的除颤器，放电脉冲的形状不同，有单向指数衰

减型、双向指数衰减型、单向截止型及双向截止型等。

(4) 骚扰直接进入仪器内部。由于本仪器是便携式仪器，模拟人体的  $50\Omega$  电阻置入仪器内，因此，骚扰产生于仪器内部。

(5) 骚扰复杂。由于模拟人体的  $50\Omega$  电阻所需功率大（该电阻一般为绕线电阻），此电阻存在较大的分布电感及分布电容，放电脉冲经该电阻必然产生较强的复杂骚扰。

## (二) 抗骚扰设计及 EMI 滤波器的选用

骚扰源产生的电磁骚扰一般通过电容的静电耦合、电感的磁耦合、公共阻抗的耦合、电磁辐射感应耦合等途径传播到被骚扰的对象。由于强骚扰源与测量控制电路置于同一机箱内，彼此相距很近，故电磁骚扰传播要为近场感应，即电容耦合、磁耦合。此外，公共阻抗耦合也是传递骚扰的重要途径，因此除了采用常用的软件抗骚扰措施（如空指令的使用、数字滤波等）外，还从以下几方面进行整机的电磁兼容设计，以解决骚扰问题。

### 1. 抑制骚扰源

为有效降低骚扰源的骚扰，模拟人体的  $50\Omega$  大功率电阻采用无感电阻，在布线时充分注意减少由引线带来的寄生电抗参数，合理分配放电采样电阻的空间位置等，特别注意大电流通路的焊接质量，以防接触不良引起火花放电造成更强骚扰；选用低频率电路芯片可有效地降低噪声，提高系统的抗骚扰能力。

### 2. 关于屏蔽层的设计

采用屏蔽的目的是为了在骚扰的环境条件下保证系统信号传输性能。这种抗骚扰措施可屏蔽外来骚扰，也可减少本身向外辐射能量。衡量器件传输性能的指标是 ACR 值（衰减/串扰比）。非屏蔽线在 ACR 值符合要求的条件下，其传输带宽和传输速率可以大大高于标准带宽和标准传输速率。但是当信号以很高的速率在线路中传输时，由于受到外界电磁骚扰以及自身内部的串扰，容易出现数据传输错误，降低系统的性能。所以系统中采用较低的速率传输数据，以增加系统的可靠性和安全性。

为了有效减少外界电磁骚扰，可以采用屏蔽措施。屏蔽分静电屏蔽和磁场屏蔽，静电屏蔽要求可靠地接地。实际的屏蔽系统存在着一些必须注意的问题，如接地方式、接地导线以及屏蔽的完整等。应慎重选用屏蔽电缆，因为屏蔽不但会导致信号传输的不平衡，而且会改变电缆的电容耦合，从而衰减增加，降低信号输出端的平衡性。同时考虑到骚扰源与测量控制电路在同一仪器内，距离很近，若内部用屏蔽层且屏蔽未良好地连接时，增加的电容效应将非常明显。在于以上考虑，在系统内部放电电阻与线路板及连接电缆之间，不采用屏蔽措施。但是对于塑料机壳的屏蔽必须仔细考虑，为降低外界电磁骚扰，采用喷涂金属屏蔽层，同时要求涂层达到一定的厚度且对缝隙、孔洞进行泄露处理，特别注意可靠地接地。

### 3. 抑制骚扰的耦合通道及提高敏感电路的抗骚扰措施

为了便于仪器安装及简化结构，结合上述关于屏蔽与非屏蔽的分析，仪器内部不采用屏蔽措施。为了解决骚扰问题，除了采取软件及常用硬件抗骚扰措施外，还采用多层线路板及 EMI 滤波器来增加仪器的抗骚扰能力。

(1) 基于电路原理，放电能量检测电路采用差分有源衰减电路，使放电脉冲取样

电阻浮置，减少通过公共阻抗的电耦合传递的骚扰。衰减电阻网络采用多个精密金属膜电阻，以提高衰减比例精度及减少电抗分布参数。

(2) 线路板设计采用多层线路板，减小电磁骚扰。合理安排器件分布，将信号采集及预处理部分、波形产生部分等与数字信号部分（如单片机控制单元、存储器、扩展 I/O 口等）从空间上隔离开。此外，将电源产生部分集中在一个区域，使电路板平面尽量靠近仪器底板（底板为仪器外壳屏蔽），起到多层板作用；合理布线，尽量减小回路面积以减小射频骚扰；印制板上走线方向尽量避免突发，否则会导致阻抗的不连续和产生辐射，造成射频骚扰。由于仪器为便携式仪器，必须采用低功耗 CMOS 电路。但由于 CMOS 电路输入阻抗高，会引起很严重的信号反射畸变，从而增加系统的噪声，因此布线尽可能短，尽量减少过孔数目。

#### 4. EMI 滤波器的应用

EMI 电子元件品种很多，如电感类、电容类、压敏电阻类、LC 组合件类、常规 EMI 滤波器类等。各类又包含许多品种类型，如带铁氧体磁珠的三引线圆片电容器、叠层片式浪涌吸收器、铁氧体扼流圈等。

由于骚扰属近场骚扰，骚扰强烈且复杂。为此，滤波器必须安装在线路板上，不但要对信号线采用 EMI 滤波器，在电源通常也采用 EMI 滤波器。为节省空间，采用焊接式安装，同时为保证滤波性能，特别注意焊接工作。选作滤波器时主要是确定滤波器的截止频率。截止频率的选择必须保证滤波器的通带能够覆盖有用信号的带宽，保证设备的正常工作，同时最大限度地滤除不必要的干扰。为防止电磁辐射引起数字信号传输错误、造成死机和复位等，在数字信号通道上接入抗高频骚扰的 EMI 滤波器。采用日本村田公司生产的带铁氧体磁珠的三引线圆片电容器 DSS310 系列 EMI 滤波器，其等效电路如图 8-25 所示，插入损耗与频率的关系曲线如图 8-26 所示。

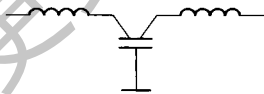


图 8-25 DSS310 系列 EMI 滤波器等效电路

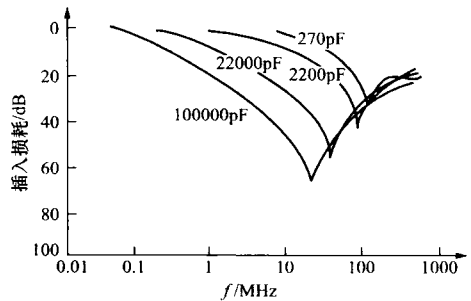


图 8-26 滤波器频率特性

针对模拟信号的抗骚扰，也采用同类 EMI 滤波器，只是在选择截止频率时保证大于信号的带宽。考虑由近场对公共线路所带来的冲击浪涌骚扰，选用带铁氧体磁珠的三引线圆片压敏—电容器型 EMI 滤波器 DSS710 系列，图 8-27 为其对电源骚扰的频率特性和压敏特性。压敏电压 22V，电容量可达 22000pF，加上铁氧体磁珠的作用，其对电磁骚扰的抑制频率可以降低到 3MHz 以上，衰减大于 20dB 且抑制频率范围明显展宽。此类滤波器用于系统各种电源通道中。

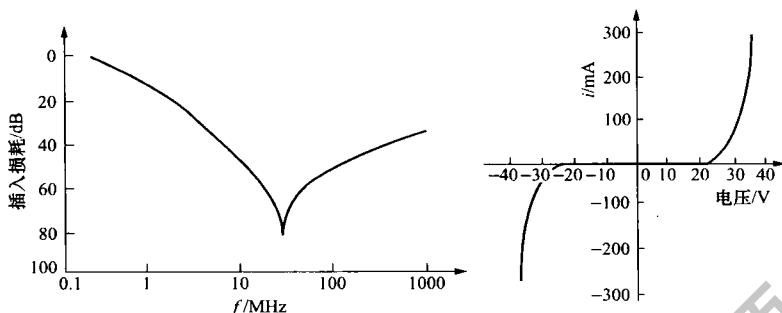


图 8-27 DSS710 EMI 滤波器频率特性及压敏特性

以惠普的 CodeMaster 除颤器为测试对象进行多次测试，并同时与瑞典 METRON 公司生产的除颤器分析仪 QA-45 进行对比，其测试数据见表 8-2（QA-45 在给定的测试范围内，精度为  $\pm 2\%$ ）。仅以除颤器放电能量的性能指标进行分析，在低能量测试中（ $< 50\text{J}$ ），误差远小于 2%；高能量测试中，误差也能控制在 2% 之内。经连续多次的高能量放电测试，证明系统具有良好的重复性及稳定性，完全满足设计的性能要求。

表 8-2 测试数据表

CodeMaster 除颤器	除颤器测试分析仪			QA-45		
放电能量 /J	能量测试 平均值/J	最大电压 平均值/V	延迟时间 /ms	能量测试 平均值/J	最大电压 /V	延迟时间 /ms
5	5.07	331.04	24	5.1	331.5	24
10	10.08	468.2	24	10.1	468.5	24
30	30.25	812.08	24	30.1	808.5	25
70	70.25	1337.8	25	70.8	1338.5	24
100	100.7	1482.4	25	101.7	1485.0	25
150	151.0	1810.4	24	151.8	1814.5	24
200	202.0	2093.7	25	202.5	2096.0	25
300	304.5	2570.5	26	303.6	2566.5	25
360	365.4	2815.8	26	364.7	2813.5	25

### （三）要特别注意抗骚扰的系统

- （1）微控制器时钟频率特别高，总线周期特别快的系统。
- （2）系统含有大功率、大电流驱动电路，如产生火花的继电器、大电流开关等。
- （3）含微弱模拟信号电路以及高精度 A/D 变换电路的系统。

### （四）为增加系统的抗骚扰能力应采取如下措施

#### 1. 选用频率低的微控制器

选用时钟频率低的微控制器可以有效降低噪声和提高系统的抗骚扰能力。同样频率的方波和正弦波，方波中的高频成分比正弦波多得多。虽然方波高频成分的幅度比

基波小，但频率越高越容易发射，成为噪声源，微控制器产生最有影响的高频噪声大约是时钟频率的3倍。

## 2. 减小信号传输中的畸变

微控制器主要采用高速 CMOS 技术制造。信号输入端静态输入电流在 1mA 左右，输入电容 10pF 左右，输入阻抗相当高，高速 CMOS 电路的输出端都有相当的带载能力，即相当大的输出值，将一个门的输出端通过一段很长线引到输入阻抗相当高的输入端，反射问题就很严重，它会引起信号畸变，增加系统噪声。当  $t_{pd} > t_r$  时，就成了一个传输线问题，必须考虑信号反射，阻抗匹配等问题。

信号在印制板上的延迟时间与引线的特性阻抗有关，即与印制线路板材料的介电常数有关。可以粗略地认为，信号在印制板引线的传输速度，约为光速的 1/3 到 1/2 之间。微控制器构成的系统中常用逻辑器件的  $t_r$ （标准延迟时间）为 3 ~ 18ns 之间。

在印制电路板上，信号通过一个 7W 的电阻和一段 25cm 的引线，线上延迟时间大致在 4 ~ 20ns 之间。也就是说，信号在印制电路上的引线越短越好，最长不宜超过 25cm。而且过孔数目也应尽量少，最好不多于 2 个。

当信号的上升时间快于信号延迟时间，就要按照快电子学处理。此时要考虑传输线的阻抗匹配，对于一块印制电路板上集成块之间的信号传输，避免出现  $t_d > t_{rd}$  的情况，印制电路板越大，系统的速度就越不能太快。信号在印制板上传输，其延迟时间不应大于所用器件的标称延迟时间。

## 3. 减小信号线间的交叉骚扰

A 点一个上升时间为  $t_r$  的阶跃信号通过引线 AB 传向 B 端。信号在 AB 线上的延迟时间是  $t_d$ 。在 D 点，由于 A 点信号的向前传输，到达 B 点后的信号反射和 AB 线的延迟， $t_d$  时间以后会感应出一个宽度为  $t_r$  的正脉冲信号。在 C 点，由于 AB 上信号的传输与反射，会感应出一个宽度为信号在 AB 线上的延迟时间的两倍，即  $2t_d$  的正脉冲信号。这就是信号间的交叉干扰。干扰信号的强度与 C 点信号的  $di/dt$  有关，与线间距离有关。当两信号线不是很长时，AB 上看到的实际是两个脉冲的叠加。

CMOS 工艺制造的微控制器输入阻抗高，噪声高，噪声容限也很高，数字电路是叠加 100 ~ 200mV 噪声并不影响其工作。若 AB 线是一模拟信号，这种骚扰就变为不能容忍。如印制电路板为四层板，其中有一层是大面积的地或双面板，信号线的反面是大面积的地时，这种信号间的交叉骚扰就会变小。原因是大面积的地减小了信号线的特性阻抗，信号在 D 端的反射大为减小。特性阻抗与信号线到地间的介质的介电常数的平方成反比，与介质厚度的自然对数成正比。若 AB 线为一模拟信号，要避免数字电路信号线 CD 对 AB 的干扰，AB 线下方要有大面积的地，AB 线到 CD 线的距离要大于 AB 线与地距离的 2 ~ 3 倍，可用局部屏蔽地，在有引结的一面引线左右两侧布以地线。

## 4. 减小来自电源的噪声

电源在向系统提供能源的同时，也将其噪声加到所供电的电源上。电路中微控制器的复位线、中断线，以及其他一些控制线最容易受外界噪声的骚扰。电网上的强骚扰通过电源进入电路，即使电池供电的系统，电池本身也有高频噪声。模拟电路中的模拟信号更经受不住来自电源的骚扰。

### 5. 注意印制电路板与元器件的高频特性

在高频情况下，印制电路板上的引线、过孔、电阻、电容、接插件的分布电感与电容等不可忽略。电容的分布电感不可忽略，电感的分布电容不可忽略。电阻产生对高频信号的反射，引线的分布电容会起作用，当长度大于噪声频率相应波长的  $1/20$  时，就产生天线效应，噪声通过引线向外发射。印制电路板的过孔大约引起  $0.6\text{pF}$  的电容。一个集成电路本身的封装材料引入  $2 \sim 6\text{pF}$  电容。一个线路板上的接插件，有  $520\text{nH}$  的分布电感。一个双列直插的 24 个引脚集成电路插座，引入  $4 \sim 18\text{nH}$  的分布电感。

这些分布参数对于运行在较低频率下的微控制器系统中是可以忽略不计的，而对于高速系统必须予以特别注意。

### 6. 元器件布置要合理分区

元器件在印制电路板上排列的位置要充分考虑抗电磁骚扰问题，原则之一是各部件之间的引线要尽量短。在布局上，要把模拟信号部分、高速数字电路部分、噪声源部分（如继电器、大电流开关等）合理地分开，使相互间的信号耦合为最小。

### 7. 处理好接地线

印制电路板上，电源线和地线最重要。克服电磁骚扰，最主要的手段就是接地。对于双面板，地线布置特别讲究，通过采用单点接地法，电源和地是从电源的两端接到印制电路板上来的，电源一个接点，地一个接点。印制电路板上，要有多个返回地线，这些都会聚到回电源的那个接点上，就是所谓单点接地。所谓模拟地、数字地、大功率器件地分开，是指布线分开，而最后都汇集到这个接地点上来。与印制电路板以外的信号相连时，通常采用屏蔽电缆。对于高频和数字信号，屏蔽电缆两端都接地。低频模拟信号用的屏蔽电缆，一端接地为好。对噪声和骚扰非常敏感的电路或高频噪声特别严重的电路应该用金属罩屏蔽起来。

### 8. 用好去耦电容

好的高频去耦电容可以去除高到  $1\text{GHz}$  的高频成分。陶瓷片电容或多层陶瓷电容的高频特性较好。设计印制电路板时，每个集成电路的电源、地之间都要加一个去耦电容。去耦电容有两个作用：① 本集成电路的蓄能电容，提供和吸收该集成电路开门关门瞬间的充放电能；② 旁路掉该器件的高频噪声。数字电路中典型的去耦电容为  $0.1\mu\text{F}$  的去耦电容有  $5\text{nH}$  分布电感，它的并行共振频率大约在  $7\text{MHz}$  左右，也就是说对于  $10\text{MHz}$  以下的噪声有较好的去耦作用，对  $40\text{MHz}$  以上的噪声几乎不起作用。 $1\mu\text{F}$ 、 $10\mu\text{F}$  电容，并行共振频率在  $20\text{MHz}$  以上，去除高频噪声的效果要好一些。在电源进入印制板的地方和一个  $1\mu\text{F}$  或  $10\mu\text{F}$  的去耦电容往往是有利的，即使是用电池供电的系统也需要这种电容。每 10 片左右的集成电路要加一片充放电电容或称为蓄放电容，电容大小可选  $10\mu\text{F}$ 。最好不用电解电容，电解电容是两层薄膜卷起来的，这种卷起来的结构在高频时表现为电感，最好使用胆电容或聚碳酸酯电容。去耦电容值的选取并不严格，可按  $C = 1/f$  计算，即  $10\text{MHz}$  取  $0.1\mu\text{F}$ ，对微控制器构成的系统，取  $0.1 \sim 0.01\mu\text{F}$  之间均可。

### （五）降低噪声与电磁骚扰的一些经验

（1）能用低速芯片就不用高速的，高速芯片用在关键地方。



(2) 可用串一个电阻的办法,降低控制电路上下沿跳变速率。

(3) 尽量为继电器等提供某种形式的阻尼。

(4) 使用满足系统要求的最低频率时钟。

(5) 时钟产生器尽量靠近到用该时钟的器件,石英晶体振荡器外壳要接地。

(6) 用地线将时钟区圈起来,时钟线尽量短。

(7) I/O 驱动电路尽量靠近印制板边,让其尽快离开印制板。对进入印制板的信号要加滤波,从高噪声区来的信号也要加滤波,同时用串终端电阻的办法,减小信号反射。

(8) MCD 无用端要接高或接地,或定义成输出端,集成电路上该接电源地的端都要接,不要悬空;闲置不用的门电路输入端不要悬空,闲置不用的运放正输入端接地,负输入端接输出端。

(9) 印制板尽量使用 45 折线而不用 90 折线布线以减小高频信号对外的发射与耦合。

(10) 印制板按频率和电流开关特性分区,噪声元件与非噪声元件要距离再远一些。

(11) 单面板和双面板用单点接电源和单点接地、电源线、地线尽量粗或用多层板以减小电源,地的引线电感。

(12) 时钟、总线、片选信号要远离 I/O 线和接插件。

(13) 模拟电压输入线、参考电压端要尽量远离数字电路信号线,特别是时钟。

(14) 对 A/D 类器件,数字部分与模拟部分宁可统一也不要交叉。

(15) 时钟线垂直于 I/O 线比平行 I/O 线骚扰小,时钟元件引脚远离 I/O 电缆。

(16) 元件引脚尽量短,去耦电容引脚尽量短。

(17) 关键线要尽量粗,并在两边加上保护地。高速线要短要直。

(18) 对噪声敏感的线不要与大电流,高速开关线平行。

(19) 石英晶体下面以及对噪声敏感的器件下面不要走线。

(20) 弱信号电路,低频电路周围不要形成电流环路。

(21) 任何信号都不要形成环路,如不可避免,让环路区尽量小。

(22) 每个集成电路一个去耦电容。每个电解电容边上都要加一个小的旁路电容。

(23) 用大容量的钽电容或聚酯电容而不用电解电容作电路充放电储能电容。使用管状电容时,外壳要接地。

## 二、电磁骚扰对医疗器械的影响与对策

### (一) 骚扰对医疗器械的影响

心电图机、监护仪、超声诊断仪、针灸电疗仪或银针等直接接触人体的仪器设备,特别是检测人体生物电信号的器械,由于信号非常微弱,如果受到骚扰,就会在检测结果如波形、图形、图像上叠加一种类似于某些病变的畸变造成误诊,同时还会引起微电击,严重时还有生命危险。如果是带有计算机系统的医疗器械,当共模骚扰中的尖峰骚扰幅度达到 2~50V,时间持续数微秒时,可引起计算机逻辑错误、信息丢

失等。强磁场会使显像管、X线影像增强管显示图像变形失真，加速器射线偏移，计算机磁盘、磁卡记录数据破坏，呼吸机工作失灵，心脏起搏器工作失效等。

## (二) 抑制骚扰的常用方法

### 1. 接地

地线是指连接地球通向大地的金属连接线，零线是我国电力部门提供的工作线路。保护接地是将仪器设备的金属外壳接上地线，在外壳由于骚扰引起带电时，电流沿地线流入大地，达到保护人身和仪器设备安全的目的。而保护接零是将仪器设备的金属外壳与电源的零线连接起来，在短路时，立即烧断熔丝以达到切断电源的目的。

#### (1) 仪器设备的信号接地

1) 浮地。把电路的“零”电位或设备的“零”电位与公共接地系统或可能引起环流的公共导线绝缘，即不接地，使此“零”电位相对于大地的“零”电位来说是个悬空的“零”电位。常用的方法有变压器隔离和光电耦合隔离。浮地的优点是抗骚扰能力强，缺点是静电积累。当电荷积累到一定程度后，在设备地与公共地之间的电位差可能引起剧烈地静电放电，而成为破坏性很强的骚扰源。解决的方法是在浮地与公共地间跨接泄放电阻、阻值的大小以不影响设备漏电流的要求为宜。

2) 单点接地。电路和设备中凡需要接地的点都接到被定义的只有一个物理点为接地参考点上就称为单点接地。一个系统如果采用单点接地，每个设备都要有自己的单点接地点，然后各设备的地再与系统中唯一指定的参考接地点相接。缺点是系统工作频率很高时呈某种电抗效应，引起接地效果不佳。

3) 多点接地。多点接地是指设备中凡需接地的点，都直接接到离它最近的接地平面（底板、专用接地母线等）上。优点是简单、高频驻波小。缺点是维护量（锈蚀、松动）较大。

4) 混合接地。集单点和多点接地之长，把需要就近接地的点，就近直接与接地平面相连或对需要高频接地的点，通过旁路电容与接地平面相连接，其余各点均采用单点接地。流通信号波长低于 $0.05\lambda$ 时采用单点接地，接地线长度达到 $0.05\lambda$ 以上的就应采用多点接地。

#### (2) 仪器设备的接大地

1) 仪器设备的接大地。在实用中除仪器设备内部的信号接地外，还要将仪器设备的信号地、机壳和大地接在一起，并以大地作为仪器设备的接地参考点，从而保证了人身安全和电路工作的稳定。

2) 接大地的方法。接地电阻的大小是衡量接地有效性的重要指标。它取决于接地电极的制作方式和大地自身的性质。通常由于地下金属管道（如自来水、暖气、天然气管等）与大地有较大的接触面积，其接地电阻较小，人们习惯把它作为接地电极。值得注意的是流入管道的故障电流和杂散电流会对管道检修人员造成伤害。有些暖气管道架设在地下沟道中，与大地接触不良是不宜用来接地。煤气管道、液体燃料管（如石油管）、有爆炸性的气管以及电力线的零线等，则绝对禁止用来接地，以免发生危险。正确的接地方法是自行埋设接地电极。先在地面潮湿处，挖一深度为2m以上的坑，放入一根焊有导线直径为1~2cm，长为2~4m的铜棒（特殊情况可多根互连成

网)，然后埋上湿土，把导线露出地面。如果土质干燥。可在铜棒周围填以适量的食盐和水以降低接地电阻，其接地电阻一般可小于 $4\Omega$ 。医学仪器设备的接地必须根据具体仪器设备分别对待，如心电图机、脑电图机、胃电图机、B超等必须单机分别接入大地，千万不要接在同一个地方。特别是不要与X线机、CT、MRI等接地线接在同一点上，否则会通过地线引起极强的骚扰，导致无法正常工作。

## 2. 屏蔽

为了有效地抑制设备内外的辐射电磁能通过空间传播的电磁骚扰，通常采取的措施是屏蔽。具体有电场、磁场、电磁场屏蔽三种。实践证明：对带有计算机系统的仪器设备，采用屏蔽计算机主机的方法对电磁骚扰和静电产生的骚扰有很好的抑制作用。用不同的屏蔽方式和材料，其效果也各不相同。例如：对1MHz的骚扰，若用金属网屏蔽，屏蔽效可达40dB；单层铁皮屏蔽，屏蔽效可达60dB；用双层焊接式冷轧钢板屏蔽，屏蔽效可达100dB。

(1) 电场屏蔽。仪器设备中电位不同物体间（包括导线间）的相互感应可看成是分布电容间的电压分配。为了减少骚扰源对被感应物的骚扰，通常采取的措施是：增大骚扰源与被感应物的距离，减小分布电容；尽可能让被感应物贴近接地板，增大其对地的电容；在两者间加入金属屏蔽层。屏蔽层必须是导电良好的导体，要有足够的强度，接地要好。例如心电图机、监护仪、针灸电疗仪或银针直接接触人体的仪器设备应远离超短波治疗机、高频电刀、X射线机、CT、MRI及一切能辐射电磁波的医疗设备的辐射区内。某医院有一台500mAX线机的高压电缆有一处表皮因其他原因被烤焦，开机后造成其他仪器设备不能正常工作，经过多次分析和检查，才发现是由此而引起的，可见X线机高压电缆屏蔽层的重要性。

(2) 磁场屏蔽。磁场屏蔽是指对直流或低频磁场的屏蔽。其屏蔽原理是利用屏蔽体的高导磁率、低磁阻特性对磁通所起的磁分路作用，从而削弱屏蔽体内部的磁场。为了减少屏蔽体的磁阻，所用材料必须是高导磁率且有一定厚度的材料。被屏蔽物要尽量放在屏蔽体的中心位置，注意缝隙。通风孔等要顺着磁场方向分布。对强磁场的屏蔽可采用双层屏蔽体结构。所有材料因磁场强度的强弱而定：当要屏蔽外部强磁场时，外层屏蔽体用不易磁饱和的（如硅钢）材料，内层则用易饱和的（如坡莫合金）高导磁材料。反之，所用材料倒过来即可。安装时彼此间的磁路绝缘，无接地要求时用绝缘材料作支撑。有接地要求的可用非铁磁材料的金属作支撑。因屏蔽体兼有电磁屏蔽功能，通常是要求接地的。

(3) 电磁场屏蔽。电磁场屏蔽的作用是防止电磁场在空间传播。它是利用屏蔽体金属材料对电磁波的反射和吸收作用来实现的。其过程是：当电磁波达到屏蔽体金属表面时，金属表面就起反射作用，而未被完全反射的电磁波进入屏蔽体内部时，继续向前传播的过程中会被屏蔽体金属吸收；当部分未被吸收掉的电磁波透过金属到达屏蔽体的另一表层时，在金属与空气交界上会再次形成反射，重返屏蔽层内部，这样在屏蔽体内部形成多次反射与吸收。

## 3. 抑制骚扰的技术

(1) 专用线路。为了抑制仪器设备间的相互骚扰，最简单的方法是采用分相供电

制。即：在三线供电线路中认定一相作为敏感设备的供电电源，一相作为外部设备的供电电源，再一相作为常用测试仪器或其他辅助设备的供电电源。这种措施常应用在大型的医疗仪器设备供电系统。值得注意的是在现代医用电子仪器设备系统中，由于配电线路中非线性负载的使用，造成线路中谐波电流的存在，而零序分量谐波在中线里不能相互抵消，反而叠加，因此过于纤细的中线会造成线路阻抗的增加，骚扰也将增加，同时过细的中线还会造成中线过热。

## (2) 瞬变骚扰抑制器

1) 气体放电管。俗称避雷管。优点是绝缘电阻高、寄生电容小、浪涌吸收能力强。缺点是对浪涌电压的响应速度低。

2) 金属氧化物压敏电阻。压敏电阻的主要参数是标称电压和通流容量。在使用时，压敏电阻的电压选择要考虑被保护线路可能有的波动电压，一般取1.2~1.4倍。如果是交流电路，还要注意电压的有效值与峰值间的关系。例如220V时其压敏电阻的标称电压应是 $220\text{V} \times 1.4 \times 1.4 = 430\text{V}$ 。通流容量应根据所需保护的具体场合进行合理的选择。使用时除了安装引线不宜过长，还不宜在高频场合使用。前者因压敏电阻对瞬变骚扰吸收时的高速性能，引线越长感应电压越大，后者因压敏电阻的固有电容（数千~数百皮法）。

3) 硅瞬变电压吸收二极管（TVS管）。TVS管又叫硅瞬变电压吸收二极管。当受到反向瞬态高能量冲击时，以10~12ns的速度，将其两极间的高阻抗变成低阻抗，吸收高达数千瓦的浪涌功率，使两极间的电压钳位于一个预定值，有效地保护了电子线路的敏感元器件，具体又分为单向和双向两种。主要参数是击穿电压、漏电流和电容。特点是响应时间快（亚 $\mu\text{s}$ 级）、浪涌吸收能力高、瞬态功率大、漏电流小、钳位电压易控制、没有损伤极限和体积小等。广泛应用于医疗仪器设备的静电、电感性负载切换时产生的瞬变电压，雷击产生的过电压保护。使用时TVS管的击穿电压要高于被保护电路工作电压的10%。

4) 固体放电管。固体放电管的特点是响应速度快（10~20ns级），吸收电流大、动作电压稳定、使用寿命长。其工作原理是：当外界骚扰低于触发电压时，放电管处于截止状态；当骚扰电压超出触发电压时，放电管工作在负阻区，此时电流极大，使骚扰能量转移。随着骚扰的减少，通过放电管的电流回落，当骚扰电流低于维持电流时，放电管从低阻区回到高阻区，完成一次放电过程。

(3) 电源线滤波器。电源线滤波器安装在电源与电子设备之间，主要起抑制电能传输中寄生的电磁骚扰，提高设备工作可靠性的作用。常用的由无源集中参数（电感、电容、电阻）构成的单级线路。滤波器对电磁骚扰抑制作用的好坏不仅与它的设计与实际工作条件有关，还与它的安装情况有关。因此，安装时一定要确保滤波器外壳与设备的金属外壳接触良好后，再与大地可靠接触，同时，还要考虑输入和输出线路之间不存在耦合，合理安排滤波器的引线安装位置。最好的办法是电源线不直接进入设备机箱，而是经过滤波之后再进入，利用机壳的自然屏蔽，把电源线骚扰排除在设备之外。提高滤波器性能的措施有：①使用带地线电感的滤波器，这样可以抑制地线上的骚扰；②采用多级滤波器；③滤波器与吸收器件组合使用；④使用新型软磁材料；

⑤ 加接有耗元器件。

(4) 隔离变压器。隔离变压器的作用是实现电路的电气隔离，解决由地线环路带来的设备间的相互骚扰。

1) 普通隔离变压器。普通隔离变压器在一次与二次间不设屏蔽层，它是通过输入与输出间的电隔离，从而解决公共地的问题。优点是对共模骚扰有一定的抑制作用，其大小可用一、二次间的分布电容和设备对地分布电容的比值来估算。通常一、二次间的分布电容为几百皮法，设备对地分布电容为几到几十纳法，因此共模骚扰的衰减在 100~200 倍左右 (20~30dB)。缺点是对共模骚扰的抑制效果因绕组间的分布电容随频率升高而下降。

2) 带屏蔽层的隔离变压器。在变压器一、二次间增设屏蔽层，并将屏蔽层可靠接地，既可获得较好的抑制共模骚扰，也可利用屏蔽层抑制差模骚扰。具体做法是将变压器屏蔽层接至一、二次的中线端。例如对 50Hz 工频来说，由于一次与屏蔽层构成的容抗很高，仍可通过变压器效应传递到二次，而未被衰减。对频率较高的共模骚扰，由于一次与屏蔽层间容抗变小，使这部分骚扰经由分布电容及屏蔽层与一次中线端的连线直接返回电网，而进入二次回路。

3) 超级隔离变压器。超级隔离变压器就是性能较完善的多重屏蔽隔离变压器。具体有双重屏蔽和三重屏蔽两种。特点是对共模和差模骚扰都有较强的抑制能力。双重的是一个屏蔽层接变压器一次的中线，以降低差模骚扰；另一层接大地，以抑制共模骚扰。三重的靠近一次的屏蔽层接一次中线；中间的屏蔽层接变压器的外壳后再接大地；靠近二次的屏蔽层，接二次的一个端子。

(5) 交流稳压器。交流稳压器的作用是在输入电压和负载电流变化时，把其输出电压稳定在所允许的范围内。常用的有铁磁谐振、参数调整型、伺服型、分级调整宽度、超级隔离、开关型、不间断和净化等交流稳压电源。

1) 铁磁谐振交流稳压电源。工作原理是靠改变电感的饱和程度，而使电感与电容谐振来实现调节的。当输入电压因某种因素过高或过低时，其输出电压可随输入电压的高低通过自动调节，从而使输出电压保持稳定不变。优点是电路简单、输出阻抗高、过载能力强、可靠性较高。缺点是稳压精度不高、输出电压波形失真大、有相移和噪声，不适宜起动电流大的负载。

2) 参数调整型交流稳压电源。典型的是早年的 614 系列稳压器。现已被一种改进型参数调整型交流稳压电源所替代。该电源是在 614 的基础上进行了一定的改进，特别是利用晶闸管调感技术代替了磁放大器。工作原理是利用晶闸管的相位控制来改变电感的参数，实现调节使输出电压稳定不变。优点是稳压精度高 (可优于  $\pm 1\%$ )，同第一种比较还可以抑制交流输出电压中的部分谐波。缺点是输入侧的电流谐波较大、功率因数较低、有相移。特别是带非线性负载时可能有低频振荡现象。

3) 伺服型交流稳压电源。该电源就是早期的多抽头自耦式调压变压器。工作原理是通过监视变压器输出电压高低的办法来驱动伺服电动机改变变压器输出抽头的位置，使输出电压在维持负载所允许的电压范围内。缺点是响应速度低 (秒级)，调节时会出现许多尖峰和振铃骚扰。

4) 分级调整的宽限交流稳压电源。该电源和伺服型交流稳压电源类似,所不同的是多抽头自耦变压器的抽头位置是由继电器转换。该电源价格低廉,输入电压的适应范围较宽,多用于家用电器的交流稳压。缺点是稳压精度不高,在继电器转换过程中易产生电火花所带来的尖峰骚扰。

5) 超级隔离变压器。为了解决了现代电子仪器设备的小型化、数字化和低功耗化,对电网的瞬变骚扰尤其敏感的问题,从而诞生多抽头的超级隔离变压器,俗称净化电源。对多抽头的绕组的控制则采用了无触点的双向晶闸管、数字电路或单片机。有时也称为数控型净化电源。优点是:稳压电源的电压适应范围宽、对电网或负载变化的响应速度快(小于10ms)、对存在于电网中瞬变骚扰抑制能力强。

6) 开关型交流稳压电源。开关型交流稳压电源采用了先进的高频开关电源技术。优点是:小型、轻量、高效、响应速度快。缺点是:复杂、价格昂贵。

7) 不间断电源。不间断电源目前有电动机—发电机组、静态后备式和静态在线式三类。

电动机—发电机组:主要由直流电动机(交流电经整流后供电)驱动的惯性飞轮和交流发电机组组成。当电网电压停电时,利用飞轮的惯性储能,使发电机在短时间内继续供电;与此同时起动备用的柴油发电机组,当油机转速与发电机组转速相同时,油机离合器与发电机相连,完成由市电到油机的转换。它是较早发展的一种不间断电源。优点是:稳定可靠。缺点是:体积大、噪声大。

静态后备式:电网正常时,静态后备式不间断电源处在旁通状态,即市电经输入滤波器、静态转移开关直接输送给负载;与此同时,市电通过充电器向蓄电池充电,这时逆变器不工作;只有当市电断电时,才将静态转移开关切换到逆变器一侧,经过2~4ms后逆变器起动,将蓄电池中储存的电能转换成交流电,输给负载。优点是:简单、小巧、价格便宜。缺点是:输出电压直接受电网波动的影响,抗电网中的突变骚扰能力差。

静态在线式:该电源的工作过程是市电先经整流后对蓄电池充电,再由蓄电池给逆变器供电,经逆变、稳压、稳频后为负载供给交流电源。断电时蓄电池不再充电,而逆变器供电的状态不变,所以不间断电源给负载继续提供交流电源。当逆变器发生输出过电压、过电流或不间断电源故障时逆变器会自动关闭,并通过静态转移开关转到旁通位置,直接由市电给负载供电。优点是:保护和扩展能力强。该电源的容量(几千伏安~几百千伏安)较大,三相大功率的常用医院电子计算机及监护系统。

### (三) 抑制骚扰在医疗器械中的应用

上述各种方法和抗骚扰技术已广泛应用于心电图机、监护仪、超声诊断仪,电子脉冲治疗仪针灸电疗仪或银针直接接触人体等医疗诊断、治疗仪器设备之中。例如:超声诊断仪电路较为复杂,由换能器(探头)检测的信号较为微弱,对抗电源骚扰有较高要求,若稍不注意就会在信号上叠加骚扰信号而无法正确诊断,机器除了采用了外壳接地,内部特别是对电源部分采用了严格地屏蔽措施,但对周边环境要求也很高。例如有一家医院购置了一台新的B超仪,放置的房间已经远离医院内易产生的骚扰源,开机后荧屏上有较强的骚扰信号,经过反复分析排查发现是离

医院 1km 处，市广播电台的信号引起，后在电源线上绕了几圈导线（相当于电感）接地后，骚扰排除。

ECG—6511、ECG—11 系列心电图机，从电路上看，可以说是医疗器械防骚扰措施和抗骚扰技术综合应用的典范。它集机壳接地、放电管、二极管、浮地、屏蔽，变压器隔离，光电耦合为一体。在输入回路采用了放电管和二极管等组成的高压去颤保护电路，在放大电路前级采用了浮地技术，使前置放大器的地线和主放大器、主电源（电源变压器）的地线相互隔离。同时为了减少 50Hz 的交流电对共模信号的骚扰，采用了右腿驱动电路。患者的右腿不直接接地、而是通过限流电阻与驱动放大器相连，当患者和地之间由于骚扰或其他原因引起的高电压或漏电时，右腿放大器立即饱和，将高电压和漏电流旁路。另外还采用了变压器隔离电路和优先使用交流电源的先进供电电源等。

总而言之，在实际工作中要根据具体情况进行具体分析，机动灵活加以运用。

### 三、光耦合器的应用

设备和元器件安全是设计强健、可靠及用户安全之工业系统的关键，尤其是对于设计高电压系统。高电压系统通常环绕着电动机起动机、伺服驱动器、可编程逻辑控制器和电源转换器，因此为工作人员提供安全的环境在系统设计中起着关键作用。除此之外，系统关键的应用程序还不应存在故障安全问题，因为元器件的故障会导致机器故障，从而给商业带来巨大的损失。例如，以太网的运行环境从办公环境转向工业环境需要硬件从办公环境运行转变到能在工厂恶劣的条件下运行。再加上以太网与现场总线和不同等级设备的集成，接收机端收集数据的准确性现在比以前任何时候都更加重要。不同形式的电流隔离——包括隔离变压器、使用巨磁阻和光耦合器的隔离器，均广泛应用于工业网络联网系统中。这些隔离使电压等级高度分散的不同电路能够像一个系统一样工作，相互连接在一起，彼此实现电流的隔离。电流隔离器还用来确保数据传输不出错误，确保数据的完整性，并保护互相连接的设备能够实现高速现场总线通信。各种具体的应用包括工业输入—输出系统、传感器和温度控制系统、供电和监管系统、电动发动机控制和驱动系统、仪器和医疗系统等。

#### （一）光耦合器电流隔离的三大应用

##### 1. 电压瞬变保护

这些潜在的高电流或高电压涌入可能损坏元器件，还可能对设备操作人员造成潜在生命威胁的电击。电压瞬变通常是两个电路或系统之间的短期高强度涌入。

##### 2. 接地回路电流保护

这些电流是不同接地势能相互连接之间不需要的信号，引起破坏性的接地回路，常见于不同连接模式中具有不同接地的通信网络。这些接地之间的潜在差别可能是具有不同电杂性元器件组合的交流电（AC）或直流电（DC）。如果电压势能高到足够程度，可能引起设备损害（如通信端口）、传输错误或数据信号衰变。长期的接地回路条件可能导致电路板发热和灼烧，从而损坏元器件，并可能引起电击现象的发生。

##### 3. 高压等级转型

随着数字集成电路向较低操作电压的转变，将设备敏感性的电子元器件与高电压

电子元器件分离的需要便日益增加。为了确保可靠的信息交换并阻止不同接地选择电压之间的电流流动，需要进行隔离。例如，在电动机控制应用中，电动机的电子系统包括两个阶段，即低电压控制器和电源模块。在该系统中，重要的是要保护这两个阶段，并使其与转换瞬变和共用模式电压波动相隔离。同时，有必要提供界面控制和反馈电路的等级转换与信号隔离。

## （二）电流隔离设备的安全标准

公布国际安全标准是为了确保在设备安全方面保持一致的规则。这些标准涉及电击、机械危险、火灾和 EMI 领域的公共安全。在系统和元器件层面，有许多隔离安全标准，随地理环境和设备应用的不同而不同。在行业领域，系统等级的安全标准是国际电工委员会（IEC）的 IEC 6041 世界或国际标准、美国安全检测实验室公司的 UL5082 和欧盟（EN）的 EN 501783 标准。在光耦合器元器件层面，安全标准有 IEC 60747-5-24 国际标准、美国的 UL 1577 标准和欧洲的 EN 60747-5-2 标准。众所周知，在未来的光耦合器标准方面，国际电工委员会（IEC）将起领导作用，其标准将更加通用。为通过 IEC 60747-5-2 认证批准，光耦合器元器件要进行各种严格的资格测试，包括环境、机械、隔离和电气测试等。元器件通过的标准是局部放电测试，上限严格限制为 5pC（皮库仑）。

## （三）绝缘

绝缘的定义为材料在被穿透前阻止电流的一种特性。产品安全设计的基本原则是将可能出现触电危险的电路与其他相互电路隔离，或使其与用户可能接触的设备某些部分或其他设备连接的设备的某些部分相互隔离。电路不仅在正常使用期间要安全，在故障条件下也要安全。有明显安全差别的两大绝缘等级是基本绝缘 5 和增强的绝缘 6。自 2004 年 1 月开始，德国光耦合器安全标准认证 VDE 0884 被 IEC/EN/DIN EN 60747-5-2 取代，后者现在是直接适用于光隔离器的安全标准。虽然该标准仅适用于光电隔离器，使用磁式或电容式隔离器等其他隔离技术的设备也令人惊奇地（或许是错误地）获得了光电耦合器安全标准认证。但是，它们的认可只限于基本绝缘，且这一等级的绝缘可能无法达到无故障操作要求。这表明，通过 IEC/EN/DIN EN 60747-5-2 认证标准但仅获得基本绝缘认可的设备，只能对电击提供基本的保护，还不能视为有安全保障，因此该设备不能应用于操作人员可接触的设备部分。

基本的光电耦合器包括发光二极管（LED）、光检测器和光学透明、电气绝缘电介质。电流起动 LED 后，该二极管发光，并通过电介质与光电探测器耦合。光检测器产生的电流与耦合光成正比。该电流可以通过不同的电路来操纵，以进行不同的功能。光电耦合器的主要功能是防止电路一侧出现过高的电压，或快速变化的电压损坏元器件或扭曲另一侧的传输。具体方法是使需要的信号以光学形式通过，同时在两个系统之间保持电性隔离（见图 8-28）。

光耦合器通常用于高电压环境。虽然已经制定了许多安全标准法规来提供高电压使用指南，但与高电压绝缘有关的问题在可靠性方面仍然存在不确定性，其原因是人们没能很好地理解电气和热压力下的老化和故障机制。

## （四）光耦合器解决静电放电问题

高速逻辑电路中元器件发生故障的主要原因之一是静电放电（ESD）。在几种不同



的情况，如果设备或电路板处理不当，设计界面不合适及雷电或其他现象在设备界面引起大的电压峰值，都可能出现静电放电。如果静电放电损坏了设备，则受影响的设备就可能停止运行，出现参数衰变或显示出较高的故障率。此时，唯一的修理办法是更换被损坏的元器件。光耦合器在解决静电放电（ESD）问题方面性能卓越，尤其是在两个系统在电气要求严格的环境中进行连接的情况下。光耦合器使接地绝缘能够确保不同系统本身在电性方面保持中性，但是在电杂性环境中也可能会出现某些波动。这些领域包括电动机控制、切换供电、行业网络和医疗应用等。

#### （五）电磁骚扰发射（EMI）

电磁骚扰发射（EMI）可以定义为中断、衰减或以其他方式骚扰发射的功能，从而限制电子和电气设备的有效性能。电磁骚扰可能是人为的，如某种形式的电子战争；也可能是无意识发射和反应、产品相互调制、环境骚扰（包括雷电）和地球外原因（如太阳黑子等）等非人为因素引起的。无线频率骚扰（RFI）是一种特殊类型的电磁骚扰（EMI），其中的无线频率传输（通常为窄带）引起设备操作中的不同非人为问题。无线频率骚扰的来源大不相同，如手机或电线，变压器、医疗设备、机电开关以及工业环境中可以发现的许多其他非人为发射器。

路有两种形式的 EMI，即放射性 EMI 和传导性 EMI。放射性 EMI 是从一种来源通过空气传播到接收源的骚扰，而传导性 EMI 则沿着传导途径进行传播。这两种骚扰都可能导致传输不需要的电子信号，该信号与需要的信号一起传播，因此骚扰设备或设施的正常运行，改变正常的运行参数。这些故障通常分为电磁骚扰或 EMI 故障。

解决 EMI 问题是一大挑战。如果怀疑发生了电磁骚扰，解决问题的第一步就是确定向受影响设备的能量传输机制：放射、传导或引导。通过消除根源（从物理上隔离）或通过保护故障设备，如通过屏蔽电信区域等，可以限制骚扰的能量，最终达到改善的目的。在这一过程中，还涉及不同的成本。避免 EMI 问题的最好方法是选择敏感性低或免疫的设备，优化布局以使耦合效应最小化，也可进行适当的屏蔽。

考察目前存在的隔离器可以发现，大多数都包含有集成 CMOS 或双极型 IC。耦合的单元是当今可以提供不同技术的主要差别，具体是光耦合隔离器、磁性耦合隔离器（磁性耦合器）和电容式耦合隔离器（电容式耦合器）。各种耦合器在强电磁场中的表现各不相同。虽然普遍知道光耦合器 LED/光电二极管组合由于光学耦合路径的存在可以抗电磁骚扰，但磁性隔离器由于其微结构和磁耦合的存在，在电磁骚扰方面确实有自己的局限性。如果磁场是直流电等级（0Hz），并在不同的磁场强度等级下有不同的

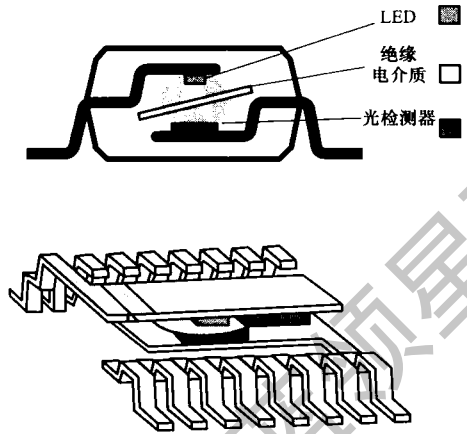


图 8-28 光耦合器剖面及侧面图

频率，则可能出现磁耦合器故障。

设计人员的关键是避免在未来应用中出现潜在的电磁骚扰（EMI）问题，尤其是在行业环境和接近电动机控制范围内的各种应用。光耦合器是最佳的选择，因为它们能够提供超级的 EMI 性能，且与目前市场上可供使用的所有其他隔离器相比，能够抵抗更强的电磁场。

设计安全强健工业系统中的四大因素，分别是：

（1）隔离设备的不同安全标准，注意具有无故障运行功能的光耦合器是否提供增强的绝缘。

（2）高电压绝缘的可靠性，使元器件因高电压涌入系统带来的故障频率最小化。

（3）静电放电（ESD），使系统衰变或功能故障。

（4）电磁骚扰发射（EMI）是引起工业系统故障的另外一个因素。

虽然设计人员在开始选择隔离产品时可能考虑规模、低功率和成本等，但不要忘记隔离的基本要求实际上是隔离不需要的信号，同时对高电压保持绝缘。所以，在你计划设计安全、可靠的工业系统时，以上强调的 4 点可以作为很好的选择标准。

#### 四、医学电子学常见的十大电磁骚扰问题

医疗仪器设备设计者们经常会遇到许多有关发射与抗骚扰等问题，其中电磁骚扰问题在很多行业中是个常见的小毛病，但在某些特殊的行业，如医学电子学中，由于患者的安全需要及生理信号电平的敏感性，电磁骚扰就成为需要专门解决的重要问题。国家标准 GB9706.1《医用电气设备第一部分：安全通用要求》以及国际标准 IEC60601 很好地推动了医疗器械的发展。其重点在于抗骚扰，但同时也注意了骚扰源问题。但国内的一些生产商对电磁骚扰问题的注意仍不够充分。医学电子学常见的十大电磁骚扰问题包括：

##### （一）接地阻抗高

接地阻抗之所以排在十大问题的第一位，是因为这一问题的发生频率最高。绝大多数的高频问题，无论是同发射、自兼容性还是抗骚扰性相关，归根结底还是与接地阻抗高有关。这些问题既非低频接地回路也非接地场所问题所导致，而是由于局部接地阻抗（如线路板或电缆）产生问题而引起。高阻抗的接地路径通常会导致电缆屏蔽失效并产生共模电流。由于通常的导线和经始线大都是高阻抗性的，因此高频时要采用接地板以维持接地阻抗尽可能的低。多高才算高频还需要由实际应用情况决定。对于导线和经始线，其感抗比线路的音频阻抗大时，设计者就应当避免应用导线或者编织线接地。根据经验，每英寸长导线的感抗约  $20\text{nH}$ 。在  $100\text{MHz}$  时， $1\text{in}$  导线的感抗为  $2\pi fL$  或  $72.5\Omega$ 。在射频情况下，应对任何长度的导线都持怀疑态度，接地导线的宽度至少是其长度的  $1/5$ ，就是说对于一个  $5\text{in}$  长的接地片而言，其宽度至少应为  $1\text{in}$ 。

##### （二）电缆屏蔽不足

当碰到发射或抗射频骚扰问题时，通常也会涉及到电缆问题，其接地阻抗在电缆终端性能中起到很大作用。妥善解决高频骚扰发射和传播问题的办法就是在电缆的两端设置环形电缆终端。如果连接器同屏蔽体不匹配，屏蔽就将失效（见图 8-29）。

“一点接地”的原则适用于音频但对射频没有多大效果。比较棘手的事情是：与患者连接的电缆不能有地的屏蔽，由于电缆不能终止于患者终端，因此屏蔽就不能两端接地；此外，在设备终端不能有效接地，甚至需要维持绝缘。当患者不连接或需维持绝缘时，可以有效地实行电缆屏蔽，外观检查可以判定电缆屏蔽是否有效，但在现场或是测试时仍会遇到问题，因此对于患者而言，滤波效应比屏蔽更重要。电缆屏蔽可以一点接地，但如果电缆的长度超过波长的  $1/20$  时，电缆屏蔽就需要两点接地，电缆长度是波长的  $1/4$  时的情况最糟糕。从普通的家电到城里买来的电缆大都是一端接地，很少有两端全部接地的。如果有两端接地的情况，也会在包装上有所说明。另外许多可购买的电缆用的都是编织线制品，这对电磁兼容很不利。此外，电缆屏蔽也很容易遭到破坏。许多电缆屏蔽物都是由 Mylar 箔制成的，不是很结实，有时即使是轻微的触碰，也会造成屏蔽物的破裂，降低屏蔽效果，而这种破裂又很难用肉眼发现，即使用数字伏特计也很难测量出来。最后，电缆屏蔽要通过地线接地，因此如果地线碰到了连接器里的一个针或者外面的一个螺钉就会导致屏蔽效果降低甚至完全失效

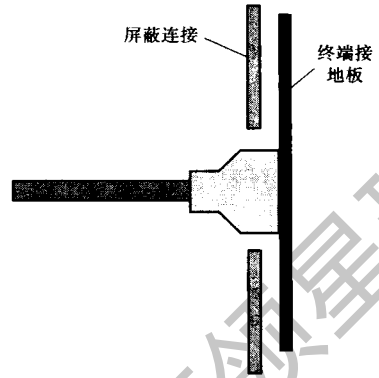


图 8-29 电缆屏蔽不匹配  
屏蔽失效

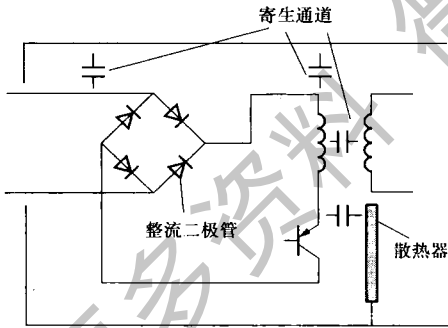


图 8-30 开关电源中的干扰源与耦合通道

### (三) 开关电源发射

开关电源或交一直流转换器发射问题由来已久，开关节点（收集板或排放板）的电流使得散热器出现耦合噪声，产生传导发射问题，开关电源中的干扰源与耦合通道如图 8-30 所示。

这个问题虽然很普遍，但在医学电子学中却尤其严重。由于键路火花消除器技术难以发现此问题，所以，要尽量避免共模电流的产生，关键要做到尽可能的使差模滤波靠近故障元件，在可能的情况下最大限度地维持噪声节点的物理绝缘性，还要选好合适的位置安放散热器。

### (四) 电源滤波器

由于发射不可能局限于开关设备自身，因此电源线路滤波器也是抗射频骚扰的一个重要因素。在通常的电源滤波器中设置一个小电容（Y-电容）可以使共模电流得到控制，但在医用仪器电源滤波器中不采用此类小电容，因为它会导致漏电流过大。这就使设计人员失去了一个有效的手段，剩下来的唯一手段就是采用电感的串联阻抗。制作一个电源线路滤波器可不是平常的业余人士就可以做到的，想成功制造它就非得能够解决所有存在于滤波器内部部件、电线以及临近部件的寄生元件问题，现在不

少的电源滤波器厂家都能很好的解决这些问题。

#### (五) LCD 发射

医用电子仪器中，持续增加的液晶显示器（Liquid-Crystal Display, LCD）应用也带来了发射问题。LCD 面板通常由电路板上发出的一根弯曲电缆所驱动，而到达 LCD 的电流却不是完全返回到这根电缆中，其中的一小部分会形成共模电流，用以驱动 LCD，这样就又出现了第一节讨论的接地阻抗问题（见图 8-31）。

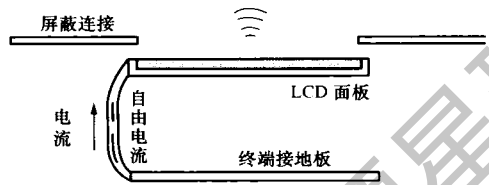


图 8-31 LCD 发射

这种情况下，首先需要利用尽可能短的回路将电流全部返回到驱动电路板中，通过弯曲电缆下的一个接地片降低返回路径的阻抗；最好是能够直接将电流从 LCD 面板回流入电路板中，如果可能，最好使面板的四角都接地。作为其结构的一部分，许多 LCD 在背面都有一金属外壳，如果某种特殊的显示器没有，那么设计者就要为之特别安装一个。如果医疗设备具有金属外壳，设计者应当将 LCD 的四角完全接地。

#### (六) 内置耦合通道偏移

在高频状态下，内置耦合通道在电磁骚扰方面起了很大作用。这些通道可以设置于设备的任何地方，但更多的会设置于敏感性强的患者信号输入电缆中。设置地方的不同会导致成功或失败两种结果。出现这样的问题有几种解决方式，一个就是采用从电感器或是铁氧体至临近金属性物质的电容耦合，这些元件通常置于输入与输出端以抑制内部和外部的射频骚扰，这样做就是使朝向噪声源的电感器端带有相当大的高频电压，这种电感器可电容耦合于任何临近的金属性物质，如接地层、电路板、散热器等。采用这样的方式要十分小心，避免同一些敏感器件相耦合。采用从电路板元件至连接器插针的电容耦合也是可选择的一种方式，但这种通道可能旁路了放置于电路板上的滤波元件。将铁氧体放在电缆外部比将之放在电路板内部好一些，这种方式可终止存在于连接器旁法拉第屏蔽的耦合通道。

#### (七) 寄生元器件

除上述的耦合通道偏移外，元器件本身的缺陷也会限制其性能。寄生现象存在于任何元器件中，课堂上所提到的理想元器件也只能存在于课本中。所有的电容器都有串联电感，构成串联谐振电路；所有线绕的电感器都有绕组间电容，可引起并联谐振电路。这种电路谐振比想像到的低频还要低。许多电容器谐振低于 100MHz，线绕的电感器谐振低于 20MHz，甚至于小变压器也有 5MHz 以下的谐振。因此设计者们要了解这些元器件的性能，因为无论是滤波器还是退耦元件，它们都是在谐振状态下工作的。不管是主动元件还是被动元件，都存在这种谐振问题，包括引线框架和焊接线及元件本身的杂散电容与电感，这将导致针与针之间的串扰问题。这种串扰不但能损坏针还能降低传输速度。寄生元件还可同外部电路元件相互作用，引起一连串的谐振反应。

#### (八) 信号回返不当

对于电缆尤其是内部系统电缆而言，没有足够的信号回返线路是个常见问题。设

计者在进行设计构想时总认为即使多一根的接地回返线路也是浪费。因此在碰到高接地阻抗时就会产生这样的问题：信号从一根线路里发出，绝大多数又会从回返线路里返回，然而除非回返线路的阻抗是0，否则就会有一小部分电流回返至偏移通道；即使这一小部分电流只有信号的千分之一，也足够引起共模电流发射问题。在此种情况下，分流产生的电压足以引起数据出错，导致信号不准。需要多少回返线路由数据传输速度以及传输长度计算。对于超过100MHz的高速传输，建议采用一对一的回返线路，而对于小于10MHz的低速传输，采用一对五的回返线路即可。

#### (九) 回返通道间断

随着信号传输速度的不断加快，印制电路板（PrintedCircuitBoard, PCB）中的电磁兼容性问题显得越来越重要，而许多PCB问题可归结至回返通道的间断。这一问题始终围绕着信号电流回路，理想的情况是信号沿着一条线路传出然后迅速沿之返回。可是根据物理学的最小能量消耗定律，电流通常是沿着最小能量路径返回，通常这些回返通道会有不连续的中断，如此，电流就得越过中断才可传输，当这种情况发生时，就会引起信号反射。因此进行设计时，最好花费与创建信号通道同样长的时间来考虑信号回返通道怎样设计才更合理。设计师应当合理设计以避免产生隙缝横越，最好在通道附近安放一个电容器。当然并非要所有的信号传输都要这样设计，一般这样的设计用于比较重要的信号传输以避免引起发射。

#### (十) 金属外壳静电放电

静电放电问题是一个经常发生且让人追悔莫及的事。为了降低发射和抗射频骚扰问题，设计者有时不得不在塑料外壳上镀金，为了使有效，镀金要将缝隙全部镀上以保证结合面的传导连续性（见图8-32）。

这就构成了一套新的静电放电接触点，设计者为了解决一个问题却又带来了新的问题。这的确是非常棘手的事情，通常设计者只有三种选择：①重新设计以降低设备对镀金的需要；②重新对设备进行镀金，避免产生放电；③特别仔细地使屏蔽物的缝隙闭合。

医疗设备电子学通常会碰到与其他电子设备相同的一些电磁骚扰问题，但有些问题相对于医疗行业而言是很特殊的。这些问题对于设计医疗设备是非常重要的，设计者们如果能在工作中避免出现这些问题就将会避免更多令人头痛的事情。

### 五、医院电气设计中的接地系统

现代医疗科学技术的发展，使越来越多的医疗电气设备和医用电子仪器大量应用于医院的临床诊断和治疗，比如：ECT、CT、核磁共振等。随着技术和新设备的引进，在医院电气设计中，需注意的问题很多，而电气接地问题是医院电气安全的可靠保证。

#### (一) 接地系统的选用

医院的医疗场所及与其关联的场所内不允许采用TN-C接地系统，因为这种系统

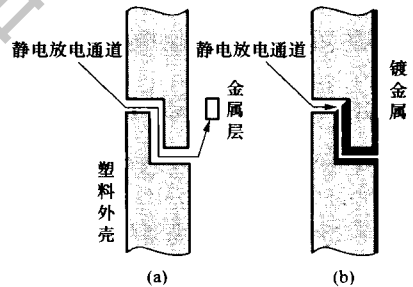


图8-32 塑料外壳与镀金壳  
静电放电路径比较

(a) 塑料外壳；(b) 镀金属层

正常工作时的 PEN 线上要流过不平衡电流或单相负荷电流。此电流在 PEN 线上会产生电压降，从而使医疗电气设备外壳也带对地电压。此外，TN - C 系统还会给医疗电气设备带来电磁骚扰，采用 TN - S 可避免这些问题。而在手术室局部范围内应采用 IT 系统。

### (二) TN-S 系统在医疗建筑中的应用

《民用建筑电气设计规范》JGJ/T 16—1992（下称《民规》）的 14.7.6.4 条规定“凡需设置保护接地的医疗设备，如低压系统已是 TN 形式，则应采用 TN - S 系统供电”，并在与人体直接接触的医疗电气设备（但急救和手术用电设备等除外）上装设漏电电流动作保护装置。凡导电外壳的高度在 2.50m 以下的医疗电气设备，不论固定式或手握式，都应装设漏电保护器（称 RCD）。用于短路和过载的过流保护电器不宜采用熔断器，而应采用低压断路器。

### (三) 手术室的特殊要求

一般电击情况下，带电导体与人体皮肤接触，仅有很少部分通过心脏，所以通过人体总电流不超过  $30\mu\text{A}$ ，就不会因发生心室纤颤而导致死亡。如果电流直接全部通过心脏，电流超过  $50\mu\text{A}$  就有心室纤颤的危险而导致死亡。IEC 标准规定：医疗设备允许通过患者心脏的漏电电流正常状态为  $10\mu\text{A}$  以下，单一故障状态为  $50\mu\text{A}$  以下，相应地手术室内电位正常时为  $10\text{mV}$ ，单一故障状态为  $50\text{mV}$ 。所以对特殊的医疗设备不宜采用漏电电流动作保护，而应采取防止微电击的保护措施。《民规》14.6.7.3 规定，在电流突然中断后，在有可能导致重大医疗危险的场所，应采用电力系统不接地（IT 系统）的供电方式。该供电方式应设一台专用隔离变压器，在隔离变压器的二次引出 IT 系统的电源，以防止产生接地故障电流。将 IT 系统引入手术室、急救室，在房间内设一配电箱，箱内设一套漏电检测装置（绝缘监视装置），当单相接地故障时（一般当系统绝缘水平低于  $0.5\text{M}\Omega$  时）发出故障报警。由于发生单相接地故障时，故障电流仅为医疗场所内一小段线路的微量对地电容、电流，引起该场所内不同部分电位差很小。可在确保病人安全的前提下不切断电源，继续进行手术。

### (四) 作局部等电位联结

为防止微电击应采取等电位接地方式，并使用 II 类电气设备（即采用双重绝缘或加强绝缘的电气设备）。防微电击等电位联结，应包括室内给水管、金属窗框、病床的金属框架及患者可能在 2.5m 内直接或间接触及到的各部分金属部件。用于上述部件进行等电位联结的保护线阻值，应使上述金属导体相互间的电位差小于  $10\text{mV}$ 。可在房间墙上设置等电位联结箱，箱内的等电位联结板与等电位联结干线相连接。IT 系统内的局部等电位联结不应与 TN 系统的 PE 线有任何通路联结，具体可采用如下方法：在结构板上做绝缘层，然后上面做细石混凝土垫层，内按  $100\text{m} \times 100\text{m}$  铺设  $\Phi 4$  钢筋钢形成均压网，均压网对角线两处用  $\Phi 12$  镀锌圆钢，在距地 30cm 作转接盒，再用 BVR - 25 的铜导线接到局部等电位联结端子板，均压网垫层内不应敷设 TN 系统的任何金属管线。

## 第五节 系统电磁兼容设计

### 一、变电站微机遥测系统抗骚扰措施

微机在应用现场受到的最大影响是来自交流电源的骚扰。变电站高压断路器通断的火花骚扰、电网的瞬变过程、频率波动等将直接影响到遥测、遥控系统的可靠性、稳定性，甚至由于电网的冲击会给整个系统带来毁灭性的破坏。其次是来自信号通道的骚扰。为采集现场数据，开关量输入、输出，模拟量输入、输出的信号线往往达几百米，甚至更长。因此不可避免地会将骚扰引入计算机。

#### (一) 交流电源骚扰的抑制

电网的瞬变过程是经常不断发生的。骚扰通过传导和辐射两种形式传入主机。实际情况表明，由电网传给计算机及其外围设备的骚扰是一个严重的问题。对此采用以下办法：

##### 1. 超隔离变压器

普通变压器对骚扰无任何抑制力。隔离变压器一次与二次互相绝缘。其原理图如图 8-33 所示。

虽然隔离变压器在原理上和工艺上采取了措施，使分布电容  $C_0$  被大大减小，但仍在  $100\text{pF}$  左右。 $C_0$  与后级电路形成分压，弱骚扰被  $C_0$  分压后，对后级就不再产生危害。但当骚扰足够强时，虽然分压比不变，后级分压得到的骚扰也会相应变大，甚至使电路不能正常工作。为此再加一支规格相同的隔离变压器构成隔离变压器组，使  $C_0$  减少一半。

##### 2. 开关电源

一般直流电压（经变压器压、整流、电容器滤波）与开关电源相比，后者在抗骚扰性能上占绝对优势。开关电源主要指稳压电源中的调整管以开关方式工作的电源，用调整脉冲宽度的办法调整直流电压。

当尖脉冲窜入电源时，首先在抗骚扰滤波器中被衰减，整流后直流滤波虽然对脉冲有一定的抑制作用，但由于电解电容器的感抗分量在高频时较为显著，所以有相当的骚扰窜入振荡级。振荡级利用非线性元件的饱和特性对尖脉冲有较好的抑制能力。开关电源的振荡频率约数千赫，滤波以高频滤波为主，对尖脉冲有良好的抑制作用。开关电源对来自电源骚扰的抑制能力较强。

##### 3. 过零触发的固体继电器

外部设备自动加电也是防止骚扰的良好办法。为了消除系统中外部设备时接通、断开或联机、脱机对系统的骚扰，用过零触发的固体继电器来自动开启和关闭外部设备电源。

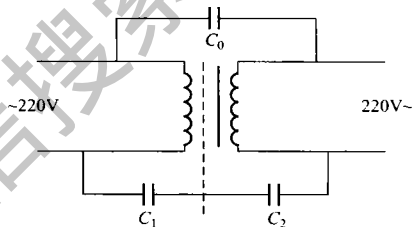


图 8-33 隔离变压器原理图

$C_1$ ——一次绕组与屏蔽层间分布电容；

$C_2$ ——二次绕组与屏蔽层间的分布电容；

$C_0$ ——一次绕组与二次绕组间的分布电容

过零触发的固体继电器是将发光二极管与晶闸管装在一起的新型器件。它的原理是在正弦电压过零点附近很窄的缝隙内，准确给晶闸管控制极以触发脉冲电流，在其余时间内，输出零信号，所以晶闸管不会被触发。由于过零触发固体继电器的通断均发生在正弦电压过零点附近，其本身几乎不产生骚扰，彻底清除了一般晶闸管无触点开关造成的电网畸变骚扰，减少了高频骚扰对电网的污染。

## (二) 信号通道骚扰的抑制

### 1. 光电耦合器

如果计算机与外电路之间的接口没有隔离，会产生漏电、短路打火、感应等引起的过电压窜入主机，而使主机损坏，有时会使主机无法工作。当用计算机的输出，控制继电器等感性负载时，输出线路也可能较长，线路上可能出现尖峰脉冲，经过耦合可能进入主机，甚至破坏主机正常工作。

可采取光电隔离措施。特别是在主机和 A/D 转换之间采用两次光电隔离，将传送长线隔离在主机和被测对象之间，如图 8-34 所示。主机发出控制 A/D 转换器工作的命令，经过两次电-光-电变换，由主机的 I/O 接口传送到 A/D 转换器；同样 A/D 转换结束的回送信号和转换结果也经两次电-光-电变换送到主的 I/O 接口。整个系统共有三个不同的地线：① 主机和 I/O 接口共用一个“微机地”；② 传输长线单独使用一个“浮地”；③ A/D 转换器和被测对象共用一个“现场地”。

两次光电隔离的方法不但有效地消除了公共地线及其引进的骚扰，而且也有效地解决了长线驱动和阻抗匹配等问题，从而保证整个系统的可靠运行。就是在现场短路故障时，光合耦合器也能隔离高达 500V 的电压，保护微机系统。

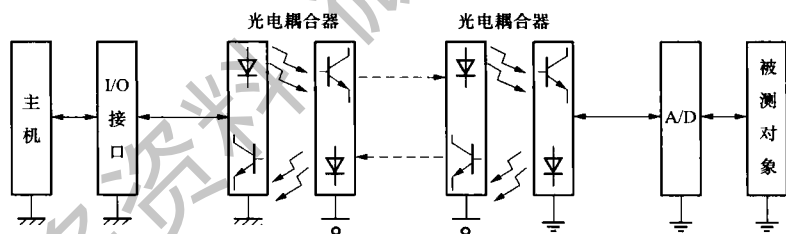


图 8-34 两次光电隔离

### 2. 其他

地线是信号的公用线，也是电源的一条馈线，因此骚扰很容易通过地线进入电路。由于地线也是信号传输的一根连线，所以它比电源线引入的骚扰更容易造成误动作。为了抑制地线带来的骚扰，采取了计算机地线系统与强电地线系统严格绝缘，检测系统内部的地线采取放射性地线系统等措施。

对于空间辐射骚扰的抑制，主要方法是屏蔽，为达到电磁屏蔽的目的，用铁线来做外壳。

某变电站微机测控系统安装在变电站内，置身在强大的电力网条件下。由于采用了多重隔离技术，有效地切断了分布电容和电磁感应传播的骚扰途径，使共模噪声衰减 120dB，差模噪声衰减 50dB，尖峰抑制达 30dB，有效地净化了系统电源，获得了较



满意的效果。

## 二、城区 220kV 输电线路电磁兼容设计

随着经济的快速发展，各级城镇规模不断扩大，220kV 架空高压输电线路跨越城区的情况时有发生，随着输电线路电压等级的增高，对城区电磁环境的影响也正在被各相关部门所重视，输电线路的设计应将对周边环境的电磁影响控制在规范范围内。对输电线路电磁环境的影响研究也就是对电磁兼容的研究。

220kV 输电线路由于其电压高、电流大，在周围空间将产生较强的工频电场和工频磁场。50Hz 波长远大于所研究场域的空间尺寸，其准静电场的特性表现得最为突出，因此研究 220kV 城区输电线路的工频电磁场对周边环境的影响主要就是研究工频电磁场对生态环境的影响。

据有关报道，过高的工频电磁场可能会对人体产生电击、危害中枢神经和心血管系统、诱发肿瘤、影响生殖等，需根据有关卫生标准对 220kV 进城输电线路进行评价和设计。

(1) 电磁辐射防护规定 (GB 8702—1988)。该标准尚未列出工频电磁辐射的防护限值。但原国家环保总局对工频电磁辐射防护限值暂定为：公众电场强度限值 4kV/m (尚未公布)。

(2) 电磁辐射环境影响评价方法和标准 (HJ/T 10.3—1996)。该标准的第 4.2 款规定，对单个项目的影响必须限制在 GB 8702—1988 限值的若干分之一。220kV 进城输电线路一般宜选取场强限值的  $1/\sqrt{5}$ 。

(3) 参考标准。1990 年国际辐射防护协会所属国际非电离辐射委员会 (IRPA/INIRC) 提出了频率为 50/60Hz 电磁场的推荐照射限值。

由于房屋对降低输电线路下的场强效果很好，经系列测量，室内的电场强度一般可降低到无房屋时的十分之一到几十分之一，与家用电器设备附近的场强已是同一数量级，因此综合以上标准对于城区输电线路在一般居民区允许的场强强度取 4kV/m，磁通密度取 0.45mT 比较合适。

### (一) 实例分析

220kV 城中线距地  $h = 6.5 \sim 9.5\text{m}$  合成最大场强分布如图 8-35 所示。

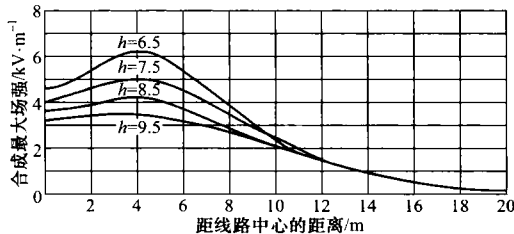


图 8-35 220kV 城中线距地  $h = 6.5 \sim 9.5\text{m}$  合成最大场强分布

由图 8-35 可以知道，导线弧垂最低点须对地面保护 9.0m 时才能满足环评要求，本要求大于规程对一般居民区跨越 7.5m 的要求。而如果线路通道内为非公众活动场所的话，线路走廊保持在边线外 3m 以内就可满足。

## (二) 抑制工频电场的设计

工频电场大小的决定性因素是送电线路的电压，但要研究的正是如何通过改善其他次要因素来抑制这个决定性因素的不利作用。

### 1. 导线对地高度

由图 8-35 可知在一定范围内提高导线对地高度，对降低地面场强十分有效，因此提高导线对地高度可以说是解决场强问题的主要手段。同样由图 8-35 也可以看出，随着高度的提升，场强的减小作用迅速下降，投资的增加与效果将会失衡。

### 2. 相间距离

缩小相间距离也可降低地面场强，以 LGJ—500/45 导线、单回路 220kV 线路为例，输电线路相间距离与地面场强的关系见表 8-3。减小相间距离既可以减小线路走廊，又可以降低地面场强；同时由于跨越多，档距不大，对相间距离要求较低，因此对于城区的线路，采用窄身塔是比较合适的。

表 8-3 输电线路相间距离与地面场强的关系

	中心距离	0	2	4	6	8	10	12	14	20
相间 距离	$L=7.5\text{m}$	2.90	2.60	2.54	3.36	3.84	3.56	2.86	2.14	0.87
	$L=6.0\text{m}$	2.34	2.26	2.80	3.45	3.41	2.83	2.14	1.57	0.64

### 3. 分裂导线结构

减小分裂导线的根数和分裂间距可降低导线对地电容，使等效导线直径及导线上的电荷减小，因此对降低地面场强是很有效的。但导线本身直径大小对线下空间场强的影响不明显。

### 4. 导线布置

对于单回路，导线进行倒三角形布置时最好，其次是三角形布置，最差的是水平排列。对于双回路，两个回路采用逆相相序布置，线下场强最小。

### 5. 低压线路屏蔽

安装屏蔽线对减小地面场强也有一定的效果，但对于 220kV 输电线路来说，却显得效益与投资比太低。而如果能综合利用低压线路作为高压输电线路的自然屏蔽线，当然是一种非常合理的方法。

## (三) 工频磁场

以 220kV 城中线为例，输电线路下工频磁场计算结果如图 8-36 所示。

由图 8-36 可知，220kV 输电线路产生的工频磁场在 0.045mT 以下，与环保标准 0.45mT 不是同一数量级。

## (四) 电磁兼容设计

### 1. 可听噪声

输电线路的可听噪声主要发生在坏天气下。在干燥天气下，220kV 导线的

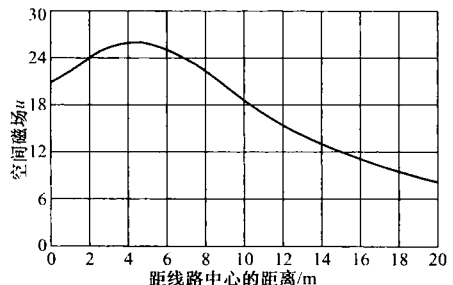


图 8-36 220kV 城中线下工频磁场计算结果

电位梯度通常在电晕起始水平以下，只有很少的电晕源。在潮湿条件下，由于水滴碰撞或聚集在导线上而产生大量的电晕放电，并伴随爆裂声。噪声的频率为双倍频（100Hz）和多倍频。

## 2. 无线电骚扰

(1) 无线电噪声。无线电噪声的骚扰源主要包括：① 在导线表面或线路部件表面的电晕放电；② 绝缘子高电位梯度部分的放电和火花以及松动或接触不良处的火花。正因为其诱发源的特点决定了无线电噪声具有频谱广、强度离散、易受气候影响等特征。

我国（GB15707—1995）目前对高压交流架空输电线无线电骚扰限值（见表8-4）与国际无线电委员会的要求相同。该标准是指在无雨、无雪、无雾的好天气条件下，距导线投影20m处无线电噪声场强在80%的时间内，具有不超过80%的置信概率，针对频率0.5MHz的规定值。

表 8-4 高压交流架空输电线无线电骚扰限值

电压等级/kV	110	220~330	500
限值/ (dB $\mu$ V/m)	46	53	55

按照国际无线电干扰特别委员会（CISPR）推荐的无线电骚扰计算公式计算220kV城中输电线路在晴好天气条件下的50%无线电骚扰分布如图8-37所示。

由图8-37可知，输电线路无线电骚扰水平在31dB左右。而对于LGJ-500导线则由于其等效直径比双分裂小，导线表面场强大，因此无线电骚扰水平还要增加7dB左右。而从50%电平值换算到80%水平时，再增加6~10dB后，比起国标限值53dB仍要小一些。

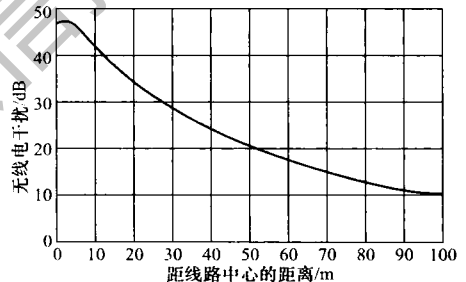


图 8-37 220kV 城中输电线路在晴好的天气条件下的 50% 无线电骚扰分布

根据国内实测统计，220kV 输电线路的无线电骚扰水平折算到国标条件下为 48.9dB，同计算值接近。

## (2) 对广播电视接收效果的评估

广播电视接收质量的好坏，直接取决于信号强度与骚扰（背景与线路 RI 的综合骚扰）场强的比值（即信噪比）；只要这个比值大于某一数值，接收效果就可以达到满意的程度。

根据资料统计，我国 220kV 线路的无线电骚扰（RI），标准条件（晴天、1MHz、距边线 20m 处）的实测统计值为 43.9dB。大城市调幅广播收听的边界服务场强为 74dB，相应信噪比 SNR 为 30.1dB。对于收音机，SNR 在 20~24dB 以上均能保持良好收听。大城市彩色电视收看的边界服务场强为 73dB，对于彩色电视，SNR 保持 20~30dB，接收效果就能相当满意。

一般在离开线路 13m 以外的地区，广播、电视的接收效果可以满足。事实上，根据各大城市 220kV 城区送电线路和杭州 220kV 半霞线、刘钱线等的运行经验来看，送电线路对广播电视接收的影响是可以接受的。

### 3. 无线电兼容设计

针对无线电骚扰的起因，为了降低这些骚扰，一方面可增强无线电通信设施的抗骚扰能力，另一方面也必须限制架空高压送电线路的电磁骚扰。高压送电线路降低无线电骚扰的措施有：

(1) 采用分裂导线，选择表面光洁的新工艺稀土铝合金导线，以降低导线电晕。

(2) 适当加强接近段的线路绝缘水平，可能时加装均压环或屏蔽环，并防止出现轻荷载及无载绝缘子串及间隔棒与导线绞结部位的摆动碰撞。

(3) 架设新线时，尽可能采用张力放线等新工艺，防止导线受磨损。

(4) 选择线路路径时，注意从无线电设备的非工作通道方向通过，避开工业污秽地段，注意和利用相互接近段间的地形地物屏蔽作用。

(5) 在接近段导线上安装高导磁率覆盖环或磁带。

#### (五) 通信保护

##### 1. 对电信线路的影响

电力线路中的交变电流在其周围空间产生交变磁场，从而在邻近的通信线上产生感应电动势，使通信存在对地电压。当中性点直接接地的 220kV 输电线路发生单相接地短路时，送电线路的不平衡电流（零序电流）急剧增加，从而对邻近通信线的感应量就剧增，有可能危及这些邮电设备。

##### 2. 通信保护兼容设计

(1) 相关标准。磁感应电允许值，各国采用的数值不一，我国以《CCITT 导则》现行限值为标准：通信明线 650V，通信电缆为直流试验电压的 60%，交流试验电压的 85%。

实际上，磁感应电压允许值在很大程度上取决于送电线路的故障持续时间，因此，ALIG（《CCITT 导则》允许值非正式工作组）根据此特性具体地提出了新的磁感应电压允许值，见表 8-5。

表 8-5 磁感应电压允许值

故障持续时间 $t/s$	允许电压/V
$t \leq 0.1$	2000
$0.1 \leq t \leq 0.2$	1500
$0.2 \leq t \leq 0.35$	1000
$0.35 \leq t \leq 0.5$	650

(2) 城区假设分析。以接近距离 50m，接近长度 1km 为例，220kV 城中线在邻近通信线上大约感应 500~700V 的纵电动势，对于市话塑缆（HYA，0.5m 芯径对绞）大约感应 0.7mV 的杂音电动势。

如果不考虑城市屏蔽系数，则实际纵感应电动势应在 250~350V 左右，而通信线

上的感应对地电压则要更低，而杂音电动势则在  $0.3\text{mV}$  左右。

送电线路出现导线断落和雷电引起闪络概率极小，一般用户线都较短（与输电线路的接近长度一般不会超过  $2\text{km}$ ）。 $220\text{kV}$  送电线路对城区一般户线的磁影响和骚扰影响是非常小的，只有对城区的重要电信线路，还需按实际情况进行验算。

#### （六）地电位升高

送电线路的杆塔接地装置主要是为了导泄雷电流入地，以保护线路有一定的耐雷水平。在城区输电线路与地理设施的路由比较受限值，局部区域输电线路与地理设施很近，此时城区  $220\text{kV}$  输电线路的危险影响问题表现得比较突出，两者兼容将是线路设计的重要环节。

理论计算表明离接地装置较远点的地电位上升与接地装置的接地电阻关系不大（但降低接地电阻可降低接地装置自身的地电位）。由于城区输电线路的间距较小，接地装置又受场地限制，多以垂直接地体取代水平接地体，因此接地装置半径较小，往往在  $5\text{m}$  以内，以上式作为一般定性分析的基本公式是可行的。

阻性耦合兼容设计中降低地电位升的主要方法有：

##### 1. 增加地线的分流作用

降低地电位升的根本办法就是控制入地电流，采用良导体地线可以将总电流有效地分流到远端，从而减少入地电流，其分流作用可达到  $50\%$  甚至更高。为配合良导体线的分流作用，另应做好相邻杆塔的接地，减小其接地电阻。

##### 2. 增加电流入地点与地理设施的距离

移位本是最简单有效的方法，但在城区往往受场地限制而做不到。因此，采用异地接地不失为一个可行的替代方案。将接地装置的重心往远离地理设施的方向布置，可以一定程度上增加  $D$  值，但由于引线长了以后，其感抗迅速增加，将会大大影响杆塔接地效果。因此，它对  $D$  值的贡献有限。

##### 3. 引流远离地理设施

增加辅助接地线，使接地线尽量向远离地理设施的方向延伸，从而将一部分入地电流引至较远处再入地。

### 四、励磁装置的电磁兼容设计

#### （一）励磁装置电磁兼容的特殊性

传统电磁兼容技术的设计要从电磁兼容的三个基本要素着手，从原理的可行性、元器件的选择、加工生产工艺、安装运行环境等几个方面来重点考虑。以微型计算机技术和电力电子技术为核心的微机励磁装置是电力系统中主要自动化设备之一，除去其存在与传统自动化设备的电磁兼容问题之外，还具备其自身的特殊性。

如图 8-38 所示为一典型的自并激微机励磁装置原理框图，其主要组成包括：① 与发电机端或电网系统关联的励磁变压器（LB）、发电机定子电流互感器（CT）、发电机端电压互感器（PT）；② 励磁功率单元  $G1 \sim G4$ ；③ 直流侧过电压保护及灭磁单元（ZB）；④ 双通道（CHI、CHII）微机励磁调节器等。

#### （二）励磁装置的过电压及过电压抑制

微机励磁装置中的功率源是由和电网关联的发电机机端经由励磁变压器（LB）供

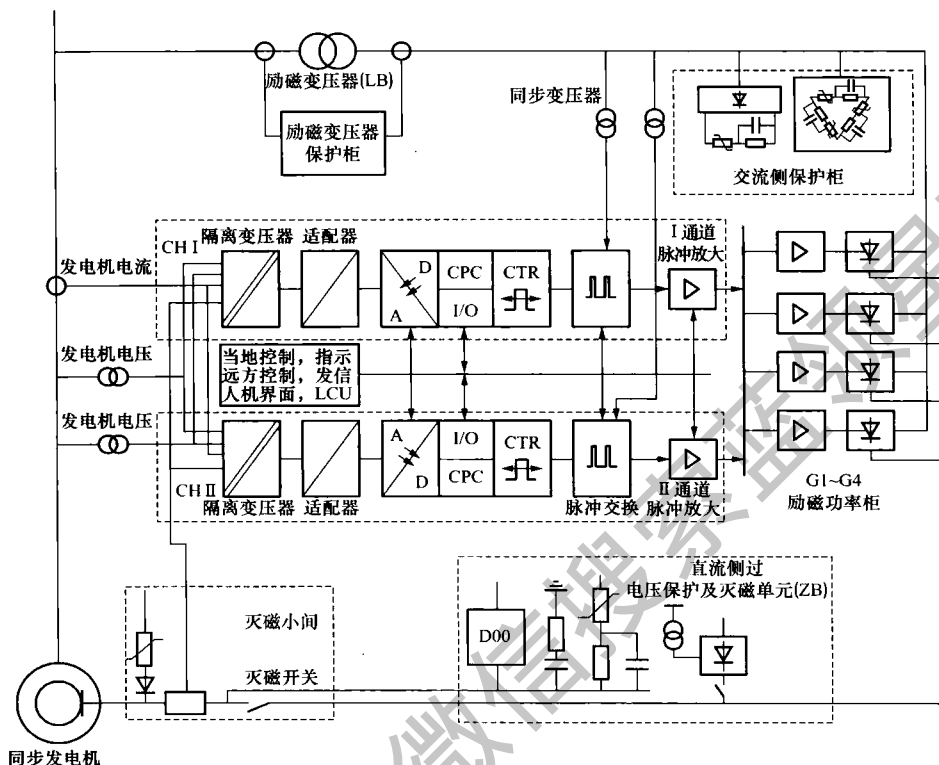


图 8-38 励磁装置原理图

给的，而电网是一个十分严重的噪声源，电网因直接受到雷击或因雷电感应所产生的浪涌电压峰值可达 6kV，对地可达 12kV；各种电气设备开关时所产生的浪涌电压以及电气设备电源对地短路引起的电网电压波动也可达常规电压的 4 倍，另外励磁装置功率源本体运行时也会产生影响设备安全运行的过电压。这些过电压不仅会危及功率器件和发电机绝缘的安全，而且由于其具有丰富的频谱，会形成严重的骚扰源，若不加有效抑制，将严重威胁励磁装置的安全运行。

### 1. 励磁装置过电压分类

在同步发电机励磁装置中过电压的原因是多方面的，按过电压方式的不同可分为如下几类：

#### (1) 交流侧过电压

1) 经由变压器或发电机机端传输到励磁装置的大气过电压或由操作引起的暂态过电压。

2) 励磁变压器分断引起的过电压。

3) 由于励磁变压器存在漏抗，晶闸管整流器件换相引起的过电压。

4) 由励磁变压器（LB）耦合电容引入的操作过电压。

#### (2) 直流侧过电压

- 1) 灭磁开关开断引起的过电压。
- 2) 同步发电机与电网并列非全相合闸引起的过电压。
- 3) 变压器高压侧发生两相或三相短路引起的过电压。
- 4) 非同步运行引起的过电压。
- 5) 晶闸管整流桥工作时的换相过电压。

## 2. 励磁装置过电压抑制

实际应用的过电压抑制措施应视具体情况而定，通常选择其中几项以构成合理的抑制。选用时应以简单可靠、吸收暂态能量大、抑制过电压能力强、使用寿命长等为总的原则。

(1) 采用压敏电阻抑制交直流侧过电压。如图 8-38 交流侧保护柜 (JB)、直流侧过电压保护及初励柜 (ZB) 内抑制原理简图所示，抑制交直流侧过电压简单而有效的方法是在交流电源输入端、整流桥的输出端及容易产生尖峰电压的地方并接压敏电阻。压敏电阻是由氧化锌、氧化铋等材料烧结制成的非线性电阻元件，是一种较为理想的浪涌吸收器，压敏电阻本身体积很小，当电路电压低于其标称电压  $U_{1mA}$  时，电阻很大，只有几  $\mu A$  的漏电流；当电压超过压敏电阻的标称电压  $U_{1mA}$  时，电阻急剧减小，可通过高达数千安的放电电流，从而将过电压的能量泻放，以达到保护整流元件、主开关元件的目的。

(2) 采用隔离屏蔽技术抑制电网噪声。普通电源变压器的一、二次绕组之间存在着数百微法的分布电容，这种分布电容不仅容量大，而且有十分好的频率特性，对高频噪声有很低的阻抗。通过一、二次绕组之间的分布电容耦合而引入的噪声是电网噪声的主要传输渠道。励磁装置中可采用一、二次绕组之间加设接地屏蔽层的特制变压器或在变压器二次侧直接接入对地电容的方法抑制电网噪声。

(3) 采用五线式保护抑制换相过电压。由励磁变压器或交流励磁机供电的晶闸管整流器励磁装置，由于整流元件之间存在着周期性换相，在换相瞬间将产生足以危机晶闸管安全运行的换相过电压。采用图 8-39 所示的由  $R_1$ 、 $C_1$ 、 $R_2$ 、 $C_2$ 、 $R_3$ 、 $C_3$ 、VD1 ~ VD12 组成的五线式保护方案可以获得良好的抑制效果。

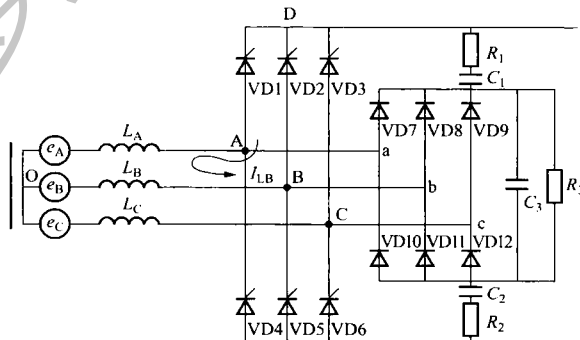


图 8-39 五线式保护方案

### (三) 励磁装置的谐波及谐波抑制

在采用整流器的励磁装置中，不论是由交流励磁机供电还是由励磁变压器供电，整流器的交流相电流均发生畸变，具有非正弦波形，并存在高次谐波电流分量。谐波分析表明，对于周期为  $2\pi$ 、对称于横轴的交流电流波形，不存在直流分量及偶次谐波，除基波外只存在奇次谐波。在励磁装置中采用 Y/d-11 接线方式、二次绕组为三角形连接的变压器，因无中性点接线，可以有效地抑制三次及三的倍数次奇次谐波。

### (四) 量测回路的噪声抑制

励磁装置是以发电机机端电压为主要控制对象的闭环控制系统，如图 8-40 所示其量测回路主要经由电流互感器 (CT)、电压互感器 (PT) 构成，该回路输入一般是几千安培到几十千安培的交流电流信号或几千伏到几十千伏的交流电压信号。电流互感器 (CT) 输出一般为 5A、电压互感器 (PT) 输出一般为 100V。

微机励磁装置采用交流接口把发电机的电压互感器二次电压以及电流互感器二次电流转换为相应成比例的较低交流电压。微型计算机对这些电压采样，并计算出当时发电机的机端电压、定子电流、有功功率、无功功率等重要电量。这些信号相对于励磁装置来说至关重要，处理不好将对整个励磁装置的性能带来非常大的影响。

如图 8-40、图 8-41 所示交流电压接口和交流电流接口，在励磁装置中除了完成其信号幅度变换的基本功能外，通过采取隔离屏蔽、雪崩二极管限副、模拟式低通滤波等噪声抑制措施可以大大提高其电磁兼容特性。

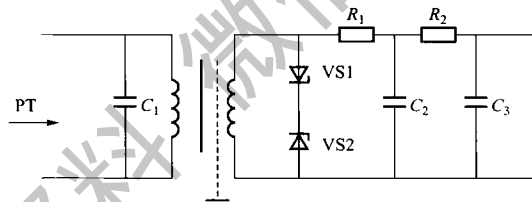


图 8-40 交流电压接口

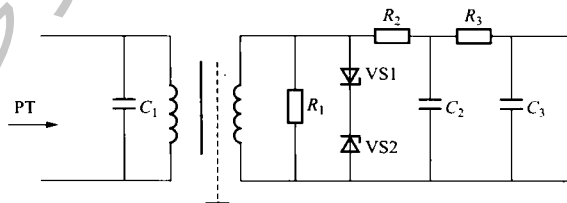


图 8-41 交流电流接口

### (五) 晶闸管同步和触发脉冲的噪声抑制

励磁装置是以发电机机端电压为主要控制对象的闭环控制系统，而发电机机端电压的控制是通过控制励磁装置功率器件晶闸管的触发角度完成的。在励磁装置中，由于电或磁骚扰造成的同步和脉冲干扰可导致晶闸管误导通，从而引发发电机无功大幅度振荡的事故时有发生。为了保证电力系统的安全运行，必须采取必要的抑制防护



措施。

### 1. 利用采保技术抑制同步噪声

在实际应用过程中，由于晶闸管换相引发的同步信号二次过零现象普遍存在，严重破坏了作为触发脉冲控制角的计时起点，这一现象的存在威胁着发电机励磁装置的稳定运行。

国内励磁装置中普遍运用的方法是通过同步变压器  $30^\circ$  或  $90^\circ$  相移接法，使同步电压整形前超前  $30^\circ$  或  $90^\circ$ ，然后通过  $RC$  低通滤波器回归，借此将二次过零噪声信号消除。这一方法由于电路简单、实现容易在国内获得了普遍应用。但是  $30^\circ$  移相低通滤波器回归法在同步信号波形畸变严重时效果不佳，而  $90^\circ$  移相低通滤波器回归法又使得同步信号衰减严重，在一定程度上也制约了其应用。

我们知道，触发脉冲引发换相过程，二次过零又在换相过程中产生，微机励磁装置利用晶闸管触发脉冲作为同步电压采保信号源，通过计算机合理设置保持时间可以灵活适应不同复杂条件。如图 8-42 所示同步采保技术 + 移相低通滤波技术电气原理框图，完美地解决了这一难题。

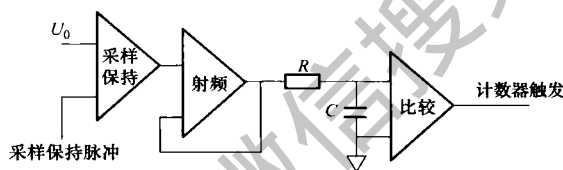


图 8-42 同步采保技术 + 移相低通滤波技术电气原理框图

### 2. 脉冲传输和噪声抑制

晶闸管的误触发通常是由于骚扰信号进入门极电路而引起的。在励磁装置中产生控制脉冲的励磁调节器和晶闸管功率桥通常分别放置，两者距离有时可达 500m 以上，因此除了对触发电路本身采用的通用抑制措施之外，还必须针对励磁装置的特殊性采取进一步措施以确保触发脉冲的正确性。

(1) 采用独立脉冲触发电源以及彼此独立的触发脉冲信号、地回路，降低传导干扰。

(2) 在晶闸管功率桥设置噪声阈值及恢复整形电路提高触发脉冲可靠度。

(3) 采用电流环提高脉冲远距离传输噪声容限。

(4) 将晶闸管触发门极回路导线加以屏蔽。如采用有屏蔽层的的绞线，将金属屏蔽层接地。此外，与大电流的导线以及易产生骚扰的引线（如接触器、继电器操作回路）之间应保证足够的距离。

(5) 单独敷线，走线径直，避免和电感类元件混合或其回路并行。

到目前为止，我国已经制定了一百多个有关电磁兼容的国家标准。应用于电力系统的微机型产品的电磁兼容项目主要有：GB/T 17626.2—1998《电磁兼容试验和测量技术静电放电抗干扰试验》、GB/T 17626.4—1998《电磁兼容试验和测量技术电快速瞬变脉冲群抗干扰试验》、GB/T 17626.5—1999《电磁兼容试验和测量技术浪涌（冲击）

抗干扰试验》、GB/T 17626.3—1998《电磁兼容试验和测量技术（射频）辐射电磁场抗干扰试验》、GB/T 17626.12—1998《电磁兼容试验和测量技术振荡波抗干扰试验》。

## 五、电能表芯片设计与应用

### （一）电能表的 EMC 问题

#### 1. EMC 的主要指标

2003 年 IEC 会对原电能表的标准进行了整理和修改，颁布了新的 IEC 电能表标准，新标准中有关 EMC 的项目有 7 项，除去一项测试电能表对电源的影响外，有六个项目是测试电能表的抗骚扰性能，其中新增的有无线电传导抗扰度实验、浪涌抗扰度实验、阻尼振荡波抗扰度实验，加上原来的静电放电抗扰度实验、高频电磁场抗扰度实验、电快速瞬变脉冲群实验。从实验的要求来看，除了静电放电抗扰度实验的要求未变以外，其他各项所施加的骚扰或频带更宽，或强度更高，而对电能表抗扰度的要求则更加严格。例如，电快速瞬变脉冲群（EFT）试验，增加了带负载实验的要求，在参比电压和基本电流条件下，对电能表施加 4kV 电快速瞬变脉冲群，对于 1 级表，电能误差不能大于 3%。

为满足新的 IEC 标准的要求，电能表的电路设计以及选用的集成电路等元器件本身都须具备良好的抗骚扰性能。

#### 2. 电能表 EMC 设计问题

电能表的电磁兼容设计一直是电能表设计的一个备受关注的焦点，集中反映在抗电快速脉冲群实验上。如果抗电快速瞬变脉冲群试验不通过，请检查如下内容：

（1）在电能表系统中是否有电源检测电路，如果有，请在电源检测电路的复位信号端对地增加 0.01  $\mu\text{F}$  的电容滤波。

（2）检查电能表系统设计中地线的布线，建议模拟地和数字地就近接地，地的面积尽可能的大，不能在二个地中接磁珠等电感器件。

（3）使用电能表计量芯片应该保证复位端接正确电源。

（4）PCB 的地线布线不合理时，应该重新布线。

（5）系统中使用单片机的抗骚扰性能差。

（6）使用线性电源方式时，输入端和输出端的电解电容选取应该尽量大，这样可以提高电源的稳定性和提供瞬态电流的能力。

#### 3. PCB 设计注意事项

本着隔离骚扰源、屏蔽骚扰源、降低骚扰强度的原则，PCB 布线时请注意：

（1）变压器一次输入端接入一定要做好与 IC 模拟输入端的分隔，最好是输入端朝两个不同的方向和不同的层面走，这样可以防止变压器电感对 IC 模拟输入部分线性和精度的影响。

（2）IC 及其他有源器件电源线的旁路和滤波电容一定要做到电源线先接入滤波电容，再旁路电容，再接入有源器件的电源引脚，电容尽量接近有源器件电源引脚端，以起到最好的滤波和旁路作用。

（3）高压线注意爬电距离，220V 应在 5mm 以上。

（4）晶振及其补偿电容和反馈电阻注意尽量靠近 IC，走线也尽量粗，晶振下要铺

完整的地且去掉阻焊层，不要有信号线走过，保证晶体振荡的稳定和抗干扰能力。

(5) 关键数字走线（RESET 等）电源线应尽量粗短，周围多铺地且靠近地，提高复位信号的抗骚扰能力。

(6) 加强地，尽量多铺地，保持地的完整性，多放地过孔，特别是在关键信号线旁边，最小化信号回流路径，提高 EMI 性能。

(7) 模拟输入部分尽量缩短走线，适当加粗，差分信号走线和元件排布尽量一致和平衡和对称，以使模拟的放大器保证最好的性能。

(8) VREF 的稳定和低噪声对整个系统的测量精度影响非常大，所以其外接旁路电容尽量靠近 IC，不要有别的信号线靠近 VREF，VREF 走线尽量粗短。

(9) 模拟部分走线和元器件排布一定要和数字部分尽量分隔清楚，防止它们信号回流路径之间的互相串扰和混乱，模拟部分要精心摆布和走线，因其对线性和精度的影响非常重要。

(10) 光耦通过的电流较大，其骚扰也比较大，因此光耦下面不走其他信号线和地，以防止其对其他信号线和地的影响。

(11) 单片机无用的输入端接高电平或接地，集成电路上该接电源地的端都要接，不要悬空。

(12) 闲置不用的门电路输入端不要悬空，闲置不用的运放正输入端接地，负输入端接输出端。

(13) 制板尽量使用 45° 折线而不用 90° 折线布线以减小高频信号对外的发射与耦合。

## (二) 谐波处理

### 1. 有功电能的谐波处理

在电压输入和负载电流均出现谐波时，就会产生谐波功率。所以有功功率  $P$  通常可以用基波有功功率  $P_1$  和谐波有功功率  $P_H$  之和表示为  $P = P_1 + P_H$ 。通常有功功率是采用对电压、电流的乘积进行积分，然后进行平均得到的，所以也成为平均功率，计算公式为

$$P = \frac{1}{T} \int_0^T u(t)i(t) dt$$

显然有功功率的谐波处理能力直接取决于电压、电流的采样速率。

### 2. 无功电能的谐波处理

当负载功率因数 ( $\cos\varphi$ ) 降低时，将会使输电线、变压器和发电机的附加电能损失增大。要得到同样的功率必须加大电流，或提供电气设备额定电压，这必然要增加发电设备，造成很大的浪费。所以提高负载功率因数，正确地测量无功电能就有着重要意义。

按照其测量原理来区分，无功电能表基本上可分为两类：一类是传统的人为无功电能表（或称为假无功电能表），另一类是新型的自然无功电能表（或称为真无功电能表）。

传统人为无功电能表实质上是在有功电能表的基础上，改变电流、电压的接线方式，或者在电流、电压线圈中串接附加电阻或者附加线圈等以达到计量无功电能的目的。

的。这类产品有计量高压三相三线电路无功电能的内相角  $60^\circ$  型无功电能表以及计量低压三相四线电路无功电能的跨相  $90^\circ$  型无功电能表。这几类人为无功电能表的共同特点是只能在三相电路对称的情况下才能正确测量三相电路无功电能；如果三相电路不对称，则会产生线路附加误差。此类由人为无功电能表构成的无功标准电能表不能用于检定真无功电能表。

新型自然无功电能表直接从无功的定义出发进行测量，又称正弦式无功电能表（或真无功电能表），主要通过模数转换器（ADC）进行交流采样，然后通过由 MCU 或者 DSP 或者 DSP 构成的数字信号处理单元进行处理，得到无功功率，对无功功率进行对时间的积分，最后得到了无功电能。如果电压输入和负载电流均出现谐波，就会产生谐波无功，但是对于含有谐波的非正弦电路的无功功率还没有广泛认同的、科学且有权权威性的定义，但是目前采用得最多的是下面的公式

$$Q = \sum_{n=1}^{\infty} U_n I_n \sin\varphi$$

要实现真无功测量， $90^\circ$  移相是必须的。根据采用的移相方式的不同，测量出来的无功功率与真无功功率存在必然的误差，特别是在谐波情况下。目前主要采用的移相方式有三种：① 移采样点法；② 低通滤波器法；③ Hilbert 滤波器法。

移采样点法是指前端模数转换器 ADC 对电流、电压进行采样后，采用软件的方法将采样点进行移位，从而实现  $-90^\circ$  移相。这类方法最大的缺点就是对各次谐波的移相不一致，移相公式为  $-90^\circ n$ （ $n$  为谐波次数），对 3、7、11、15、19 次谐波实现  $+90^\circ$  移相，而对基波，5、9、13、17、21 次谐波实现  $-90^\circ$  移相。显然，移采样点法可以保证基波以及 5、9、13、17、21 次谐波时测量的准确性，但是对于 3、7、11、15、19 次谐波的测量就会产生很大的误差。

低通滤波器法是采用单极点的低通滤波器来实现  $90^\circ$  的。从频率特性可以看出，该方法对基频可以实现接近  $-90^\circ$ ，但是幅频引入了  $-20\text{dB}/10$  倍频程。通过测量基波频率，然后进行增益补偿，可以保证基波情况下（也即纯正弦信号）无功功率的测量精度，但是由于对谐波成分进行了衰减，在有谐波情况下存在较大的误差，所以低通滤波器法只适合于测量纯正弦信号的无功功率，在含谐波情况下会导致较大的误差。

基于 Hilbert 数字滤波器的无功功率测量方法，不仅能测量正弦电路中的无功功率，而且能够在给定的定义下，也适合于测量含有谐波的非正弦电路中的无功功率。从频率特性可以看出，该方法对基频可以实现接近  $-90^\circ$ ，但是幅频引入了  $-20\text{dB}/10$  倍频程。通过测量基波频率，然后进行增益补偿，可以保证基波情况下（也即纯正弦信号）无功功率的测量精度，但是由于对谐波成分进行了衰减，在有谐波情况下存在较大的误差，所以低通滤波器法只适合于测量纯正弦信号的无功功率，在含谐波情况下会导致较大的误差。Hilbert 数字移相滤波器具有优越的频率响应特性，它的幅频特性为 1，频带范围内的所有频率成分进行  $-90^\circ$  相移的线性滤波器，所以即使对于相当高次谐波无功功率的测量，也能获得很高的测量准确度。

综上所述，采用真无功功率（正弦式无功功率）定义公式，在含有谐波的情况下，采用 Hilbert 滤波器法测量的无功功率完全满足正弦式无功功率定义；移采样点法测量的无功功率，可以在某些特定谐波次数上满足正弦式无功功率的定义；而采用低通滤

波器法，仅仅在纯正弦情况下能够满足公式要求，在有谐波存在的情况下，则存在非常大的误差。

### (三) 三相电能表芯片的应用

#### 1. ATT7030 的应用

(1) ATT7030 是用于构造低成本、高精度的有功电能表的专用芯片，它有以下特点：

- 1) 有功精度符合 IEC61036 和 IEC687 的要求，可用于 1 级和 0.5 级有功表。
- 2) 具有高频电能脉冲输出，使电能测量方便、快捷。
- 3) 具有各相失压指示。
- 4) 当任意一相功率反向时，有反向指示。
- 5) 直接驱动计度器。
- 6) 可选择三相电能以绝缘对值求和或以代数值求和输出。
- 7) 适用于三相三线或三相四线电表。

#### (2) 应用注意事项

- 1) 电源电压  $AV_{CC}$ 、 $V_{CC}$  应在  $\pm 5\%$  以内。
- 2) GND 与 AGND 为数字和模拟电源参考点，建议将他们就近接地，形成大面积多点接地，接地点不要用电感、电阻和磁珠等。
- 3) 芯片输入脚  $V_{xp}$  与  $V_{xn}$  ( $x=1, 2, 3, 4, 5, 6$ ) 对 AGND 的直流电压均为 2.4V。
- 4) 基本电流  $I_b$  下，芯片的输入  $V_{1p}$  与  $V_{1n}$  之间、 $V_{3p}$  与  $V_{3n}$  之间、 $V_{5p}$  与  $V_{5n}$  之间交流电压建议为 0.1 左右。芯片电流输入通道的电压值不得大于 0.8V (RMS 值)。
- 5) 参考电压  $V_n$  下，芯片的输入  $V_{2p}$  与  $V_{2n}$  之间、 $V_{4p}$  与  $V_{4n}$  之间、 $V_{6p}$  与  $V_{6n}$  之间交流电压建议为 0.5V 左右，芯片电压输入通道的电压值不得大于 0.8V (RMS 值) 范围内。
- 6) 芯片的输入脚 SUM 接高电平表示。在三相四线接线方式下，三相电能以代数和输出；在三相三线接线方式下，三相电能以绝对值和输出。
- 7) 芯片的输入脚 SUM 接低电平表示。在三相四线接线方式下，三相电能以绝对值和输出；在三相三线接线方式下，三相电能以代数和输出。
- 8) SCF、S1、S0 用来选择脉冲常数，不能全部接为高电平。

#### (3) 应用举例

1) 三相四线绝对值和电表。设计参数：参考电压 220V，电流 1.5 (6) A，脉冲常数 3200imp/kWh，选取用电流互感器的规格 1.5 (6) A/5mA 负载电阻 40Ω。

步骤一：选择电流互感器的负载电阻： $0.1V/5mA = 20\Omega$ ，则  $R_1 = R_2 = 10\Omega$ 。

步骤二：选择 SCF、S1、S0： $CF = 3200 \times 220 \times 1.5/1000/3600 = 0.2933$ ，查表 8-6。

表 8-6 SCF、S1、S0 参数选择表

SCF	S1	S0	$H_{freq}$	$I_{freq}$	CF (Hz)
0	0	0	256	32	0.1312
0	0	1	128	32	0.2624

续表

SCF	S1	S0	$H_{\text{freq}}$	$L_{\text{freq}}$	CF (Hz)
0	1	0	64	32	0.5249
0	1	1	32	32	1.0498
1	0	0	512	16	0.0656
1	0	1	256	16	0.1312
1	1	0	128	16	0.2624

其最为接近的频率值是 0.2624，如果计度器选用 400:1，则低频分频系数  $L_{\text{freq}}$  为  $3200/400 \times 2 = 16$ ，故选择 SCF、S1、S0 分别为 1、1、0。

步骤三：分压电阻的选择：采用片式电阻分压时，注意每个电阻的功耗和耐压值，须留有余量，防止由于电网电压的升高或出现接地故障，造成分压电阻的损坏。

2) 三相三线代数电表。设计参数：参考电压 10V，电流 1.5 (6) A，脉冲常数 6400imp/kWh，选用电流互感器的规格 1.5 (6) A/5mA 负载电阻 40Ω。

实际应用中，可将三相四线电路做以下少许改动，即可构成三相三线应用电路。

为方便用户选择，表 8-7 给出各电流规格的 SCF、S1、S0，电压为 100V。

表 8-7 各电流规格的 SCF、S1、S0

电流/A	脉冲常数	计度器	计算 CF	查表 CF	SCF、S1、S0
1.5 (6)	6400	400:1	0.2667	0.2624	0、0、1
2.5 (10)	6400	400:1	0.4444	0.5249	0、1、0
5 (20)	6400	400:1	0.8889	1.0498	0、1、1
10 (40)	3200	200:1	0.8889	1.0498	0、1、1
20 (80)	1600	100:1	0.8889	1.0498	0、1、1
25 (100)	1600	100:1	1.1111	1.0498	0、1、1

如果基本电流不变，以上参数适用于 8 倍表，即适用 1.5 (12) 等规格的电表；如果做 16 倍表，考虑到电流输入将超出线性范围，须将基本电流对应的输出减少一半。换句话说，电流输入按 2 倍的基本电流值设计，例如，设计 5 (80) A 的表，应按 10 (80) A 的规格设计，即 10A 输入，0.1V 输出，并在 10A 校正精度，然后按 5 (80) A 进行测试。

## 2. ATT7026 的应用

ATT7026 是用于构造低成本、高精度的有功、无功组合电能表的专用芯片，在配置了单片机的系统中，可以非常方便的实现电流、电压、频率、功率因数等电参数的测量。

### (1) ATT7026 的特点

- 1) 有功精度符合 IEC61036 和 IEC687 的要求，可用于 1 级和 0.5 级有功表的制作。
- 2) 无功测量满足 2 级精度要求，符合 IEC61268 标准。

- 3) 具有良好的谐波响应特性,符合 IEC61268S 标准。
- 4) 具有高频有功、无功电能脉冲输出,使电表校验方便、快捷。
- 5) 当任意一相功率反向时,有反向指示。
- 6) 可以直接驱动计度器,构成低成本的有功、无功组合表。
- 7) 通过 SPI 口与单片机通信,可以实现电流、电压、频率、功率因数等电参数的测量,缺相和逆相序的测量,满足多功能电表的要求,同时具备软件校表功能。
- 8) 适用于三相三线或三相四线电表中。

### (2) 应用注意事项

- 1) 电源电压  $AV_{CC}$ 、 $V_{CC}$  应在  $5V \pm 5\%$  以内。
- 2) GND 与 AGND 为数字和模拟电源参考点,建议将他们就近接地,形成大面积多点接地,接地点不要用电感、电阻和磁珠等。
- 3) 芯片输入脚  $V_{xp}$  与  $V_{xn}$  ( $x=1, 2, 3, 4, 5, 6$ ) 对 AGND 的直流电压均为  $2.4V$ 。
- 4) 基本电流  $I_b$  下,芯片的输入  $V_{1p}$  与  $V_{1n}$  之间、 $V_{3p}$  与  $V_{3n}$  之间、 $V_{5p}$  与  $V_{5n}$  之间交流电压应为  $0.1V$  左右。芯片电流输入通道的电压值不得大于  $0.8V$  (RMS 值)。
- 5) 参考电压  $V_n$  下,芯片的输入  $V_{2p}$  与  $V_{2n}$  之间、 $V_{4p}$  与  $V_{4n}$  之间、 $V_{6p}$  与  $V_{6n}$  之间交流电压应为  $0.5V$  左右。芯片电压输入通道的电压值不得大于  $0.8V$  (RMS 值) 范围内。
- 6) 芯片的输入脚 SEL 接高电平为选择三相四线接线方式,接低电平为选择三相三线接线方式。

(3) 应用举例。三相四线绝对值和电能表(电阻网络校表),参数设计及注意事项参见上述 ATT7030 的三相四线绝对值和电能表的设计举例。

设计参数:参考电压  $220V$ ,电流  $1.5(6)A$ ,脉冲常数  $3200imp/kWh$ ,1 级精度。应用线路中,将 ATT7026 的 API 口、复位脚 RST、SIG 脚与单片机的 I/O 口相连,从而实现软件校表,此时,SGFS1、S0 全部接高电平。

三相三线代数和电表(电阻网络校表):参数设计及注意事项参见上述 ATT7030 的三相三线代数和电表的设计举例。

### 六、基于 MAX690A 芯片的集中式智能电能表抗骚扰设计

目前,我国绝大多数城乡居民用电抄表还采取人工方式,既消耗大量的人力、物力,且采集数据的时间跨度大、准确度低。因此,国家有关部门规定以后将逐步以计算机为基础的自动抄表系统取代传统的人工抄表。但是这样一来,传统的机械电能表在性能上就不能适应要求。针对这一情况,采用单片机自动测控技术,设计了一种既能独立使用又能面向自动抄表系统的集中式智能电表。将 32 户的电表集中于一体管理,可对各户的电量进行计量、巡回显示、集中抄读。自动抄表系统结构框图如图 8-43 所示。

由于集中式智能电能表工作于

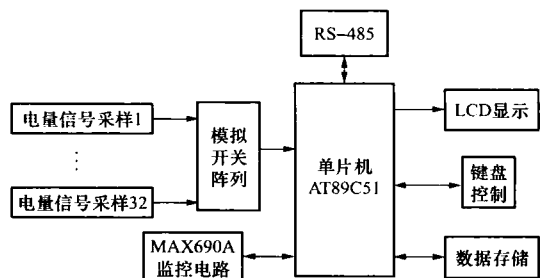


图 8-43 自动抄表系统结构框图

居民住宅区内，很容易受到系统内、外部各种电气和电磁骚扰，其中以供电系统骚扰为主。在家用电器中，许多为电感性负载，它们的快速切换会对电网产生噪声骚扰，进而可能导致单片机数据混乱或死机，规律如下：

- (1) 骚扰脉冲幅度较小时，对单片机基本无影响。
- (2) 骚扰脉冲幅度较大时，使单片机复位。
- (3) 骚扰脉冲幅度较大且瞬间脉冲数目很多，可能导致单片机数据混乱或死机。

因为集中式智能电表长期连续挂网运行，因此要求系统对运行过程中所出现的诸如数据混乱、死机等任何异常现象均能安全恢复，这就需要采取必要且有效的软、硬件抗骚扰措施。否则，系统性能的可靠性与运行的安全性均会降低，导致用户和电业局产生经济纠纷。作为一个单片机测试系统，其抗骚扰设计主要分为硬件抗骚扰设计和软件抗骚扰设计两个方面。

#### (一) 硬件抗骚扰设计

系统在信号采集和输出部分均采用光耦合器，光耦合器的一次侧和二次侧是电绝缘的，因此对地电位差骚扰有很强的抑制能力，同时也具有很强的抑制电磁骚扰能力。在系统供电部分，电源在向系统提供电能的同时，也会把骚扰直接由供电端加在控制电路上，而单片机的复位线、中断线等控制线，最易受到这种外界噪声的骚扰，因此必须采取一定措施加以抑制、消除，具体方法为：电源部分由变压、整流、滤波、稳压四部分组成，且一次侧加  $\pi$  型滤波器，适当加大变压器容量，但这些措施只能使骚扰脉冲的数量和幅度有所减少，不能从根本上解决问题，因此必须使用单片机专用的电源监控电路。

本系统在硬件抗骚扰方面采取的重要措施是选用了单片机系统  $\mu\text{P}$  监控集成电路—MAX690A。MAX690A 具有：复位（上电复位、掉电复位、崩溃复位）、后备电池切换、软件“看门狗”定时器（1.6s）和电源监视（1.25V 的电压比较器）以及后备电池切换等功能。管脚排列如图 8-44 所示。

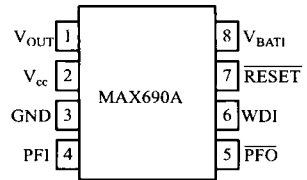


图 8-44 MAX690A 管脚排列

(1)  $V_{\text{OUT}}$  (1 脚)。给 CMOS RAM 供电，当  $V_{\text{cc}}$  高于复位门限电平（4.65V）时， $V_{\text{OUT}} = V_{\text{cc}}$ ；当  $V_{\text{cc}}$  低于复位门限电平时， $V_{\text{OUT}}$  与  $V_{\text{cc}}$  和  $V_{\text{BATI}}$  中的最大值保持一致。

(2)  $V_{\text{cc}}$  (2 脚)。工作电压端，电压取值为：1.2 ~ 5.5V。

(3) GND (3 脚)。接地端。

(4) PFI (4 脚)。电源故障输入端。当此端电压输入低于 1.25V 时 PFO 将变为低电平。

(5) PFO (5 脚)。电源故障输出端，低电平有效。可作为 CPU 中断输入信号通知单片机，使系统在掉电前，进行一些必要的处理，如保存重要数据等。

(6) WDI (6 脚)。“看门狗”喂入端。当其保持高电平或低电平的时间达到 1.6s 时，内部“看门狗”定时器溢出，并触发 RESET 信号输出。

(7) RESET (7 脚)。复位端，低电平有效。当  $V_{\text{cc}}$  低于 4.65V 或“看门狗”定时



器溢出时，RESET 变为低电平。

(8)  $V_{BAT1}$  (8脚)。备用电源输入端，可接 3.6V 的锂电池。

MAX690A 在集中式智能电能表系统中的应用电路如图 8-45 所示。

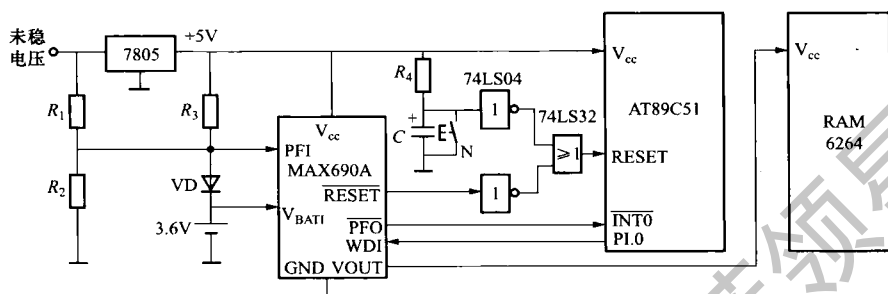


图 8-45 MAX690A 在集中式智能电能表系统中的应用电路

## (二) 软件抗骚扰设计

本系统采取的软件抗骚扰措施有：

- (1) 对输入信号采用电平检测而非边沿检测，以减少各种随机骚扰脉冲的影响。
- (2) 把重要的状态寄存单元备份，当系统状态受骚扰破坏后，能及时查询、备份寄存单元的信息，进行状态纠正。
- (3) 电量数据存放之前，对其进行校验，以保证数据的正确性。
- (4) 电量数据在 6264 和 24LC65 中都采取多址存放，互为备份，以确保万无一失。
- (5) 设置自检程序，在某些内存单元设置状态标志，在开机运行后，对其进行监测，保证信息存储、传输、运算的高可靠性。
- (6) 插入空操作指令。在比较条件转移指令、绝对转移指令、中断、堆栈指令前以及数据表格后，插入空指令，提高系统的稳定性。

(7) 为避免程序运行失常，发生诸如程序“跑飞”、数据区和工作寄存器中的数据遭到破坏等情况，利用了 MAX690A 的计数器定时电路，即“看门狗”电路来监视程序的运行。只要程序运行得正常，单片机就会在小于 1.6s 的时间段内，给 MAX690A 的 WDI 端送入脉冲信号，从而 MAX690A 不会输出复位信号；而当程序运行失常，因“跑飞”等原因单片机不能在 1.6s 内给 WDI 端送入脉冲信号，MAX690A 将输出一个复位信号，促使单片机系统复位。此外，为避免程序运行失常，可在程序存储器的空白处，填满空操作指令和长转移指令，来截获“跑飞”的程序，最后通过强制复位，使程序返回到初始状态。

集中式智能电能表进行了全面有效的系统软、硬件抗骚扰设计，特别是充分利用了 MAX690A 芯片的强大监控功能，实现了本系统三种状态（上电、掉电、崩溃）复位，后备电池切换，软件“看门狗”定时和电源监视等功能，从而极大地提高了系统的抗强骚扰能力，确保了系统运行的安全性与可靠性，为该智能电能表实际的应用与推广提供了可靠的技术保障。

## 七、弧焊设备电磁兼容性

弧焊设备的电磁兼容性要求表现在 2 个方面：① 设备产生的电磁辐射和噪声谐波

不对其本身的控制电路和周围邻近设备产生严重骚扰；② 正常工作状态（如焊接电流、送丝速度、行走速度等）不会被其自身和周围其他设备所产生的电磁噪声所破坏。

### （一）弧焊设备电磁骚扰来源及其危害

研究表明，弧焊设备的电磁骚扰主要来源于以下 4 方面：

#### 1. 弧焊电源工作时产生大量谐波电流

弧焊变压器的谐波含量与铁心饱和程度有关。正常情况下，所加电压为额定电压，铁心基本工作在线性范围内，谐波电流含量不大。但在过载时，铁心工作在饱和区，谐波电流含量会大大增加。而且变压器在投入运行过程、暂态扰动、负载剧烈变化及非正常状态运行时，都会产生大量的谐波。弧焊电源中的整流电路产生谐波是因为它将正弦波整流后变成含有一系列频率不同谐波的单向脉动。大量谐波电流对电网造成极大污染，使得连在同一电网中的其他用电设备无法正常工作，而且还会通过电源线产生射频骚扰。

#### 2. 电力电子器件通断时引起的电磁噪声

大功率快速功率开关管应用于弧焊逆变器，带来了一系列电磁骚扰。如果大功率开关器件是硬开通—硬关断，则电流电压的波形是方波，其高次谐波分量很大。另外，还包括开关管开通和关断时所产生的尖峰电压骚扰，开关管通断时产生的电压尖峰与高频变压器漏感以及其他杂散参数耦合产生的电压尖峰等。

#### 3. 高频引弧时所产生的高频辐射电磁噪声

在钨极氩弧焊中，为了提高引弧成功率，避免焊缝夹钨，保证焊接质量，通常采用非接触的高频高压引弧。这种引弧方式的振荡频率为 250kHz，功率可达 150W，产生的电磁骚扰不仅频率高而且含有大量的谐波。这种高频电磁辐射不仅会对操作人员的健康造成损害，而且还会严重骚扰周围其他设备的正常工作。其高频骚扰还可能耦合至焊机主电路，不仅影响焊机的工作，而且还会通过线路传导至电网，引起网络骚扰。

#### 4. 系统振荡产生的高频骚扰

在焊机电源的闭环控制系统中，由于设计不当，系统的稳度不够会引起控制系统在某一个或几个工作点产生振荡，造成电源输出波形失真以及降低变压器效率等后果。

### （二）弧焊设备电磁骚扰的应对措施

#### 1. 减少骚扰源产生的电磁骚扰

（1）对于高频高压引弧。可以从引弧电路原理出发，分析电路中电感线圈匝数、电容量和火花放电器间隙的关系，认为在满足可靠性的情况下，可以通过增加绕组匝数并减小火花放电器间隙的方式来减小引弧时火花放电器的等效电阻损耗，充分利用能量，提高引弧回路的功率因数，从而减小高频电磁骚扰。还可以采用高压脉冲引弧和接触式引弧，这两种引弧方式从根本上消除了高频骚扰源。但是高压脉冲引弧依然对焊接电源有危害，特别是新型电源尤其是开关电源开始大量使用的今天，迫切要求解决高压击穿逆变电源的问题。

（2）对于弧焊整流器。分析了在负载一定的条件下，网侧输入功率因数与滤波电容  $C$  的关系，指出为了提高功率因数，适当减小滤波电容，并采用高频性能好、出线端子容量大的滤波电容。采用 PWM 技术和可关断电力电子器件，可以使整流器的输入

电流消去低频谐波。其控制电路原理如图 8-46 所示。适当控制 PWM 波形，还可以使输入功率因数接近于 1，因此也称其为单位功率因数整流器（UPFR）。

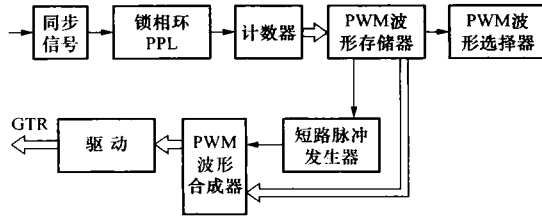


图 8-46 PWM 控制电路原理如图

(3) 根据弧焊变压器产生谐波的原理。选用适当的铁心，确保正常工作时变压器铁心不会饱和，就会避免产生大量的谐波。而对于高频变压器，除了选用合适的铁心防止产生谐波外，还要采用屏蔽等措施减小漏感，尽量消除一、二次侧间的分布电容，抑制骚扰的产生。

(4) 在弧焊逆变器中采用软开关变流技术。利用谐振切换的方法，使功率器件两端的电压或电流呈区间性正弦变化，以使功率器件的开关接近零损耗。同时谐振参数中吸收了高频变压器漏抗、电路中寄生电感和功率器件的寄生电容可以消除高频产生的电压尖峰和浪涌电流，降低器件的开关应力，从本质上克服了硬开关型弧焊电源的缺点，减少了电磁骚扰。

(5) 采用反向恢复时间短的快速二极管。在逆变电源开关管和二次整流二极管的两端分别并接 RC 吸收电路，抑制浪涌电压。在二次整流回路中串接带可饱和磁心的线圈，这是因为可饱和磁心线圈在通过正常电流时磁心饱和，电感量很小，不会影响电路正常工作；一旦电流要反向流过时，磁心线圈将产生很大的反电势，阻止反向电流的上升，因此将它与二极管串联就能有效地抑制二极管反向浪涌电流。

(6) 电源中由于分布电容引起的电磁噪声。可以采取在功率器件和其散热器之间选用低介电常数的材料做绝缘垫，降低它们之间的耦合电容，抑制电磁噪声的产生，减小分布电容的方法如图 8-47 所示。

(7) 对于系统振荡所产生的高频骚扰。解决的方法为适当调整滤波参数和反馈信号的取样点，如在滤波环节之前取样，既消除系统振荡，又满足输出滤波的要求。

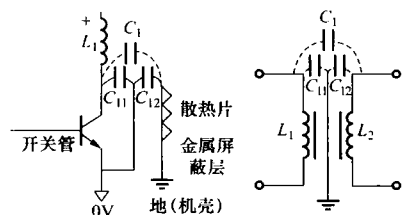


图 8-47 减小分布电容的方法

## 2. 从传导途径上加以抑制

(1) 功率滤波。功率滤波主要是用来抑制谐波电流流入电网。弧焊变压器通常采用并联一条电容和电感串联支路，构成单调谐滤波器的方法来滤除谐波。

(2) EMI 滤波。由于逆变焊机的快速发展和大量应用，对滤除逆变器所产生电磁骚扰的 EMI 滤波研究也较多。图 8-48 为目前应用于焊接电源中的 EMI 滤波器。

其中图 8-48 (a) 和图 8-48 (b) 是电源 EMI 滤波器, 即接在电源的输入端具有滤除线路噪声和焊机噪声的双重滤波功效。图 8-48 (a) 主要是用来滤除共模噪声, 图 8-48 (b) 既可以滤除共模噪声又可以滤除差模噪声; 图 8-48 (c) 是有源 EMI 滤波器, 用以过滤逆变电源产生的脉动波纹及尖峰, 消除其对电源本身和过程控制产生的负面影响。

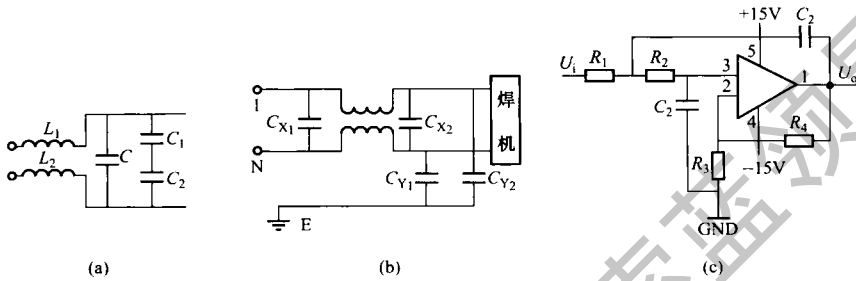


图 8-48 EMI 滤波器

- (a) 滤除共模噪声的电源 EMI 滤波器; (b) 可滤除共模和差模噪声的电源 EMI 滤波器;  
(c) 有源 EMI 滤波器

采用具有强抗电磁骚扰能力的 I-N-I (Impulse-Non-pulsation-Impulse) 电路结构设计高频引弧器, 可以达到有效抑制高频骚扰的目的, 电路原理如图 8-49 所示。图 8-49 中 N 环节为控制产生高频电流的网络。通过采用设计合理的 N 环节, 可以有效地消除引弧器对电网的高频骚扰, 获得无骚扰脉冲的输入电流。

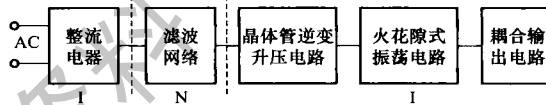


图 8-49 高频引弧器电路原理图

(3) 其他措施。对 TIG 焊高频引弧时高频电磁噪声的辐射强度与焊接电缆和屏蔽接地之间的关系进行了研究。结果表明, 为了抑制电缆中高频电磁噪声的辐射强度, 可以采取以下方法: ① 尽可能地减小焊接电缆和焊机输入线的长度; ② 尽量使高频引弧器和焊机输入线用金属管良好屏蔽并接地。

### 3. 降低接收电路受骚扰水平

对于弧焊设备受到电磁辐射骚扰的防护, 采取了如下措施: 将易受骚扰的接收电路置于设计良好并接地的电磁屏蔽体内, 如金属外壳; 控制信号线选用屏蔽良好的双绞线, 并远离焊接电缆以及缩短信号线长度和贴近地面布设; 印制电路板采用低输入电阻, 高抗骚扰容限的设计并尽量远离辐射源。对于传导骚扰, 多采用隔离变压器、光电耦合器和滤波器进行隔离防护。

尽管弧焊设备电磁兼容性的研究工作已取得了一些成果, 并在实践中得到应用, 但其深度和广度还远远不够。研究中主要采用问题解决法, 就事论事, 风险大、成本高、周期长, 远不能满足日益提高的电磁兼容标准。今后, 弧焊设备电磁兼容性研究的方

向应是采用系统法，对弧焊设备的电磁兼容性进行预测。只有如此，才能节约研究成本，缩短研究周期，满足更高的要求。

## 八、导弹的电磁兼容设计和雷击防护

### (一) 导弹的电磁骚扰

导弹飞行过程中的电磁骚扰一般可分为外部骚扰（静电骚扰）和内部骚扰（电气和无线电骚扰）两种。

#### 1. 外部骚扰

导弹外部的骚扰来源于感应带电、摩擦带电。由于地球周围大气中存在着静电场。静电场强度随着高度、气候的不同而不同。大气中经常有许多流动着的带有几万至几百万伏不同电位的大气团。所以空气的电阻率是变化的，由此造成大气局部电位梯度的很大变化，当导弹接近或穿过带电气团时就会感应带电或直接使导弹带电。这些静电荷的积累会聚成很高的电位，若不采取措施，则各部位带电不等，高电位就会向低电位部分放电，导致火花放电。

导弹在飞行时，与大气中的灰尘、雨点、雪片等质点发生摩擦形成电荷，有时高达数百万伏，导致对大气的火花放电。这种带电不仅产生在导弹的金属蒙皮上，同样也产生在雷达罩等非金属结构上。

#### 2. 内部骚扰

导弹的内部骚扰是指来自内部用电设备，如电气接触点的振动，配电系统和发动机点火系统所产生的火花（高频电磁波）、无线电设备之间泄漏的高频电磁波及其谐波，带电导体之间的电磁感应（耦合）以及弹上的无线电脉冲等。此外，导弹上各活动构件如摇臂、拉杆等的运动所产生的火花，均会对无线电设备产生骚扰作用。

### (二) 火花放电对导弹的危害

(1) 强烈的无线电骚扰，严重时会造成无线电设备不能正常工作。

(2) 易引起火灾和爆炸。

(3) 飞行中当与带异性电荷的大气团接近时，将发生雷击现象。

为防止上述危害，一般可以通过合适的接地、良好的电搭接、合理的布线、屏蔽、滤波和限幅等技术及组合技术抑制骚扰。

### (三) 电搭接

#### 1. 电搭接的作用

所谓电搭接，就是使导弹弹体结构各金属部分和弹上设备之间达到可靠的电气连接，形成一个低电阻回路以降低相互间的电位差，使导弹在电性能上成为一体，以保证导弹电气性能的稳定，避免发生如雷击闪电、静电放电和电冲击所致的危险。一般都以导弹弹体作为基础零电位，将其余的构件和设备都搭接在弹体上，防止静电电荷积聚。电搭接是抑制电磁骚扰非常重要的技术措施之一。电搭接的质量可根据搭接电阻值的大小来确定，接触电阻值越小，标志搭接质量越好。

#### 2. 电搭接的要求

(1) 凡面积超过 $0.2\text{m}^2$ 或长度超过 $0.5\text{m}$ 的金属零件如带条、导管、屏蔽软管等均应电搭接。

(2) 安装电搭接前要打磨接触处，打磨范围应超过搭接线外缘 2~3mm，使之发出金属光泽；零件表面有镀锡、银、锌、镉、铬、镍等金属保护层者，均不必打磨，但要用酒精或汽油清洗和涂油。

(3) 电搭接线必须保证在安装固定后，能承受振动、膨胀与收缩的影响。安装位置应便于地面检查和更换，并装在较大的零件上，且不得因此而减弱结构的强度。

(4) 在满足电搭接电阻和活动范围要求的情况下，尽量选用截面小和长度短的电搭接线。

(5) 保证导弹在各种飞行状态下，电搭接线均不得与操纵系统的活动构件相碰。

### 3. 电搭接的一般方法

(1) 利用结构本身的连接（铆接和螺接）进行电搭接

铆接：虽然铆钉表面有不导电的阳极化膜，但铆钉孔是在零件阳极化后钻出的，因而孔内无绝缘层且铆接时铆钉杆被镦粗，部分阳极化膜被挤破，从而能达到良好的电接触。

螺栓连接：螺栓和螺母一般都有良好的导电包覆层，即使包覆层导电性差，但由于拧紧螺栓时，在螺纹型面上有很大的型面压力，因此也能达到良好的电接触。

(2) 增设电搭接零件，如搭接线、搭接片、金属搭接条（带）以及利用卡箍、导管固定座等搭接。

由于活动构件要润滑，因此弹体与活动面之间的导电通路就成了问题，为此，这些部位必须与弹体导电通路进行电搭接。

对于表面的突出物，当它与弹体导电通路之间导电能力不够时也要电搭接。电搭接的有关技术要求详见 GJB 358—1987《军用飞机电搭接技术要求》。

### (四) 雷击防护

#### 1. 雷击对结构的危害

雷电属于自然电磁骚扰，雷击则为瞬态放电现象，全球平均每年要发生 1600 万次以上的闪电，直接雷击电流最大值可达 210kA，电压为 2.0MV 左右。

雷击中的高电压会击穿绝缘材料和局部结构，雷击中的高电流会使导电不连续处起火，材料烧蚀，造成机械性能大幅度下降。

#### 2. 雷击防护原则

(1) 雷击放电必须限制在弹体的外表面，不得进入弹体内部。

(2) 弹体表面上应有良好的电连接，低阻抗，使电荷传输时电压最小。弹体表面导电通道应具有传输 200kA 的雷电峰值（雷电击中时）电流和在 1~2s 内传输 500C 电荷能量的能力且无高热和起火现象发生。

(3) 弹体外表面导电通路上，适当地安放避雷器（一般安放在翼尖部位）。

#### 3. 复合材料的防雷击特点

现代导弹弹体结构应用复合材料将越来越广泛，而这类材料的抗雷击损伤能力又比铝合金差，所以必须注意雷击的防护。

(1) 雷击对复合材料的损伤机理。对非导电的玻璃纤维或 Kevlar 纤维增强的树脂基复合材料制成的雷达罩，雷击造成损伤的主要原因有：结构的绝缘强度不够，特别

是结构内表面有导体时,结构易被雷击高电压击穿;雷击电弧和雷击持续电流会引起材料烧蚀或燃烧,形成局部损伤;其他如雷击的冲击波和磁力也会引起结构损伤。

雷击对树脂基碳纤维复合材料的损伤机理是:一般雷击电弧扫到复合材料表面上,在电弧作用下,首先是表面基体材料被烧蚀、蒸发,随后电弧就与导电的碳纤维接触,雷击电荷就传到各纤维束上。由于电压高、电流大,纤维快速升温,当温度升至某一临界温度以上时,树脂基体开始热分离,使纤维失去基体的支持,整个复合材料的强度刚度就大幅度下降,最终导致结构破坏。

(2) 复合材料雷击防护层。复合材料在没有防护层的情况下,试验表明,经受 60~180kA 峰值电流和 1.9C 电荷量放电后就发生严重损伤,说明应用复合材料作弹体结构必须进行雷击防护。

复合材料试件上覆盖一层雷击防护层,经雷击模拟试验可行的方案有:

1) 将铝箔或铝箔胶条接到复合材料的表面上。在复合材料外表面上喷涂铝(火焰喷涂或等离子喷涂),为提高防雷击效果,在复合材料的喷涂区先铺上一层玻璃布(可与碳纤维铺层一次铺叠、一次固化成形)。其作用是保护复合材料不接触电荷并保护喷涂铝层不被电化腐蚀。

2) 铺放金属丝网。将金属丝织成布或针织品,可以很容易制成形状复杂的曲面,并可简单地利用复合材料基体材料作为胶黏剂与复合材料零件一次固化成形。金属丝网具有雷击防护层系统最好的全部特性,有多次经受雷击的能力,能传输很高的电荷量。从质量、成本和效能上看,它是优质、高效的雷击防护层。

## 第六节 通信系统电磁兼容设计

### 一、GPS 卫星接收机的自适应抗骚扰设计

GPS 全球定位系统包括三大部分:① 空间部分:GPS 卫星星座;② 地面控制部分:地面监控系统;③ 用户设备部分:GPS 信号接收机,接收 GPS 卫星发射信号,以获得必要的导航和定位信息,经数据处理,完成导航和定位工作。GPS 接收机硬件一般由主机、天线和电源组成。因接收机主要依赖于 GPS 卫星发射的射频信号来工作,因此它易受射频骚扰的影响。射频骚扰可能是宽带的、窄带的、无意的或有意的。因为射频骚扰不能预测,当它出现时,无论卫星发射的信号是否完好,它都会降低卫星信号的完整性。因此研究 GPS 导航卫星接收机的抗骚扰技术具有重要的实际意义。

#### (一) GPS 卫星接收机的抗骚扰实现原理

图 8-50 为 GPS 卫星接收机的抗骚扰技术实现框图。该抗骚扰设计安装在卫星接收机的前端,只需将接收机的原天线直接以新式天线阵替换,而不必对接收机内部进行变动,主要采用四元自适应天线阵,将天线馈源送来的微波信号进行低噪声放大,再将微波频率变换到中频然后再进行放大、滤波、解调以及 A/D 转换,将模拟信号转换成数字信号送给 DSP 进行处理。通过 DSP 实现自适应算法进行数字增益控制,根据信号与骚扰传来方向的不同,自动调整内部参数使方向图主波束对准信号方向,零方向对准骚扰方向,从而改变天线阵的方向图,在骚扰源方向形成零陷。天线阵的各单元在 A/D 变换之

前均拥有独立的接受信道，对信号采样所得的数字信号可保留所有的空间信息。一旦选定自适应算法，则自适应算法的收敛速度完全取决于 A/D 转换器的抽样速度。A/D 转换器的抽样速度可达几百兆赫，这对设计解决抗骚扰问题是非常有益的。

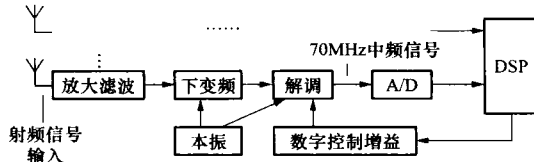


图 8-50 GPS 卫星接收机的抗骚扰技术实现框图

### (二) 功率倒置算法

自适应算法中最具代表性的是 LMS 算法和 HA 算法。为了实现自适应抗骚扰，LMS 算法需要有参考信号，HA 算法需要知道信号的准确来向。用于军事领域定位导航系统的卫星信号不可能轻易获知，而且卫星信号随着卫星的不同而不同，所需参考信号的要求也是不一致的。作为 GPS 卫星导航接收机要同时接收多颗卫星的信号，由此产生参考信号也比较困难。另外，接收机在接收卫星信号时（比如安装在舰上），相对卫星的位置是不断变化的，所以，有用信号的来向也难以确知。因此，LMS 算法和 HA 算法都不适合卫星接收机的抗骚扰装置。

如果直接将阵列的输出作为误差信号，追求均方误差最小将导致阵列输出最小，这就是功率倒置算法。功率倒置算法对输入端的信号，无论是有用信号和骚扰均尽可能地加以抑制，所以在有不同方向的有效信号和骚扰源时，其波束图将在有效信号及骚扰源方向上产生零点。若信号很弱而骚扰很强，骚扰将对应深零点，因而被大大地抑制，功率倒置算法的优点在于不需要预先知道信号的结构和方向就可在强骚扰情况下获取微弱的有用信号。所以，在卫星接收机的抗骚扰装置设计中采用功率倒置算法。

功率倒置算法实质上是一种具有严格约束条件的自适应算法。其约束条件  $W^T S_0 = 1$ ，其中  $W = [W_0, W_1, W_2, \dots, W_n]^T$  即是要求自适应天线阵在任何时候均需保证  $\theta_0$  方向的天线增益为 1。令  $S_0 = [1, 0, \dots, 0]^T$ ，则条件  $W^T S_0 = 1$  变成  $W_0 = 1$ ，即要求第一支路的加权系数为 1。这种自适应天线阵如图 8-51 所示。

设

$$X(t) = [x_1(t), x_2(t), \dots, x_N(t)]^T$$

$$W(t) = [w_1(t), w_2(t), \dots, w_N(t)]^T$$

式中： $x_1(t), x_2(t), \dots, x_N(t)$  分别表示第 1, 2,  $N$  个阵元接收到的信号。

$$Y(t) = x_0(t) - W^T(t)X(t)$$

$$Y(t) = x_0(t) - W^T(t)X(t)$$

式中： $x_0(t)$  为主阵元接收的信号。设

$$\xi = E | Y^2(t) |$$

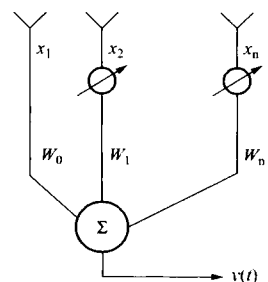


图 8-51  $N+1$  元功率倒置自适应阵



$$= E |x_0^2| - 2W^T(t)r_{x0} + W^T(t)R_{xx}W(t)$$

式中:  $r_{x0} = E[X^*(t)x_0]$ ,  $R_{xx} = E[X^*(t)X(t)]$ , 则  $\varepsilon$  对权值  $W$  的梯度为

$$\nabla_w \xi = -2r_{x0} + 2R_{xx}W$$

令  $\nabla_w \xi = 0$  就得到

$$W_{opt} = R_{xx}^{-1}r_{x0}$$

$$\frac{dw}{dt} = -\mu \nabla_w \xi$$

式中:  $\mu$  为一常数。为避免直接对  $R_{xx}$  求逆, 先设置初值  $W(0)$ , 沿  $\xi$  减小的方向调阵  $W$ , 即可找到  $W_{opt}$ , 这是因为梯度的方向是  $\xi$  增加最快的方向, 负的梯度方向就是减小最快的方向, 因此, 可采用以下的公式来调整  $W$  以寻求把瞬时输出功率的梯度  $\nabla_w [Y^2(t)]$  作为均方梯度  $\nabla_w E[Y^2(t)]$  的近似值, 即

$$\nabla_w \xi = \nabla_w E[Y^2(t)] \approx \nabla_w [Y^2(t)]$$

将上式代入  $(\frac{dw}{dt})$  得

$$\frac{dw}{dt} = -2\mu X^*(t)Y(t) = \alpha X^*(t)Y(t)$$

式中:  $\alpha = -2\mu$ 。

### (三) 计算机仿真

模拟中采用四元均匀平面圆阵为例, 分两种情况进行模拟仿真。四元阵阵元平面放置图如图 8-52 所示。

#### 1. 只存在一个骚扰源

假设有用信号空间到达角为  $p_i/3$ , 骚扰到达角为  $p_i$ , 有用信号功率为 0dBW, 骚扰功率为 40dBW, 自适应天线阵的方向图如图 8-53 所示。从图 8-53 可知, 功率倒置阵不论对有用信号还是骚扰均会产生抑制且信号越强, 抑制越深。

#### 2. 存在多个骚扰源

假设有用信号空间到达角为 0, 骚扰信号空间到达角为  $p_i/3, 7p_i/6$ , 有用信号功率为 0dBW, 骚扰信号功率为 40dBW, 多个骚扰源天线阵方向图如图 8-54 所示。

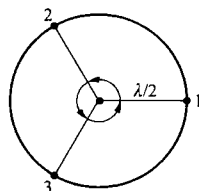


图 8-52 四元阵阵元平面放置图

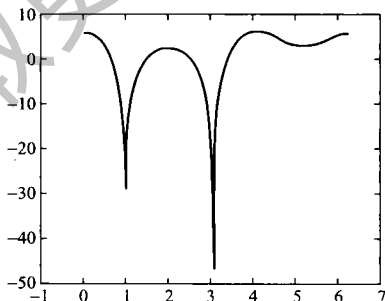


图 8-53 一个骚扰源自适应天线阵的方向图

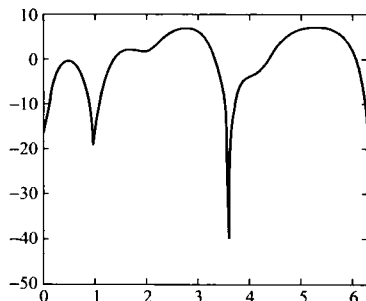


图 8-54 多个骚扰源天线阵方向图

### 3. 信号信噪比的影响

当输入信噪比为  $-40\text{dB}$  时, 输出信号如图 8-55 所示。当输入信噪比为  $-60\text{dB}$  时, 输出信号则如图 8-56 所示。从图 8-56 中可知, 功率倒置算法对越强的信号, 抑制越深。所以信噪比越小, 其输出正弦信号的波形越理想。

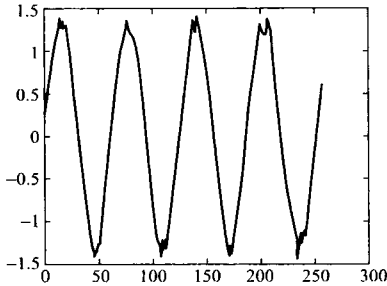


图 8-55 输出信号  
( $\text{SNR} = -40\text{dB}$ )

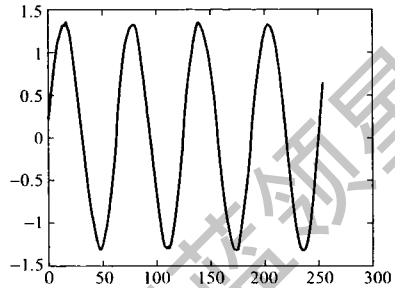


图 8-56 输出信号  
( $\text{SNR} = -60\text{dB}$ )

从计算机仿真结果可以得出, 卫星接收机的这种抗骚扰设计是可行的, 自适应天线阵采用功率倒置算法对一个或多个骚扰均有较好的抑制效果, 在强骚扰下信噪比越小, 输出的有用信号越理想。

## 二、军事短波通信抗骚扰性能仿真设计与实现

信息时代的到来, 使得现代战争越来越依赖于战场信息。如何尽快、更多地掌握战场信息, 快速、准确地传达命令, 灵活运用兵力, 这都要靠军事通信系统具有较高的性能, 以适应现代战争的需要。

### (一) 军事短波通信系统

短波通信通常是指利用波长为  $100 \sim 10\text{m}$  (频率为  $3 \sim 30\text{MHz}$ ) 的电磁波进行的无线电通信。目前也有把中波的高频段 ( $1.5 \sim 3\text{MHz}$ ) 归到短波波段中去, 所以现有的许多短波通信设备, 其波段范围往往扩展到  $1.5 \sim 30\text{MHz}$ 。在许多国家, 也把短波通信认为是高频 (HF) 无线电通信。

多年来短波通信被广泛用于政府、军事、气象、商业等部门, 用以传送语言、文字、图像、数据等信息。尤其在军事部门, 它始终是军事指挥通信的重要手段之一。这里, 短波通信指的是地域网环境下的军事短波通信, 是空间直线传播的近距离通信。

短波通信系统主要用于话音通信和数传通信。短波通信系统通信质量的好坏, 在军事上直接反映就是通与不通。而通的程度如何有相应的指标来衡量, 对于话音通信, 用话音可懂度来衡量, 一般认为话音可懂度降低到  $30\%$  以下, 话音将难以正确分辨, 用户将无法获取信息, 通信将无法进行; 对于数据通信, 用信道误码率来衡量, 在传统的短波数据通信中, 信道误码率通常在  $10^{-2} \sim 10^{-3}$  的数量级, 现在由于短波数据通信中采用了各种有效的抗衰落和抗多径 (通常就是指抗码元串扰) 的措施, 系统的信道误码率差不多提高了两个数量级, 可达  $10^{-5} \sim 10^{-6}$ 。

## (二) 短波通信系统仿真模型

### 1. 短波信道模型

无线短波信道对于短波通信有很大影响,为了定量分析短波信道对数据传输的影响,必须建立合适的短波信道数学模型。短波信道的模型与它所传输信号的特征有关。抽象简单信道模型,只考虑自由空间传输模型,自由空间传输损耗为

$$L_p = 32.44 + 20\lg f + 20\lg r \quad (\text{dB})$$

显然,传输损耗与发送信号频率、传输距离有关。

### 2. 短波骚扰设备模型

现代通信系统中的通信设备采用了抗骚扰技术,如直接序列扩频、跳频等技术,具有抗骚扰能力。针对不同的抗骚扰技术,应有不同的针对性骚扰样式。在实际的电子对抗中,为进行有效的骚扰,应针对对方通信系统发射的信号波形,选择适当的骚扰方式。

## (三) 短波通信的骚扰方程

在军事短波通信中,主要采用三类抗骚扰通信系统,即跳频扩频通信、直接伪码序列扩频通信和混合扩频通信等三大类。俗话说:“魔高一尺,道高一丈”。为了更有效地对付这些抗骚扰能力强的新体制通信系统,出现了一些新的通信对抗技术样式,如宽带拦阻式骚扰、跟踪引导式骚扰、快速转发式骚扰、部分频带噪声骚扰等。

### 1. 跳频通信

跳频/扩频通信技术(FH/SS)的基本原理是:在常规定频通信的基础上,借助伪随机码不断切换通信载波频率,使之从一个信道随机跳变到另一信道,使实施电子骚扰一方难以对跳频信号实现截收、测向和骚扰。

对于跳频通信,有相应的通信骚扰方案,例如:宽带拦阻式骚扰、部分频带噪声骚扰和多音骚扰等。每种骚扰方案都有各自的优缺点。

针对不同的骚扰方式,计算出码元误码率 $P_b$ ,从而可得到通信链路的质量。在不同骚扰方式下的码元误码率 $P_b$ 别为

对于宽带拦阻式骚扰码元误码率为

$$P_b = \frac{1}{2(M-1)} \sum_{i=2}^M (-1)^i \binom{M}{i} \exp\left\{-\frac{kE_b}{N_j} \left(\frac{i-1}{i}\right)\right\}$$

对于部分频带噪声骚扰码元误码率为

$$P_b = \frac{1}{2(M-1)} \sum_{i=2}^M (-1)^i \binom{M}{i} \exp\left\{-\frac{k\alpha E_b}{N_j} \left(\frac{i-1}{i}\right)\right\}$$

式中: $M$ 为信息容量,是2的幂次; $k = \log_2 M$ ;

$E_b$ 为接收机信号码元能量; $N_j$ 为跳频接收机中信号功率谱密度; $\alpha$ 为跳频带宽中被骚扰信道比例数,骚扰/通信带宽比为

$$E_b = S/R_b$$

式中: $S$ 为接收信号功率; $R_b$ 为跳频电台发信数据率,则

$$N_j = \frac{J}{\alpha W_s}$$

式中: $W_s$ 表示扩频带宽; $J$ 表示通信骚扰功率。

这里的传输损耗计算要考虑到信号频率。因为是跳频，所以频率是在一定范围内跳变的，而不同的频率，其传输损耗不同。为了方便仿真评估，我们在其跳频范围内随机取一个频率（这样仿真的次数越多，就越能覆盖整个跳频范围）。

## 2. 扩频通信

直扩通信的全称是“直接伪噪声序列扩展频谱通信系统”，是目前常用扩谱通信系统的一种。对于直扩系统，最佳骚扰技术样式是相干伪码扩频骚扰，其次是宽带均匀频谱压制性骚扰，第三是非相干伪码扩频骚扰。

关于相干伪码扩频骚扰，直扩系统发射信号模型如下（发射信号功率用  $P$  表示），收信端接收信号模型为

$$S(t) = \sqrt{2P}m(t)P(t)\cos\omega t$$

骚扰模型为

$$J(t) = \sqrt{2J}m(t)P(t)\cos\omega_0 t$$

数传通信误码率为

$$\begin{aligned} P_{eJ} &= \frac{1}{2} - \frac{1}{\pi} \int_0^{\infty} \frac{\sin U}{U} \Phi_2(U) dU + \frac{1}{\pi} \int_0^{\infty} \frac{\sin U}{U} \Phi_2(U) [1 - \Phi_1(U)] dU \\ &= Q\left(\frac{1}{\sqrt{\sigma_J^2 + \sigma_0^2}}\right) \end{aligned}$$

式中： $\sigma_0^2 = \frac{N_0}{2E_b}$ ； $E_b = PT$ ； $P$  为发射信号功率； $T$  为载波期； $N_0$  为噪声功率，则

$$\sigma_J^2 = \frac{J}{2PT} = \frac{J}{2E_b}$$

式中： $J$  为干扰信号功率； $\Phi_2(U) = \exp\left(-\frac{1}{2}\sigma_0^2 U^2\right)$ ； $\Phi_1(U) = \exp\left(-\frac{1}{2}\sigma_J^2 U^2\right)$ ；若  $N_0 \ll J$ ，可忽略不计  $N_0$ ； $T$  为直扩系统中载波的周期。

### （四）评估指标及评估方法

对军事短波通信系统的抗骚扰性进行仿真评估，必须建立合理的评估指标体系，应考虑以下几个重要必需的评估指标：

（1）通信网的信道误码率。指通信信道在有骚扰和无骚扰时的信道误码率，它与信道模型相关。

（2）通信网的传输与处理时延。指信息到达接收端的时间延迟。

（3）通信网中各种设备的自身工作状况。这与通信网中各种通信设备的平均无故障时间（MTBF）有关。

（4）通信网的信息流量。指通信网在有干扰和无干扰情况下信息传输能力，这与通信系统中通信设备的级别也有关。

评估方法：由于军事短波通信系统抗骚扰性能评估中固有的不确定性和模糊性，如果用语言值描述，隶属云表示和运算是目前比较好的方法。云是用语言值表示的某个定性概念与其定量表示之间的不确定转换模型，它主要反映宇宙中事物或人类知识中概念的两种不确定性：模糊性（边界的亦此亦比性）和随机性（发生的概率），用云模型把模糊性和随机性完全集成在一起，研究自然语言中最基本的语言值（又称语

言原子) 所蕴含的不确定性的普遍规律, 使得有可能从语言值表达的定性信息中获得定量数据的范围和分布规律, 也有可能从精确数值有效转换为恰当的定性语言值。

设  $X$  是一个精确数值量的集合  $X = \{x\}$ , 称为论域, 关于论域  $X$  上对应的定性概念  $\bar{A}$  是指: 对于任意数值量, 都存在一个有稳定倾向的随机数  $\mu_{\bar{A}}(x)$ , 叫作  $x$  对  $\bar{A}$  的隶属度。隶属度在论域上的分布称为隶属云, 简称为云, 它由许多云滴组成, 某一个云滴也许无足轻重, 但云的整体形状反映了定性概念的重要特性, 由于这种分布类似天空中的云彩, 远看有明确的形状, 近看没有确定的边界, 所以借用云来比喻定性和定量之间的不确定性映射。云的数字特征用期望值  $E_x$ 、熵  $E_n$  和超熵  $H_c$  表示。期望值  $E_x$  表示最能代表这个定性概念的值, 通常是云重心对应的  $x$  值, 它应该 100% 地属于这个定性概念; 熵  $E_n$  是定性概念模糊度的度量, 反映了可以被概念  $\bar{A}$  接受的数值范围, 体现了亦此亦彼性的裕度。超熵  $H_c$  是熵的熵, 反映了概念  $\bar{A}$  的熵的离散程度。

正态云是表征语言原子最普遍、最重要的工具。给定云的数字特征期望值  $E_x$ 、熵  $E_n$  和超熵  $H_c$ , 我们用以下算法产生云滴, 由成千上万的云滴组成云。

- 1) 产生一个期望值为  $E_n$ 、方差为  $H_c$  的正态随机数  $E_n'$ 。
- 2) 产生一个期望值为  $E_x$ 、方差为  $E_n'$  的正态随机数  $x$ 。
- 3) 计算  $y = e^{-\frac{(x - E_x)^2}{2(E_n')^2}}$ 。
- 4) 使  $(x, y)$  成为合乎条件的一个云滴。
- 5) 重复步骤 1 到步骤 4, 直到生成满足要求数目的云滴数。

一个云  $C$  用  $(E_x, E_n, H_c)$  表示。云中的每一点  $\text{drop}(x_i, y_i)$  称之为“云滴”。其中,  $y_i$  值表示的是  $x_i$  值隶属于云  $(E_x, E_n, H_c)$  所代表的定性概念“较好”的程度。

仿真技术已经成为分析、研究各种系统, 尤其是复杂系统的重要工具。这里是采用离散系统仿真技术来实现的。

### 1. 仿真系统总体结构

仿真系统总体结构框图如图 8-57 所示。

其中, 主控系统数据库中数据库有两类: 仿真评估库和固定数据库。前者包括仿真任务分配库、通信设备布设库、骚扰设备布设库和通信信道布设库等, 它是在仿真评估过程中产生的; 后者包括传输信道模型库、通信设备模型库和骚扰设备模型库等, 它是由系统管理员维护的; 地图管理模块、评估模块、显示模块是公用模块。

### 2. 系统仿真思想和仿真流程

仿真的基本思想是: 由主控计算机分配任务给其各个分系统计算机, 各个分系统计算机在领受任务后, 就在给定的地图上, 布设军事短波通信网, 然后将布设的各种设备参数信息及相关信息写入主控计算机的库中, 再下达任务给用于布设骚扰设备的骚扰设置分系统, 骚扰设置分系统领受到任务后, 读取主控计算机中已布设好的相关设备库参数信息并在本机上显示出来, 然后再根据通信网布设图, 布设各种骚扰设备,

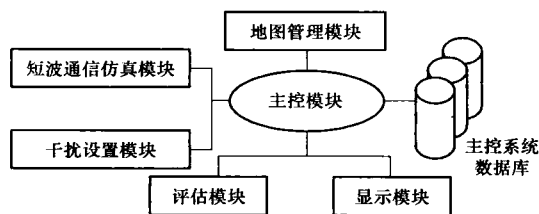


图 8-57 仿真系统总体结构框图

完毕后写入主控计算机并发出任务完成指令。主控或其他有权分系统根据自己的权限仿真布设好有骚扰情况的通信网。仿真完毕后，根据输出的各种指标运用云理论评估系统的抗骚扰能力。

短波通信网抗骚扰性能仿真流程如图 8-58 所示：

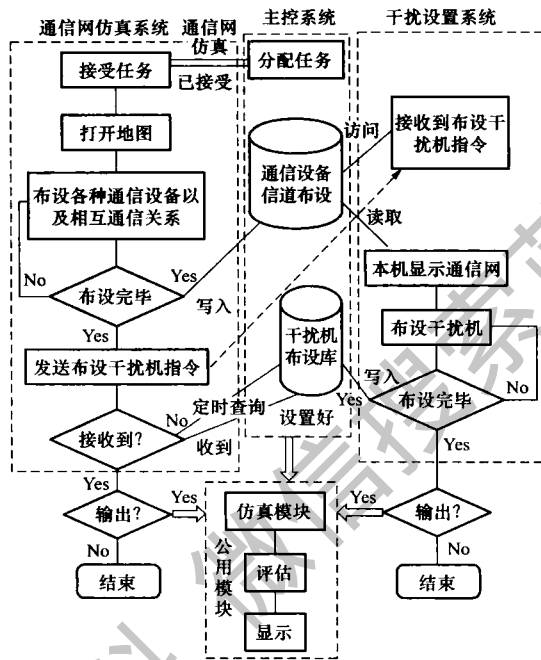


图 8-58 短波通信网抗骚扰性能仿真流程图

在仿真的过程中，根据仿真时间的推移，仿真过程中各台设备的工作状况会发生一定的变化（如故障、正常等）。这样仿真过程中就要判断设备的工作状况，就涉及到设备的可靠度问题。设备可靠度（无故障概率）是服从指数分布的。其中  $MTBF_i = 1/\lambda_i$ ， $MTBF$  是不同设备的平均无故障时间， $\lambda$  为无故障的概率（这里我们认为每次用于仿真的设备都是刚开始使用的）。这样，在仿真过程中，根据仿真的步长，可以实时计算出每一步仿真时设备的可靠度  $\lambda$ ，根据这个可靠度，产生一个服从  $(0 \sim 1)$  分布的随机数（0 表示设备无故障，1 表示设备发生故障），其中产生 0 的概率为  $\lambda$ ，产生 1 的概率为  $1-\lambda$ 。这样，在仿真过程中，设备的好坏是随机且和其自身的  $MTBF$  相关，能够达到仿真要求。

### 3. 本仿真系统评估及结果分析

对于一个布设好的通信网，在骚扰时，进行仿真，可分别得出整个通信网节点对之间的评估指标参数，依据得出的指标参数分别用云技术进行不确定性推理，就得出整个通信网中每个节点对的通信质量（这里是用云图表示出来的）。由于通信网中两个不同通信单位之间可能有多个节点对（即为了通信的可靠性，不同通信单位之间采用多种通信方式或多个同种通信方式），这样，可以根据云的算术“或”运算综合提升

两个不同通信单位之间节点对的通信质量，从而得出整个通信网中两个不同通信单位之间的通信质量，最后再根据云的算术“与”运算，综合提升网中不同通信单位之间的通信质量，得出整个通信网的通信质量，即整个通信网的抗骚扰能力。这里的提升使用的是综合云技术，最后通信网的抗骚扰能力就以云图的方式进行显示输出。图 8-59 为某个布设好的通信网云图仿真结果显示。

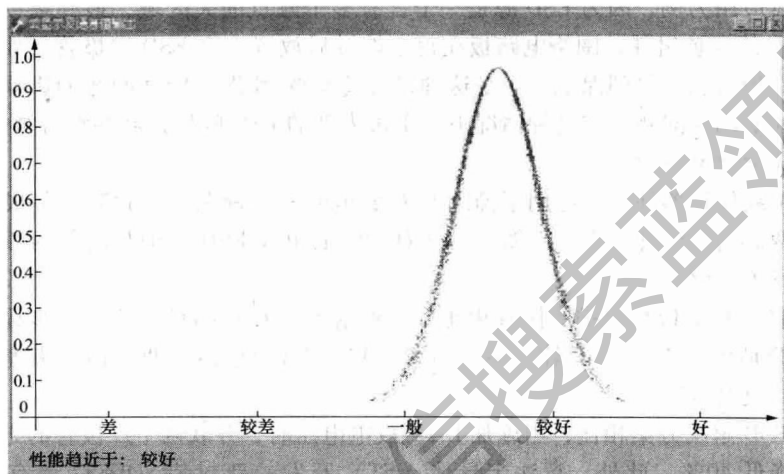


图 8-59 布设好的通信网云图仿真结果

性能仿真的结果对改进网络的性能有很大的帮助，对指挥者做出及时正确的决策有一定的指导意义。

### 三、新一代手机设计中抗扰和 ESD 保护问题

最新的无线终端产品大多装备了高速数据接口、高分辨率 LCD 屏和相机模块，甚至有些手机还安装了通过 DNB 连接器接收电视节目的功能。

除增加新的功能外，手机尺寸的挑战依然没有变化，手机还在向小巧、轻薄方向发展。众多功能汇聚在一个狭小空间内，导致手机设计中的 ESD 和 EMI 问题变得更加严重。这些问题必须在手机设计的最初阶段解决，并需要按照应用选择有效的解决办法。

#### (一) ESD 和 EMI 防护设计的新挑战

传统的 ESD 保护或 EMI 滤波功能是由分立或无源器件解决方案占主导地位，例如，防护 ESD 的变阻器或防护 EMI 的基于串联电阻和并联电容器的 PI 型滤波结构。手机质量标准的提高和新型 IC 的高 EMI 敏感度促使设计人员必须提高手机的抗骚扰能力，因此某些方案的技术局限性已显露出来了。

简单比较变阻器和 TVS 二极管的钳位电压  $V_{cl}$ ，就可以理解传统解决方案的局限性。变阻器的钳位电压  $V_{cl}$  ( $8/20\text{ms}@I_{pp} = 10\text{A}$  测试) 显示大约 40V，比 TVS 二极管的  $V_{cl}$  测量值高 60%。当必须实施 IEC61000-4-2 标准时，要想实现整体系统的稳健性就不能忽视这种差别。除这个内在的电压差问题外，在手机使用寿命期内，随着老化现象的出现，无源器件解决方案还暴露出电气特性变化的问题。

因此，TVS 二极管解决方案在 ESD 保护市场占据很大的份额，同时集成化的硅解

决方案也是 EMI 滤波器不可或缺的组件。

## (二) 是采用单线 TVS 还是 ESD 阵列保护

关于某些充分利用 ESD 保护二极管的布局建议，我们通常建议尽可能把 ESD 二极管放置距 ESD 骚扰源最近的地方。最好放在 I/O 接口或键盘按键的侧边。因此，在选择正确的保护方法之前必须先区分应用形式。

以键盘应用为例，因为 ESD 源是一个含有多个触点的大区域，最好是设计类似于单线路 TVS 的保护组件，围绕电路板在每个按键后放置一个 ESD 二极管。如果采用阵列设计，保护功能将得到保证，但是这种设计将会受到潜在 ESD 问题的影响，例如二条线路之间的辐射问题。在这种情况下，手机内部的 ESD 骚扰控制并没有被全面优化。

### 1. 全新的单线保护

正当单线保护器件被广泛用于抑制 ESD 放电时，一种在同一封装内集成两个并联二极管的两级钳位概念产生了。图 8-60 对传统的单线 ESD 保护与新型两级钳位二极管组件进行了对比。

与目前的单线 ESD 保护二极管相比，这种创新将 ESD 防护性能进一步提高了。如果实施 ESD 放电，当在该 IC 输入端上施加 15kV 空气放电时，两个钳位级确保输出端残留最少的放电电压。

与单 ESD 解决方案相比，当施加 15kV 放电电压时，并联两个二极管的方案将输出残余电压降低 40%。此外，意法半导体 (ST) 开发的新封装 SOD882 还有助于节省 PCB 空间，因为即便内置两个二极管，每线仅占用面积  $0.6\text{mm}^2$ 。同时，封装高度在  $0.4 \sim 0.5\text{mm}$  之间，特别适合纤薄型和滑板手机。

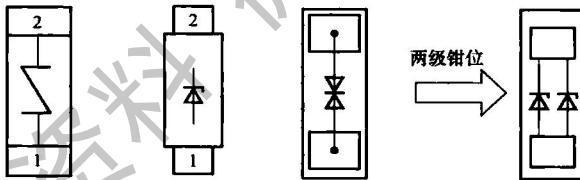


图 8-60 单 ESD 保护概念与双钳位二极管对比



图 8-61 ESD 二极管阵列保护的 Tflash 连接器

虽然单 ESD 二极管在键盘应用中找到了适合自己的位置，但是不妨介绍一下二极管阵列解决方案。在多条数据线路通过一个独特的连接器被集中在一点的情况下，ESD 阵列二极管通常被用于节省电路板空间，提高连接器保护功能的稳健性。SIM 卡、手机底座连接器、外部存储卡、手机连接器等都是这种情况，ESD 二极管阵列保护的 Tflash 连接器，如图 8-61 所示。



## 2. ESD 阵列优化 PCB 面积

ESD 二极管阵列解决方案的最大优点是：在一个外部尺寸极小的封装内提供 4 个或 5 个 TVS 二极管。实际上，这是保护整个 I/O 连接器所必须的，因为 ESD 骚扰的入口点通常集中于一个相对较小的面积上。

ESD 保护二极管被焊接在 I/O 连接器附近，用于防止 61000-4-2 标准规定的 8kV 接触放电和 15kV 空气放电时所产生的任何损坏。这意味着当通过一个 330Ω 电阻给一个 150pF 电容放电时，ESD 保护二极管能够抵抗 15kV 的电压。

ST 最近扩充了保护二极管阵列产品线，推出了一个名为 M6 的微型封装。新产品比现有的 SOT323 和 SOT666 节省 PCB 空间高达 75% 和 45%。

### (三) 超高速数据线路保护

按照目标应用的信号传输速度选择 TVS 二极管是设计高效 ESD 保护功能的关键之一。前面提及的信号数据传输速率越高，ESD 保护二极管的电容就要求越低。

因此，必须把保护组件在电流信号上产生的干扰降至最低。这与 TVS 二极管的寄生电容有直接的关联。例如，在 USB2.0 的情况中，因为数据传输速率达到 480Mbit/s，所以需要 ESD 保护组件的电容极低。

实验室的测量结果显示，寄生线电容高于 3.5pF 的 ESD 保护二极管可能会在高速数据传输时产生很大的信号骚扰。结果可能导致 USB2.0 收发器无法正常读取数据。而对于 USB1.1 接口，寄生电容大约 50pF 的二极管并不会构成任何数据完整性问题。这就是 USB2.0 的 ESD 保护组件的额定寄生电容在 0V 时通常要求低于 3pF 的主要原因。

USBULC6-2P6 就是专门为满足高速数据接口的需求而开发的。这个产品的主要功能是保护 USB 接口。所有引脚都符合要求最严格的 IEC61000-4-2 第 4 级 ESD 标准。典型线路电容是 2.5pF，保证低于 3.5pF，可完全满足 USB 接口的所有设计要求。

两条数据线路之间的差分电容均衡性是设计人员必须考虑的另一个特性。因此设计人员可以给电容参数差量极小的数据线路设计极其相似的组件。这是硅二极管的一个十分显著的优点，因为变阻器的电容偏差大约 10%~20%。

新的收发机发射信号的速度非常快，同时耗电也越来越大，为了有助于优化电池使用寿命，超低电容的 ESD 保护二极管的漏电流被降低到 1mA 以下。

除保护两条数据线路外，还必须保护 Vbus 线路。这是这个特殊保护器件的另一个增值之处，因为它保护 D+、D- 和 Vbus 三条线路。专用的 TVS 二极管在相同的条件下像保护数据线路一样保护 Vbus 线路，防护 ESD 浪涌。

因为手机还有空间的限制因素，所以 USB2.0 的三条线路 ESD 防护不得超过 SOT666 封装尺寸。USB2.0 专用 ESD 防护电路如图 8-62。

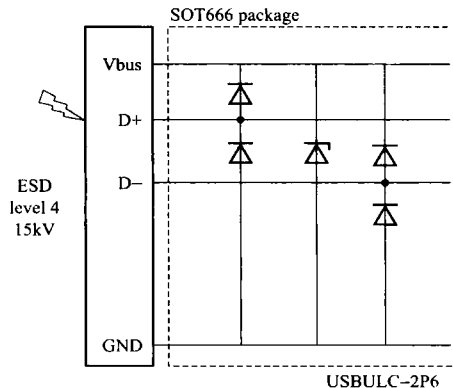


图 8-62 所示的轨对轨保护概念是效率

图 8-62 USB2.0 专用 ESD 防护电路

最高的高速数据线路 ESD 防护概念，是速率每秒 480Mbit/s 高速串行线路的最佳折衷方案，它兼顾了数据完整性、信号均衡性、低功耗和最严格的 ESD 标准。

#### (四) 手机 EMI 抗骚扰功能

在某情况下，ESD 问题并不是工程师要解决的唯一问题。因为手机发射和传送 RF 信号时，很多电子组件受到 RF 辐射，因此，必须抑制 RF 辐射以保护正常的工作。甚至在某些情况下，某些 IC 自己也会产生 RF 辐射以及射频骚扰。

基本上，很多接口都会容易受到 GSM 脉冲的攻击，如音频线路或 LCD 或相机模块，产生能够听见的噪声或可以看见的屏幕抖动。这就是在设计手机时强烈推荐 EMI 滤波器的原因。

在某种意义上，EMI 辐射抑制已成为下一代手机如多频手机或 3G 手机的关键问题，因为现有解决方案即将达到技术极限。

采用分立的电阻和电容的单一阻容 PI 型滤波器设计不再是节省空间的解决方案。此外，因为衰减带宽很窄，阻容滤波器的滤波性能极差。对于空间限制极严，工作频率扩大几个频段的多频手机和 3G 手机，这类滤波器的缺陷明显。

设计师开始关注衰减大和衰减频带宽的低通滤波器，以硅为材料的集成 EMI 滤波器是适合所有这些需求的滤波器，它表现出极宽的衰减范围，从 800MHz ~ 2GHz 或 3GHz，S21 参数超过 30dB 等。同时，这些滤波器可针对高速数据应用实现低寄生电容结构和超小的 PCB 空间。

#### (五) 硅 EMI 滤波器：LC 型还是 RC 型

今天，半导体供应商正在提供 LC 型或 RC 型滤波器，问题在于如何为正确的应用选择正确的技术。

对上文提及两种技术的纯滤波性能进行对比，在某种意义上我们看见相似的滤波特性，两种结构都表现出极宽的抑制频带。这些主要特性的取得归功于能够最大限度降低滤波器（无论是 RC 还是 LC 型）寄生电感的集成概念。

然后，LC 滤波器能够优化低频的插入损耗。与 RC 滤波器相比，滤波特性在技术规格中确实存在明显的差别。但是考虑到特性曲线是在 50Ω 环境中测量到的，设计师可能注意到，在应用条件下，因为多数 IC 是高阻抗元器件，RC 滤波器的串联电阻或 LC 滤波器的串联电感对插入损耗的影响可忽略不计。因此，即使在滤波器技术规格中看到插入损耗的差异，这个差异也不真地适合应用条件。

尽管如此，我们可以使 RC 或 LC 滤波器信号传输能力实现差异化。特别是在高频下，LC 滤波器可能具有 RC 滤波器绝对没有的某些振荡效应。这些寄生振荡可能会骚扰信号甚至会产生比 RC 滤波器更长的延迟时间。

最后，EMI 滤波器是使用硅 RC 还是 LC，两者之间没有明显的性能差异，因为它们的特性在实际应用中基本相同，低阻抗环境除外。顺便提及一下，考虑到现有的硅技术，电阻的集成密度比电感器高出很多。因此，LC 滤波器的制造成本高于 RC 滤波器。

现在让我们对比无源 LC 滤波器和硅 RC 滤波器，大家熟知的两者之间差异是，无源技术基于集成变阻器（而硅滤波器集成的是二极管）。因此，这种滤波器不如硅 RC

滤波器耐用，同时过滤特性类似于分立电容器，这意味着抑制频带尖而窄，不能为新一代多频手机 100% 优化。

滤波器的  $RC$  耦合是设计人员必须精心选择的首要特性，本质上说，应用的信号传输速度越快，滤波器线路的总电容就应该越小。

因此，对于 UART、RS232 或音频线路，标准电容在几百个 pF 范围内的 EMI 滤波器足以确保优秀的滤波性能和最小的信号骚扰。

对于高速接口像 LCD 或 CMOS 传感器，滤波器的寄生电容对视频信号完整性的影响很大，所以电容值必须降到最低限度，几十个兆赫兹的频率，电容必须小于 20pF。

这又带来了新的问题，因为滤波器的滤波性能会因为本身电容变小而降低。

因为最近的半导体设计，现在市场上出现了超低电容 EMI 滤波器结构以及超高衰减量、宽带抑制和符合 IEC61000-4-2 第 4 级的 ESD 保护功能。意法半导体是市场上率先推出电容超低、抑制带宽极大并符合 IEC61000-4-2 第 4 级安全标准的滤波器结构，EMIF08-VID01F2 在 800MHz~3GHz 频带内可以实现 30dB 以上的衰减抑制，同时在 3V 工作电压时其线电容只有 17pF。

要想取得最佳的滤波性能，除考虑硅产品本身的特性外，还要考虑组件的封装和布局，这就是大多数基于硅的 EMI 滤波器采用 400 $\mu$ m 管脚间距的倒装片封装或 microQFN 封装的原因。微型封装的主要优势之处是寄生电感影响小，从而最大限度地提高了高频下的衰减特性；其次微型封装尺寸小，有助产品的微型化趋势。

400 $\mu$ m 管脚间距还可简化和最小化滤波器与 I/O 连接端子之间的布局连接，因此，使用管脚间距较小的新封装有助于提高 PCB+布局+滤波器的系统整体性能。

与分立的电容和电阻占用的 PCB 电路板空间相比，像 EMIF08 这样的倒装片和 mQFN 封装的硅滤波器可节省 PCB 空间近 70%，将组件数量从 18 个减少到 1 个，同时还能维持或降低应用的整体成本。

最后， $RC$  硅滤波器是一个具有竞争力的解决方案，其过滤性能、ESD 保护和 PCB 空间占用超过了分立解决方案。除单纯的性能对比外，集成解决方案更适合新一代手机对宽衰减带宽和高密度集成电路板的需求。

在手机设计的初始阶段，ESD 和 EMI 问题变得越来越突出，必须根据实际应用选择专门的方法来解决 ESD 和 EMI 问题。虽然保护组件本身的性能十分关键，但是布局考虑也有助于提高系统的整体防护性能。

为提高新一代手机的 EMI 抗骚扰性能和 ESD 抗静电性能，ST 在 2006 年全面增强了产品组合，推出了微型超薄单线 ESD 保护产品，这是一个产品型号齐全的 ESD 阵列，其 microQFN 封装占用电路板空间比 SOT666 和其他专用产品如 USB2.0 接口专用超低电容保护组件低 40%。此外，新系列 EMI 滤波器取得了新的突破，在一个倒装片或 400 $\mu$ m 管脚间距的 microQFN 封装内组装了超小或超大的电容结构。

#### 四、通信抗骚扰技术

通信装备及系统为对抗骚扰方利用电磁能和定向能控制、攻击通信电磁频谱，以提高其在通信对抗中的生存能力所采取的通信反对抗技术体系、方法和措施，称为通信抗骚扰技术。

### (一) 通信抗骚扰的基本体系、方法、措施

(1) 信号处理。如直接序列扩频技术 (DS-SS), 其关键参量是作为时间函数的相位; 跳频技术 (FH-SS), 其关键参量是作为时间函数的载频等。

(2) 空间处理。如采用自适应天线调零技术, 当接收端受到干扰时, 使其天线方向图零点自动指向干扰方向, 以提高通信接收机的信噪比。

(3) 时间处理。如猝发传输技术, 由于通信信号在传输过程中暴露的时间很短暂, 从而大大降低了被干扰方侦察、截获的概率。

通信抗骚扰技术研究的就是在已知或预测敌方的骚扰手段情况下, 在上述技术基础上 (当然不排除以后有新的技术类别) 选取适当的技术手段来消除或减轻敌方骚扰, 而使我方需要进行的通信能够延续的一项技术。对敌方的骚扰性质、强度、种类、手段、采用的体系, 了解得越清楚, 采取的措施越有针对性, 取得的效果也越好。由于敌方的对抗手段往往是综合的、多变的, 有的可能是完全新颖的, 所以抗骚扰的手段也必须采取多种方式的结合才能取得较好的效果。

### (二) 通信抗骚扰技术的特点

(1) 对抗性强。技术综合性强, 难度高, 发展快, 某种程度上说是敌我双方智慧和技术的斗争。通信的成败关系着战争的胜负, 所以此技术对抗性很强。通信抗骚扰有了新技术, 搞对抗的就想新的对策, 反过来也一样, 这样就促进了技术的发展和难度的提高。

(2) 对技术的实用性和可靠性的要求高。通信抗骚扰必须在战场上实际解决问题。指标高而不可靠或不实用是不能容忍的, 其后果不堪设想。

(3) 相关技术。通信对抗、扩频技术、抗骚扰电台和卫星通信抗骚扰。

### (三) 技术难点

(1) 提高跳频速率有利于抗骚扰, 但提高跳速需解决如下问题: ① 接收机中频滤波器产生的瞬时扰动问题; ② 发射机功率输出截止状态产生的过渡问题; ③ 频率合成器高速频率切换问题; ④ 对邻道的骚扰问题; ⑤ 同步问题。

在短波跳频时, 高速跳频的频率合成器、宽带天线、宽带功放都是技术上应当解决的问题。

(2) 扩频系统中常用的专用高速集成电路 (如高速 PN 码发生器、调制器等) 及数字信号处理器 DSP 的开发和研制生产是通信抗骚扰技术突破的重要保证。

(3) 新型扩频码的研究和工程化。这既是发展方向, 又是技术难点。

(4) 自适应天线对于骚扰信号的抑制原理已如前述, 目前已得到越来越多的应用。正在成为通信抗骚扰技术的一个重要方面。但在 HF/VHF/UHF 实现自适应调零天线, 目前尚有一定困难。

### (四) 国外通信抗骚扰技术概况

在电子对抗中, 谁赢得了通信的主动权, 谁就可以取得战争的胜利。抗骚扰通信是电子战的一部分, 国外许多国家都非常重视通信抗骚扰技术的发展, 投入大量人力、物力、财力进行研究。由于扩展频谱技术具有信号频谱宽、波形复杂、参数多变、安全隐蔽等显著特点, 已成为当代通信抗骚扰技术的重要发展方向和体制, 也成为通信

对抗技术的主要发展方向与体制。国外常用的有跳频技术、直接序列扩频技术、跳时技术、混合扩频技术等。当然还有非扩展频谱类的抗骚扰技术，如自适应天线技术、猝发通信技术、交错编码与交织编码技术、分集技术等。

### 1. 扩展频谱抗干扰技术

(1) 跳频技术 (FH)。跳频技术是用扩频码序列去进行频移键控，使载波频率不断跳变而扩展频谱的一种方法。它是一种比较成熟的抗骚扰技术，具有较强的抗骚扰能力，已在战术通信中得到广泛的应用。

国外自 20 世纪 60 年代起就对跳频体制的理论和进行了研究，20 世纪 70 年代即研制出实用的跳频电台，到了 20 世纪 80 年代，跳频电台已成为世界各主要国家的重要通信装备。随着调制技术、编码技术、微电子技术、特别是 DSP 技术和计算机网络技术的迅速发展，跳频技术在 20 世纪 90 年代又有了新的发展，目前正向着自适应、高速、变速率和宽带的方向发展。

初期跳频电台大多采用分频段跳频，其跳频带宽也较窄，跳频速率也较低。例英国 450 系列 UHF/SSB 电台的带宽为 5MHz，跳频速率仅 30 跳/s。专家们分析，快速跟踪式骚扰很难对中高跳频电台进行有效骚扰，可采用：① 提高跳频速率；② 加大跳频带宽，既可分频段跳，也可全频段跳；③ 变速跳频；④ 适当增加跳频组网数目等方法来对付快速跟踪式骚扰。而对于宽频段阻塞式骚扰则除同上①、②外，还可采用自适应跳频的办法。例如，美国的 Milstar 军事卫星在 EHF 频段因频谱资源丰富，可在 1GHz 的频带内实现快速宽带跳频，使得现有的骚扰技术无法对它实施有效的骚扰。法国 Thomson - CSF 公司的 350H 系列电台和 SYSTEME - 3000 系列中的 TRC - 3500 电台都利用了 SKYHOPPER 自适应跳频模式。能有效地对付阻塞骚扰和点频骚扰，提高信道利用率（达 50%），并改善通信质量。另外，英国 Racal 公司生产的 Panther - H 高频电台有通用定频、自适应定频和智能跳频三种方式。在智能跳频方式中可对 128 个频率扫描，从中选出一组静噪频率。据称这种智能跳频方式在传输质量上优于传统方式，而且比 SKYHOPPER 自适应跳频能力有所提高。采用跳速多变的方式，可不断打乱敌方的侦察和跟踪部署，是有效的抗跟踪骚扰措施之一。目前，国外报导的变速跳频电台多是半自动变速或有限种跳速随机可变，有些可通过随机性信令实现跳速索引。如美国 Litlon 公司早在 20 世纪 80 年代中期就推出多速率的 7680 抗骚扰通信设备。法国 Thomson - CSF 公司 1996 年推出的海军电台 ERM - 9000 (VHF/UHF) 亦具有低速和快速跳频能力。PR4G 系列电台之一 TRC9600 机载跳频电台具有快速/中速跳频速度变换能力。南非 Grinel 通信公司生产的 TRC - 1600 背负电台是一种多速率（慢、中、快）多波形抗骚扰电台，该公司推出的另一种 TRC - 1600 多模式背负电台具有可变跳频带宽（5 ~ 175MHz）和可变跳速 [4 ~ 33Hz (SSB), 70Hz (FM/AM)] 功能，同时还有智能 AFC（自动频率控制）、AGC（自动增益控制）等功能。瑞典 Shadow 技术公司于 1995 年推出的 SFH - 41 型 CHAMELEON 跳频 VHF 手持电台有 3 个跳频速率（分别为 12.5、20、50 跳/s），且跳速在任何频率上的驻留时间都很短。现有扫描器还很难锁定这样的信号，因此其防窃听、抗骚扰能力更强。

功率自适应跳频是通信方对每个有效频率自适应地调整发射功率，使功率输出在

满足收端正常接收的情况下达到最低，提高信号的隐蔽性从而达到抗骚扰目的，其关键技术是宽带、大动态范围的可变增益功率放大器。以色列 Yadiran 通信公司的 HF - 6000 自适应 HF/SSB 跳频电台，可在全频段自适应跳频，其跳速在 15 ~ 20 跳/s 范围可变。具有自适应射频功率输出，自动化信道频率选择，机内自动建立链路等功能。

此外，跳频空闲信道搜索跳频（跳频 FCS）是一种新的跳频自适应技术。法国 Thomson - CSF 公司的新型战术通信系列电台 PR4G 在 1996 年的改进中增加了跳频空闲信道搜索功能，这种方式在每次通话前对全部信道进行空闲信道检测，即使大部分频率被骚扰，仍可保持通信。

差分跳频（DFH）技术是一种新的跳频技术，美国 Lockheed Sanders 公司 1995 年出品的 HF 增强型相关跳频电台（CHESS）是一种能保障低截收和检测概率及高抗骚扰能力的高速短波跳频系统。它是新一代短波扩展频谱技术的代表，跳速 5000 跳/s，信道探测每秒开销 200 个频率，其余 4800 个频率用于传数据。无纠错时最高数据率可达 19.2Kbit/s。当以 4.8Kbit/s 速率发射时，电台误码率为  $1 \times 10^{-5}$ 。

（2）直接序列扩频技术（DS）。直接序列扩频是一种真正对抗的抗骚扰体制，它将有有用信号在很宽的频带上进行扩展，使单位频带内的功率变小，即信号的功率谱密度变低，通信可在信道噪声和热噪声的背景下，用很低的信号功率谱进行通信，使信号淹没的噪声里，敌方不容易发现信号。该技术的特点是信号隐蔽性好，截获概率低，并能抗多径骚扰，而且容易实现码分多址体制。

直接序列扩频技术在卫星通信，跟踪与数据中继卫星系统、微波通信、数字蜂窝通信中结合 CDMA 多址技术及军用电台中得到了广泛的应用，提高了通信的抗骚扰能力。由于器件的进步及混沌理论直接序列的出现，使直接序列系统更利于同步和减少码间串扰，为实现超宽带序列扩频创造了条件。

典型的产品有美国 SICOM 公司 1995 年在美国 1995 年联合武士互通性演示验证（JWID95）演示会上演示它开发的宽带短波收发信机。而德国 TST 公司生产的 TST - 2007 无线保密电台，采用直接序列扩频技术，在 29MHz 带宽上编码，使每赫兹的功率很少，以致在近距离上也难以检测到传输信号。

为了增加直扩系统的处理增益，常可采用 M 元扩频的方法，M 元扩频（或称软扩频）方式将基带信号的 K 个比特分成一组，从而形成一个 K 位的地址信号，总共有 2K 地址，每个地址对应一个伪随机码。使用的伪随机码的数目比直扩方式增加了 2K - 1 个，码长增加了 K 倍，处理增益增加了  $10\lg kdB$ ，因而其抗骚扰能力也相应提高，但设备复杂度也提高。

直接扩频技术（包括 M 元扩频）虽得到广泛应用，但在 VHF 战术通信等场合往往有明显的远近效应，因此一般应用时要采取混合方式，同时还需采取增加扩频码码长、直扩码型的种类以及采用交织编码和纠错编码技术等增强措施。

（3）跳时（TH）。与跳频相似，跳时是使发射信号在时间轴上跳变。时间轴可分为许多时片。在一帧内哪个时片发射信号，由扩频码序列去控制。由于简单的跳时抗骚扰性不强，很少单独使用，常与其他方式组合使用。

（4）混合扩频技术。

## 2. 非扩频类的通信抗骚扰技术

(1) 自适应天线技术。对于空间不同方向来的各种骚扰，自适应天线可以通过调整其各单元上的振幅和相位分布，波瓣在这些骚扰方向上形成零点，从而减小或避免骚扰的影响，如果骚扰源在空间不断运动，自适应天线则可以相应改变波瓣零点的位置，继续对骚扰进行抑制。如果骚扰是宽带的，自适应天线还可以在对应的方向处，形成较宽角度的凹口，以对抗宽频带骚扰，可以认为自适应天线对骚扰进行了“空间滤波”。美军的第三代国防卫星通信系统（DSCS - III）就使用了抗骚扰的自适应调零天线。前面已提到的 Milstar 除采用快速跳频外，尚采用快扫描多波束自适应零位天线技术。它在感受到敌方骚扰后能通过对相控阵天线的幅相控制迅速将天线方向图的零点指向敌方骚扰机。扩频技术（尤其是跳频技术）与自适应天线技术相结合是目前外军卫星通信抗骚扰的主要手段。

(2) 猝发通信技术。所谓猝发通信技术是先将信息存储起来，然后在某一瞬间以正常时 10 ~ 100 倍或更高速率猝发。一方面可使用较大的脉冲功率来抵御有意骚扰，另一方面由于发射时间的随机性和短暂性使帧收概率大大降低。国外一些数据通信设备如美国 Racal 公司的 6288 型数据终端，英国 Rocal 公司的 VRQ319/BCC39 HF 电台和南非的 TR178 型短波单边带自适应跳频电台（在配上 DT309 战术终端后）都具有信息猝发能力。

(3) 纠错编码和交织编码。采用数字技术和纠错编码技术在一定程度上可提高抗骚扰性。纠错编码能纠正因受骚扰而产生的错误，是一种有效的辅助性 ECCM 措施。因此许多设备都有纠错编码功能，特别是跳频系统，如法国的 PR4C 系列电台，TRC - 930VHF 电台等等。纠错码的种类很多，CHESS 高速数字 HF 电台使用 1/2 比例分组纠错码 (8.4)，该 (8.4) 码可纠正 8bit 码中 1bit 的误码，具有 12.5% 修正能力。

交织编码能对抗衰落和骚扰引起的突发错误，一般说交织的作用是打散突发错误，使之变为随机错误，然后再通过纠错编码纠正这些随机错误。

(4) 分集技术。分集技术包括两方面的内容：分离技术（时间、频率、空间、极化分集等）和合并技术（等增益合并、选择合并、最大信噪比合并等）。通过分离与合并，提高接收端的信噪比，从而获得分集增益。分集技术在对抗多径传输引起的包络衰落和时延方面，其作用十分明显。美、俄等国的散射通信设备中都采用了分集技术，包括隐分集技术。还有很多其他的抗骚扰技术，例如骚扰抵消技术、卫星用的星上处理技术、Smart AGC 技术等，因篇幅关系不再讨论。

## 3. 通信抗干扰技术的发展方向

由于扩频通信中常用的伪随机码是 m 序列及其变形 Gold 序列与 Walsh 序列等少数几种序列，这造成目前扩频通信的某些缺陷，可能被侦破。所以寻找新的更好的抗骚扰信号序列是通信抗骚扰技术发展的重要方面。现在已对桥函数序列、GMW 序列、PC 序列进行了深入的研究，发现它们较上述传统序列有更好的特性，但要成为可用的新型扩频码，尚需解决工程化中的某些难题。

除自适应天线外，目前尚在研究发展智能天线、软件天线及数字波束成形等技术，都有利于通信抗骚扰技术的发展。现代战争是一场高技术较量的电子战争，通信已成

为现代战争中军队的神经网络。战场态势和情报的获得，指挥控制命令的下达都离不开通信系统。利用具有快速反应、抗骚扰的指挥通信对分散部署的部队进行调遣，采取快速机动的作战行动是取得战争胜利的重要保证。目前的电子侦察手段、无线电骚扰和反辐射攻击，可以轻易破坏和摧毁传统的通信网。因而研究各种用于军事通信的抗骚扰技术，建设行之有效的现代通信系统网络，具有极其重要的意义，对战争的胜负有着重要的影响。这就大大推动了军事通信系统和装备的技术进步。

在民用通信系统中，抗骚扰技术也得到了广泛的应用。随着国民经济的发展，工业电子噪声日趋增多，各种无线通信（数字蜂窝移动通信、个人通信、无绳电话、室内无线通信等）的发展，出现频谱拥挤的情况。所以在蜂窝移动通信中用扩频 CDMA 的方法来增加系统容量可缓解频谱资源不足的困难，既可克服或减弱同信道骚扰的影响，又可抗多径衰落。另外国家安全部门、政法部门等利用扩频通信的低截获概率保证信息的安全，此外，在证券、体育等方面也都有广泛的应用。这极大地促进了民用通信的发展，特别是目前的数字蜂窝移动通信是用户和业务增长最快的通信项目，对国民经济的发展产生了巨大的推动作用。

### 五、第三代移动通信系统的抗骚扰关键技术

第三代移动通信系统的主流标准 WCDMA/TD - SCDMA/CDMA2000 都采用了码分多址方式，CDMA 码分多址系统是一个骚扰受限制系统，在信息的传输中，存在着多址骚扰，多径骚扰和远近效应。任何能提高系统抗骚扰性能的技术都能提高 CDMA 的系统容量。针对移动通信中存在的各种骚扰，第三代移动通信系统采用的抗骚扰关键技术包括：空分多址智能天线技术，用于抗多径骚扰的 RAKE 接收技术，抗多址骚扰的联合检测技术等。

#### （一）智能天线

智能天线利用多个天线阵元的组合进行信号处理，自动调整发射和接收方向图，以针对不同的信号环境达到最优性能。智能天线是一种空分多址（SDMA）技术，主要包括两个方面：空域滤波和波达方向（DOA）估计。空域滤波（也称波束赋形）的主要思想是利用信号、骚扰和噪声在空间的分布，运用线性滤波技术尽可能地抑制骚扰和噪声，以获得尽可能好的信号估计。

智能天线通过自适应算法控制加权，自动调整天线的方向图，使它在骚扰方向形成零陷，将骚扰抵消，而在有用信号方向形成主波束，达到抑制骚扰的目的。加权系数的自动调整就是波束的形成过程。智能天线波束成型大大降低了多用户骚扰，同时也减少了小区间骚扰。

#### （二）2D - RAKE 接收机

##### 1. 2D - RAKE 接收机原理

智能天线抑制骚扰的能力在多数情况下受天线阵元个数的限制，且当感兴趣信号存在多个非相关多径时，阵列只保留其中的一路信号，而把零陷对准其他信号，这样，阵列能够减小由非相关多径带来的骚扰，但未能发挥路径分集的优势，因而是次最优的。为此，联合时域和空域处理的接收技术成为研究的热点。

当信道存在多径时延扩展，且时延大于一个码片周期时，这些多径信号既是多径



骚扰，又是一些有价值的分集源，由此产生了 2D - RAKE 接收机。目前 2D - RAKE 接收机讨论最多的是应用在 WCDMA 上行链路。

空时 RAKE 接收机首先对存在角度扩展的多个路径分量进行波束成型，以降低 DOA 可分辨的其他用户信号产生的多址骚扰或期望信号的非相关多径分量，然后将经过空间滤波后的信号送入 RAKE 合并器，以充分利用延迟可分辨期望信号多个路径的能量。空间波束形成旨在衰减骚扰，而时间多径合并旨在利用有用信号。

与时域和空域一维骚扰抑制不同的是，空时二维骚扰抑制不再使用强迫置零条件，而是考虑噪声的存在，使用优化准则。空时处理有名的优化准则有两个，① 空时最小均方误差准则；② 空时最大似然准则（习惯上称作最大似然序列估计 MLSE 准则）。

### 2. 2D - RAKE 仿真环境参数设置和假设

WCDMA 上行链路，IMT - 2000 车载 A 信道模型，天线阵天线采用 8 阵元均匀线阵，阵元间隔为  $1/2\lambda$ 。

物理层参数符合 WCDMA 要求：① 载波频率：2GHz；② Chip 速率：3.84Mcps；③ 采样速率： $3.84 \times 8 = 30.72$ Msp/s；④ OVFSF 扩频：DPDCH (16)，DPCCH (256)；⑤ 不考虑信道编码和交织；⑥ 用户 Kasami 码加扰。

### 3. 仿真结果分析

(1) 当天线无过载时（用户数小于 8），2D - RAKE 接收机比传统 RAKE 接收机有明显的性能改善，能有效的对抗多址骚扰。

(2) 传统 RAKE 接收机在没有信道编码时 4 用户，由于多址骚扰严重，BER 在  $10^{-1}$  出现地板效应，而 2D - RAKE 接收机则可以达到  $10^{-2}$  以下的性能，但在  $10^{-3}$  出现地板效应，如要获得更好的性能，必须依靠信道编码技术。

### (三) 联合检测技术

传统的接收技术是针对某一用户进行信号检测而把其他用户作为噪声加以处理，在用户数增多时，导致了信噪比恶化，系统性能和容量都不如人意。联合检测技术是在传统检测技术的基础上，充分利用造成多址骚扰的所有用户信号及其多径的先验信息（信号之间的相关性时已知的：如确知的用户信道码，各用户的信道估计），把用户信号的分离当作一个统一的相互关联的联合检测过程来完成，从而具有优良的抗骚扰性能，降低了系统对功率控制精度的要求，因此可以更加有效地利用上行链路频谱资源，显著地提高系统容量，并削弱了“远近效应”的影响。

### (四) 智能天线结合联合检测 (SA + JD) 在 TD - SCDMA 中的应用

#### 1. SA + JD 的工作原理

TD - SCDMA 系统结合使用了智能天线和联合检测技术：① 智能天线消除小区内骚扰，联合检测消除小区内骚扰，两者配合使用；② 智能天线缓解了联合检测过程中信道估计的不准确对系统性能恶化的影响；③ 当用户增多时，联合检测的计算量非常大，智能天线的使用减少了潜在的多用户；④ 智能天线的阵元数有限，对于  $M$  个阵元的智能天线只能抑制  $M - 1$  个骚扰源，而且所形成的副瓣对其他用户而言仍然是骚扰，只能结合联合检测来减少这些骚扰；⑤ 在用户高速移动下，TDD 模式上下行采用同样空间参数使得波束成型有偏差，用户在同一方向时，智能天线不能起到作用，还有对

时延超过一个码片的多径造成的码间骚扰都需要联合检测来弥补。

## 2. SA + JD 仿真环境参数设置

TD - SCDMA 上行链路、单小区、IMT - 2000 的室内、步行和车载 A 信道模型，天线阵天线采用 8 阵元均匀线阵，阵元间隔为  $1/2\lambda$ 。

物理层参数符合 TD - SCDMA 要求：① 载波带宽 1.6MHz；② Chip 速率：1.28Mcps；③ 不考虑信道编码和交织。

## 3. 仿真结果分析

仿真结果表明，通过智能天线和联合检测相结合，TD - SCDMA 系统能在 ITU 要求的三种多径环境下工作在满码道，同时具有较好的抗骚扰性能。

### (五) 第三代移动通信系统抗骚扰技术的展望

联合检测用于解决多用户之间的骚扰问题，而 RAKE 接受用于解决多径骚扰问题，两者虽然不能直接比较，但实现上可以研究在联合检测前加上 RAKE 接收的算法。此外，第三代系统对多普勒频移的要求更加严格，如何增加 RAKE 接收机的分支数目，对多径进行有效地分离、调整、选择与合并，需要更加深入地研究。

由于系统的复杂度和成本考虑，智能天线和联合检测这两种技术主要在基站采用，下一步探索在移动终端使用 2D - RAKE 或者骚扰消除 (IC) 的可行性。此外学术界还提出了下行链路的多用户传输技术——联合发送 (JT)，即把联合检测转到发送端来执行，旨在提高下行链路的实际数据传输速率和简化移动台的设计。

## 六、GSM 手机电磁兼容设计

### (一) GSM 手机 EMC 设计要求

(1) 接收灵敏度。优于  $-102\text{dBm}/\text{RBER}$  (residualBER)  $< 20\%$  (条件：class II、静态、900MHz 频段)；

(2) 发射频率误差。  $< 1 \times 10^{-7}$ ，相位误差有效值： $\leq 5^\circ$ 、峰值  $\leq 20^\circ$ ；

(3) 射频输出功率 (四类手机)。5dBm (3.22mW)、-33dBm (2W)。

(4) 接收机同道、邻道、阻塞、互调指标，发射机调制频谱、开关频谱、杂散辐射等指标均需满足 ETSGSM11.10 和 05.05 (欧洲电信标准) 技术规范中的各项要求。

### (二) 手机 EMC 设计的特点

EMC 设计在通信系统、通信设备、家用电器等设备中扮演着十分重要的角色。对于 GSM 手机这种家用通信电子产品来讲，手机 EMC 性能的好坏对 GSM 网络系统可靠、稳定地工作、手机 RF 指标、人体感应程度、手机软硬件的可靠性和稳定性都有着直接的影响。GSM 手机 EMC 设计有下列特点：

(1) 整机外形尺寸小，单位体积的功率密度大。现在 GSM 手机的外形尺寸一般为：长 100mm、宽 40mm、厚 25mm 左右。对于四类机来讲，其最大输出射频功率为 2W (33dBm)。和其他的通信设备相比较 (例：100W 寻呼发射机，25W 调频车载台，20mW 无绳电话)，手机的单位体积功率密度是最大的，这对 EMC 设计提出了较高的要求。

(2) 质量轻、对屏蔽材料的选择要求高。因为 GSM 手机有质量要求 (一般小于 100 克)，放在手机中采用过多的、过厚的屏蔽材料是不切合实际的，这又增加了 EMC

设计难度。

(3) TDMA 脉冲突发 (burst) 工作方式。GSM 手机采用 TDMA 通信工作方式 (每帧 8 个时隙, 每帧长 4.615ms, 每时隙长 577 $\mu$ s), 这对输出开关频谱和电源滤波提出了较高的要求。

(4) 人体感应问题突出。手持式通信终端都存在着人体感应问题, 由于 GSM 手机工作在 900~1800MHz 频段, 工作频率比一般的手持式通信终端都要高 (例: 150MHz、450MHz 调频对讲机, 48~74MHz 家用无绳电话), 因此该问题更加突出。

### (三) GSM 手机 EMC 设计技术

在 GSM 手机 EMC 设计工作中, 与其他的通信设备一样, 采用了接地、屏蔽、滤波这三项技术。对于手机来讲, 这些技术有它的特点。

#### 1. 接地

从电路分析的角度来看, 接地就是一种能对电源或信号源提供一条在工作频率范围内的低阻抗通路的技术。从这一点来看, 采用大面积接地、短而粗的导线就近接地是一项基本原则。接地与屏蔽和滤波密切相关, 良好、可靠的接地是高质量屏蔽和滤波的前提条件。接地方式有一点接地、多点接地、大面积接地、汇流条接地等, 在手机中大多数采用 PCB 大面积地线层接地和 PCB 周边汇流条接地。

#### 2. 屏蔽

因为手机是属于高性能价格比的通信类家用电器, 而且有体积和质量的限制, 故在进行手机 EMC 屏蔽技术设计时, 必须仔细考虑屏蔽方式和材料的选择以及加工工艺和表面处理。在手机中, 可选择的材料和特点如下所述:

(1) 有金属涂层或镀层的工程塑料。其特点是可以降低手机的生产成本, 容易与外壳在结构和形位公差方面进行匹配, 减轻手机质量, 但由于镀层厚度和密度的限制, 其屏蔽效能不如全金属的屏蔽结构件。由于国内塑胶模具的设计加工和金属层的镀涂一般是由不同的厂家来完成的, EMC 的设计者难以对其提出具体的电磁屏蔽效能要求, 产品的质量和稳定性难以保证, 易出现镀涂层脱落、机械变形和表面氧化等问题, 从而严重影响屏蔽效能。除非采用这种方法的塑料件在物理、化学、电气特性指标方面有稳定的工艺保证, 一般国内自主开发的手机不宜采用这种方法。

(2) 导电橡胶。这种材料是在硅橡胶中加入高电导率的金属粉末 (如银、镍、Ballotini), 其形状和断面可根据需要有多种选择 (例: O 形、U 形)。选择的基本依据是电导率指标要高, 有足够的机械强度、弹性和稳定性, 这种材料的特点是: ① 弹性和电导率会随时间而变差 (老化); ② 抗振性能差, 受到振动后, 其电导率指标会变差; ③ 可维性差、易变形脱落。要形成高质量低阻抗的接地面, 在工艺上有困难。由于上述原因, 这种材料在新型手机中较少采用。

(3) 金属冲压拉伸屏蔽结构件。从理论上讲, 采用这种方法可得到最好的屏蔽效果, 在进行设计时需要考虑到下列因素:

1) 选择具有高电导率和导磁率的材料。金属导体对电磁波存在着两种损耗, 吸收损耗和反射损耗, 在工作频率大于 100MHz 时, 损耗以吸收损耗为主。

2) 屏蔽材料在经过冲压拉伸成型和表面处理之后, 要求尺寸精度要高, 表面不易

氧化，有一定的机械强度，以满足生产和维修的要求。

3) 制造成本低。

4) 由伽尔伐尼电池效应造成的电化腐蚀要小。

5) 对于需要焊接的封闭式金属屏蔽壳体上孔的加工和处理。从 EMC 的角度来考虑，希望孔的数量和孔径要越少、越小为好，从红外再流焊的焊接工艺质量来考虑，又希望孔的数量和孔径要多和大为好，这就需要 EMC 设计者在这两者之间作出折衷考虑。

6) 在手机天线附近屏蔽件的尺寸、形状、形位公差、光洁度、材料，将对天线的分布参数产生很大的影响，从而进一步影响到 PA (power amplifier) 的输出功率、功耗、相位误差、接收灵敏度等 RF 指标，这需要设计者给予足够的重视。

针对国内的具体情况和工艺水平，屏蔽材料可选厚约 0.2mm 的铁皮镀镍或镀青铜镀镍或选镍基不锈钢（需充分注意到脱模后材料的回弹形变），若屏蔽件需要焊接，则表面处理改为镀锡。

### 3. 滤波

滤波就是对某些频率点范围内的信号提供传输极点，而对另一些频率点范围内的信号提供传输零点的技术。在 GSM 手机中采用了各种不同的滤波技术：① 从滤波器的截止频率来看，有低通 (LPF)、高通 (HPF)、带通 (BPF) 滤波器；② 从作用的工作频率来看，有低、中、高频滤波器；③ 从信号传输的方式来看，有传输型和旁路型滤波器；④ 从使用的材料来看，有 SAW (surface acoustic wave)、传输线、腔体、铁氧体、陶瓷滤波器；⑤ 从使用的器件来看，有无源和有源滤波器。

下面介绍在 GSM 手机中采用的一些特殊的滤波技术。

(1) 一路电源 (电池) 输入，多路电源输出的线性有源滤波技术。由于 GSM 手机采用 TDMA 的方式工作，在一帧期间内，只在某些时隙内工作，故在整个电源回路中，均存在着 TDMA 脉冲，特别是在发射时隙内。对于采用 3.6V 供电的手机，在发射时隙内，其峰值电流在高功率挡时可达 2.5A 左右。考虑到这一点，在 GSM 手机中广泛采用这种技术，即对接收机、发射机驱动、PA、颇丰合成器、CPU、基诺处理、SIM 卡、音频处理，LCD 单元分别采用有源滤波输出供电。这种滤波技术可保证各路输出电源之间的骚扰很小，从而保证了 EMC 性能。若采用无源滤波技术，不但需要体积很大的滤波电容，而且也难以达到技术要求的。另外，GSM 手机非常讲究功耗指标 (待机连续通话时间的长短)，从这一点考虑，采用电源滤波管理技术，有利于对各个单元电路分别进行控制和管理，让相关的单元电路只在相应的时隙内起动工作，在其余的时隙内均处于等待休眠状态，从而可以达到进一步降低功耗、省电的目的。

(2) 铁氧体滤波器。这种器件根据使用情况可分为几类：标准信号、高速信号、超高速信号、电源。利用铁氧体的阻抗—频率特性 (由材料配方和工艺决定)，在低频段时呈感性，在高频段时呈容性，在中间某一点处有一并联谐振点。把铁氧体滤波器串接在回路中，可构成一个低通滤波器，它具有体积小、成本低、工作电流大的特点 (和 LC 滤波器相比较)，特别适用于 PA 供电部分的大电流脉冲滤波，具有较高的性能价格比。

(3) PCB 上的传输线型滤波器。在接收机输入端、PA 的输出端回路中采用传输线型滤波器比采用传统的集中参数 LC 滤波器能获得更高的性价比。由于传输线的等效电感参数在设计中难以精确计算（与 PCB 的介电常数、PCB 的厚度、PCB 上的导线长度、工作频率、边缘效应有关），又由于 PCB 材料的介电常数可能会随生产批次而变化，放在 GSM 手机中。这种滤波器的并臂下地电容（一般均用高 Q 值的高频瓷片电容）要求能在传输线上“滑动”接地，以获得较精确的功率匹配和阻抗匹配，这对提高接收灵敏度、减小发射相位误差、提高射频输出功率和降低电源功耗是有利的。

## 第七节 电磁兼容设计步骤和方法

### 一、方案设计

(1) 明确所开发的设备或系统要满足的电磁兼容标准。有时，根据用户的要求或实际情况（例如，周围有高灵敏度的接收机或产生强骚扰的设备），需要提出项目专用的电磁兼容要求。

(2) 设计接口电路，尽量使用平衡接口电路。必要时，可以在接口电路上使用隔离变压器、光耦合器件等提高抗共模骚扰的能力。

(3) 电路中避免使用高速的脉冲信号，脉冲信号的上升和下降要尽量平缓，模拟电路的带宽要尽量窄（通过选择带宽适当的器件和加适当滤波电路来限制带宽）。

(4) 尽量使用大规模集成电路，这样可以获得很小的环路面积，提高抗骚扰性。

(5) 确定系统内的关键电路部分。包括强干扰源电路、高度敏感电路，考虑对这些电路采取特殊的隔离措施（局部屏蔽、滤波）。

(6) 确定需要隔离电路的隔离界面。隔离界面的确定原则是：穿过界面的信号线尽量少，并且频率尽量低（以便采取滤波措施）。

(7) 根据系统的工作原理和地线设计的原则，画出系统的地线图（地线图上可以不标具体器件、电路，仅标出不同的电路模块），不同性质的电路用不同的地线，不同的地线用不同的符号表示。

(8) 确定需要采取哪些骚扰抑制措施，例如屏蔽、滤波等，需要的屏蔽效能和滤波性能（包括频率范围、衰减量等）。

(9) 电缆线分组。将信号线按照高频、低频、数字、模拟、电源等特性分组，不同组的信号不要安排在一根电缆内，否则不但容易造成互相骚扰问题，而且不利于采取滤波措施。

### 二、结构设计

(1) 首先确定制造屏蔽机箱的材料，分析屏蔽效能的要求，看是否有低频磁场（1kHz 以下的）屏蔽要求，如果没有，可以选择钢、铝、铜等常用的材料作屏蔽材料或采用塑料机箱内部喷涂电磁屏蔽涂料。如果有低频磁场的屏蔽要求，需要采用坡莫合金等高导磁率的材料。

(2) 如果使用高导磁率材料，是否有条件做热处理，恢复其由于加工而损失的导磁率。

(3) 确定机箱上需要低阻抗搭接的部位（例如屏蔽体的接缝、静电放电电流的路径、滤波器的接地、系统公共地线等）。

(4) 低阻抗搭接的实现方法（保证必要的低阻抗）。对于永久性连接，最理想的方法是焊接，对于长缝隙，要连续焊接（需要注意的是，连续焊接时会产生变形）。

(5) 非永久性搭接的处理方法，一般采取电磁密封衬垫，选用哪种电磁密封衬垫，要综合考虑屏蔽效能、密封衬垫安装方式、电化学相容性、价格等问题；

(6) 安装电磁密封衬垫的表面导电性如何保证。

(7) 充分考虑电磁密封衬垫形成的反弹力造成面板的变形，面板的刚度要足够。

(8) 在恶劣环境（潮湿、盐雾等环境）中使用或衬垫材料与屏蔽基体材料电化学不相容时，用适当的环境密封措施，隔绝潮气。

(9) 进出屏蔽机箱的电缆是否采取了措施，例如屏蔽或滤波（屏蔽一般对频率较低的骚扰抑制作用较好，高频时的效果取决于屏蔽电缆的结构和屏蔽层的端接方式），电缆的屏蔽层与电缆两端的机箱是否满足“哑铃模型”的要求。

(10) 对于传输频率较低信号的电缆或一端没有屏蔽体的屏蔽电缆（如连接传感器的电缆），在电缆端口处采取滤波是最好的解决方案。

(11) 滤波器的安装方式是否正确，是否解决了滤波器良好接地、滤波器输入输出端耦合、滤波器与电缆入口之间的导线过长等问题。

(12) 如果使用了滤波连接器或滤波阵列板，在滤波连接器或滤波阵列板与机箱之间要安装电磁屏蔽密封衬垫。

(13) 电源线滤波器的外壳要直接搭接在金属机箱上，电源线要尽量短。

(14) 最好（数字设备更是如此）在电源入口使用带电源插座的滤波器。

(15) 机箱上的缝隙或孔洞尽量远离强辐射源（例如，导线、电缆、线路板等）或敏感电路。

(16) 机箱上不能有任何金属物体直接穿过机箱。

(17) 通风孔上如果使用蜂窝板，蜂窝板与机箱之间必须使用电磁密封衬垫。

(18) 显示窗口的处理方法，如果使用屏蔽玻璃，在屏蔽玻璃与机箱之间必须使用电磁密封衬垫。

(19) 针对设备上所有会受到静电放电试验的部位，根据电流从阻抗最小的路径流过的原则，预测一条电流泄放的路径，然后分析静电放电路径上或附近是否有敏感电路。

(20) 对静电放电路径附近敏感电路进行电磁屏蔽，屏蔽层接到电路地上。

(21) 如果采用的是非屏蔽机箱，要在电缆入口处设置一块较大的金属板，为电缆接口处的滤波、电缆屏蔽层端接提供条件。

### 三、电路与线路板设计

(1) 线路板层数的确定，综合考虑电磁兼容性要求和成本，成本允许时，尽量使用四层以上的线路板，设置一层地线面。

(2) 充分考虑器件的位置和方向。

(3) 避免时钟谐波重合，对每个时钟信号做一张谐波表。

(4) 对于多层线路板，要是高速信号、高敏感信号与地线层相邻布置。

(5) 按照电路的工作频率、电平大小、数字电路/模拟电路划分，将不同性质电路分别布置在线路板的不同区域，使骚扰电路与敏感电路远离。

(6) 不同区域的电路（对应不同性质的电路）使用不同的地线和电源，不同的地线和电源在一点连接起来。

(7) 对于多层线路板，不同区域的地线面在边缘处要满足  $20H$  法则（即，地线面的边沿要比电源层或信号线层的边沿外延出  $20H$ ， $H$  是地线面与信号线层之间的高度）。

(8) 对于专门设置地线面的多层线路板，要避免地线面上有长缝隙（地线不连续，不包括为了分割不同地线而有意设置的缝隙），如果地线面上有长缝隙，不能有信号线穿过地线面上的裂缝（在缝隙的上方或下方跨过缝隙）。

(9) 时钟信号的回路面积必须尽量小。

(10) 在关键信号线（高频或特敏感的信号）的临近设置回流线（信号地线）。

(11) 如果采用双层线路板，必须设置地线网络（A 面打上横线，B 面打上竖线，在两者相交处通过金属化过孔将两者连接起来，作为地线使用）。

(12) 高速时钟线尽量短，并且不要换层布线，拐角不要为  $90^\circ$ ，以免阻抗发生突变，造成信号反射。

(13) 所有的走线，如果其长度对应的延时大于信号上升、下降时间，应该使用端接电阻（典型值  $33\Omega$ ）。

(14) 对所有长度对应的延时大于信号上升、下降时间（ns）的走线进行仿真分析。

(15) 高速时钟电路尽量远离 I/O 端口，防止高频信号耦合到电缆上，借助电缆产生功模辐射。

(16) 在 I/O 区域将逻辑地与机壳以非常低的阻抗连接起来，这点非常关键。

(17) I/O 接口上使用独立的地线，这块独立的地线与线路板上的其他部分地线仅通过一点连接，这块地线专门为滤波和屏蔽层提供干净地。

(18) 安装在线路板上的 I/O 接口滤波器，要尽量靠近电缆进出口，使滤波器和电缆连接器之间（屏蔽机箱之间）的连线最短。

(19) I/O 接口电缆的驱动电路要靠近机箱上的连接器。

(20) 对所有 I/O 电缆进行共模滤波，将所有 I/O 电缆集中在线路板的设定 I/O 区域。

(21) 作为 I/O 接口滤波的旁路电容与机壳之间的连接必须阻抗很低。

(22) 芯片上安装的散热器片要多点接到信号地上。

(23) 印制板上的局部屏蔽必须选择走线最少的界面，并对所有穿过屏蔽盒的走线滤波。

(24) 电源解耦电容的容量尽量小。

(25) 电源解耦电容与芯片电源引脚和地线引脚之间的引线尽量短。

(26) 使用多只相同容量的电源解耦电容，对于双排引线器件，至少 2 只，对于方

形封装的器件，至少4只。

(27) 板卡(上面有高频噪声器件或外拖电缆)必须与母板的地或机壳妥善(不能依靠连接器内的接地插针)连接起来。

#### 四、电缆设计

(1) 扁平电缆尽量在每根信号线旁边配一根地线，条件不允许时，每两根信号线配一根地线。

(2) 情况允许时，使用双绞线，但是用双绞线时，注意两端电路接地，不要形成较大的地线回路。

(3) 使用同轴电缆时，注意外层的端接和两端电路的接地，不要形成除了外层以外的第二条回流路径。

(4) 电缆远离屏蔽体上的缝隙，开口。

(5) 设备外部电缆的屏蔽层与屏蔽机箱要360°搭接。

(6) 对于设备外部电缆，确保屏蔽层与屏蔽机箱之间的低阻抗搭接。

(7) 电缆上安装铁氧体磁环，根据需要调整绕在铁氧体磁环上导线的匝数。

(8) 尽量不要将不同的信号线安排一个连接器或电缆中。



## 参 考 文 献

- [1] Kenneth L, Kaiser. Electromagnetic Compatibility Handbook. London: CRC Press, 2005.
- [2] Paul C. R. Introduction to Electromagnetic Compatibility. 2nd ed. John Wiley & Sons, 2006.
- [3] Bruce Archambeault, Omar Ramahi, Colin Brench, EMI/EMC Computational Modeling Handbook. 2nd ed. Kluwer Academic Pub, 2001.
- [4] 白同云, 赵姚同. 电磁干扰与兼容. 北京: 国防科技大学出版社, 1991.
- [5] 白同云. 电磁兼容设计要点. 安全与电磁兼容, 2000 (2).
- [6] 白同云, 吕晓德. 电磁兼容设计. 北京: 北京邮电大学出版社, 2001.
- [7] 白同云. 电磁兼容设计实践. 北京: 中国电力出版社, 2007.
- [8] 钟章民. 千兆位设备 PCB 的信号完整性设计. EETCHINA, 2006 (12).
- [9] 赵静, 李泽宏, 张波, 杨邦朝, 翟向坤. 一种低成本高密度的高速数模混合微系统集成. 半导体技术, 2004 (12).
- [10] 赵静, 李泽宏, 张波, 杨邦朝, 翟向坤. 一种低成本高密度的高速数模混合微系统集成. 电子科技大学微电子与固体电子学院, 半导体技术, 2006 (10).
- [11] 蒙修德, 张庆祥. 基于 ADSP21160 的高速并行信号处理板设计. 电子技术应用, 2003 (10).
- [12] 张超, 曹伯燕. 高速 DSP 数据采集的信号完整性问题. 单片机及嵌入式系统应用, 2007 (2).
- [13] 许嘉林, 卢艳娥, 丁子明. ADC 信噪比的分析及高速高分辨率 ADC 电路的实现. EDN 电子设计技术, 2006 (5).
- [14] 孙亚光. 可减少高频系统 EMI 的低噪声 10 纳秒触发控制电路设计. 电子系统设计, 2006 (1).
- [15] Carl Cederbaum. 高速电信交换子系统带来 PCB 设计的挑战. EDN 电子设计技术, 2004 (9).
- [16] 王晓燕, 刘凤国, 丁启胜. 基于 MAX690A 芯片的集中式智能电表抗干扰设计. 电子工程师, 2006 (6).
- [17] 孔慧勇, 张春雷. 定位控制系统的抗干扰分析. 电气在线, 2006 (11).
- [18] 赵东宁, 江光杰. 军事短波通信抗干扰性能仿真设计与实现. 中国国防科技论坛, 2005 (5).
- [19] 崔继彬, 羊彦. 变频空调单片机测控系统的抗干扰设计. 电源技术应用, 2006 (2).
- [20] 祝庆珩. 工业及民用建筑电磁兼容设计综述. 照明工程师社区, 2004 (7).
- [21] 李航. GSM 手机电磁兼容设计. 无线通信技术, 2000 (9).
- [22] 王建渊, 孙向东, 钟彦儒. 多层布线的发展及其在电源电路电磁兼容设计中的应用. 电子技术应用, 2006 (5).
- [23] Michael Waidson. 用眼图和抖动显示保证数字信号的质量. 电子系统设计, 2006 (1).
- [24] 秦洪密, 李军, 朱顺临, 吴效明. 高速 PCB 设计中的时序分析及仿真策略. 电子技术应用, 2004 (12).
- [25] 屈均伟, 李德华, 徐银霞. 车载监控调度系统中的电磁兼容性设计. 电子技术应用. 2005 (6).

- [26] 张开国. 数字化时代的继电保护结构设计. 电力自动化设备, 1999 年 (1).
- [27] 沙占友. EMI 滤波器的设计原理. 电子技术应用, 2006 (4).
- [28] 王敏良. 电视机的谐波电流和抑制技术. 安全与电磁兼容, 2003 (4).
- [29] 昌建军, 陈新. 基于 MC56F8323 的单相功率因数校正模块的应用. 电源技术应用, 2006 (5).
- [30] 陈一逢. 高性能软开关功率因数校正电路的设计. 电源技术应用, 2004 (12).
- [31] 潘其华. 中国国家图书馆计算机网络系统的雷电防护. 消防技术与产品信息, 2005 (11).
- [32] 马辉, 高绪勇, 杨上亮. 野战弹药防静电包装设计. 包装工程, 2005 (5).
- [33] 范鸾春, 吴刚. DVD 处理器 ES60X8 在汽车音响系统中的设计. 电子设计应用, 2006 (8).
- [34] 郝魁红, 任思明, 王化祥. 心脏除颤器测试分析仪的电磁兼容设计. 电子技术应用, 2004 (12).
- [35] 雷元义. 电磁干扰及其对医疗仪器设备的影响与对策. 医械之家, 2006 (2).
- [36] Jeremy Seah Eng Lee, Alexander Jaus, Patrick Sullivan, Chua Teck Bee. 光电耦合器助安全强健的工业系统设计—臂之力. 工业控制, 2006 (10).
- [37] 许兰香. 浅谈医院电气设计中的接地系统. 江西电力职业技术学院学报, 2003 (2).
- [38] 沈泓. 城区 220kV 输电线路电磁兼容设计初探. 浙江电力, 2001 (1).
- [39] 李志军, 陆俭国, 刘艳萍. 励磁装置的电磁兼容设计. 继电器杂志社, 2006 (10).
- [40] 王晓燕, 刘凤国, 丁启胜. 基于 MAX690A 芯片的集中式智能电表抗干扰设计. 电子工程师, 2006 (7).
- [41] 邓集杰, 路登平, 刘建屏, 牛虎理. 国内弧焊设备电磁兼容性研究进展. 电焊机, 2003 (9).
- [42] 曾欣, 郑建生, 俞诗鲲. GPS 卫星接收机的自适应抗干扰设计. 电讯技术, 2003 (5).
- [43] 张勇, 赵东宁, 江光杰. 军事短波通信抗干扰性能仿真设计与实现. 系统仿真学报, 2003 (1).
- [44] Mosquera Duran. 新一代手机设计中的 EMI 抗干扰和 ESD 保护问题. 通信技术, 2006 (8).
- [45] 胡洁, 谢显中. 第三代移动通信系统的抗干扰关键技术. 中国数据通信, 2004 (11).
- [46] 李航. GSM 手机电磁兼容设计. 无线通信技术, 2007 (1).